

進捗報告

20190208 INTT meeting

奈良女子大学

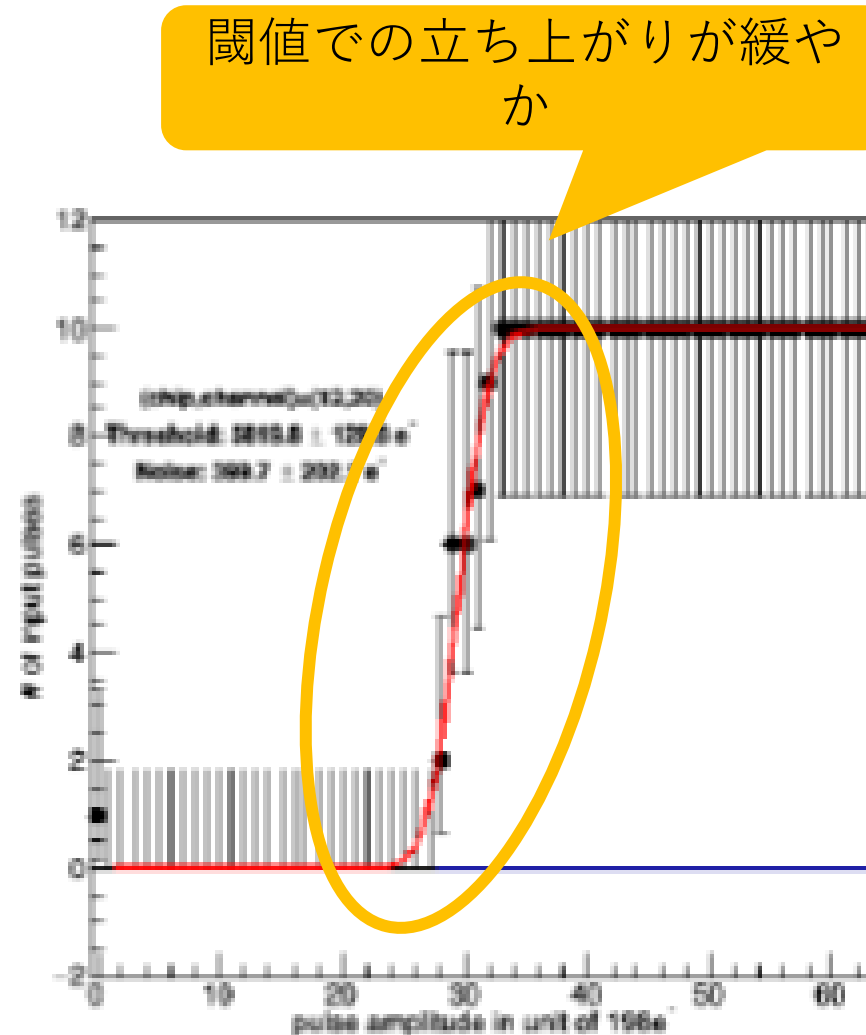
一色萌衣 吳羽広子 杉野和音

ノイズ評価

ノイズ評価用概要

キャリブレーション結果を用いたノイズ評価

各パルス高あたり20発のキャリブレーションパルスがchip毎に打ち込まれる事を利用する。理想的には入力電圧に対するADCの反応は閾値で鋭く立ち上がる。しかし実際にはノイズなどの影響で少し緩やかな立ち上がりとなる。また、本読み出し回路ではADC0閾値以下のdataは収集されない。その為、パルス高別のentry数を見ることでADC0におけるノイズの影響の閾値の変動を見ることが出来る。

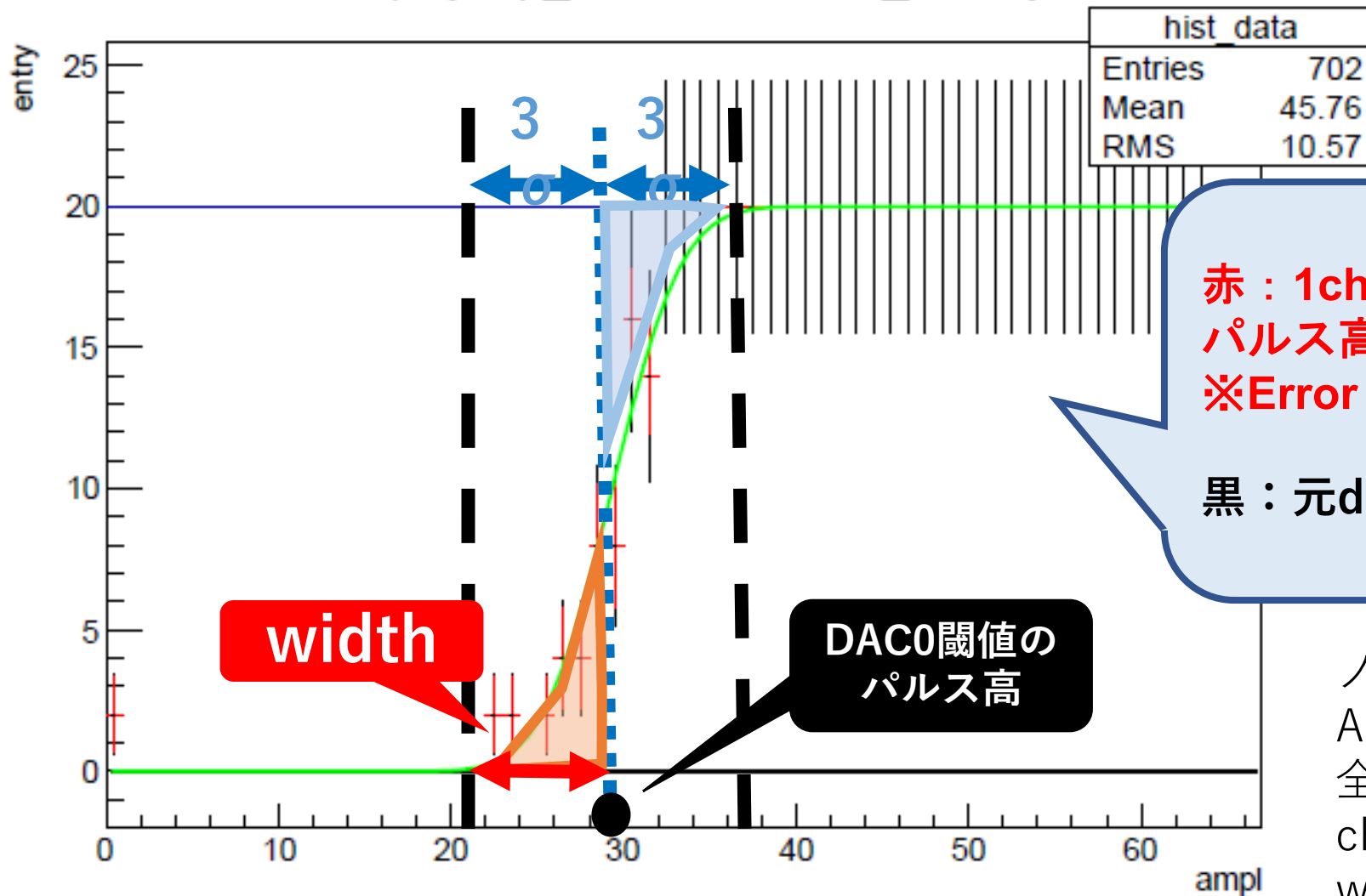


(益田さん修論より引用)

ノイズ評価用ヒストグラム①

Data:1228-1314
(INTTでのキャリブレーション)

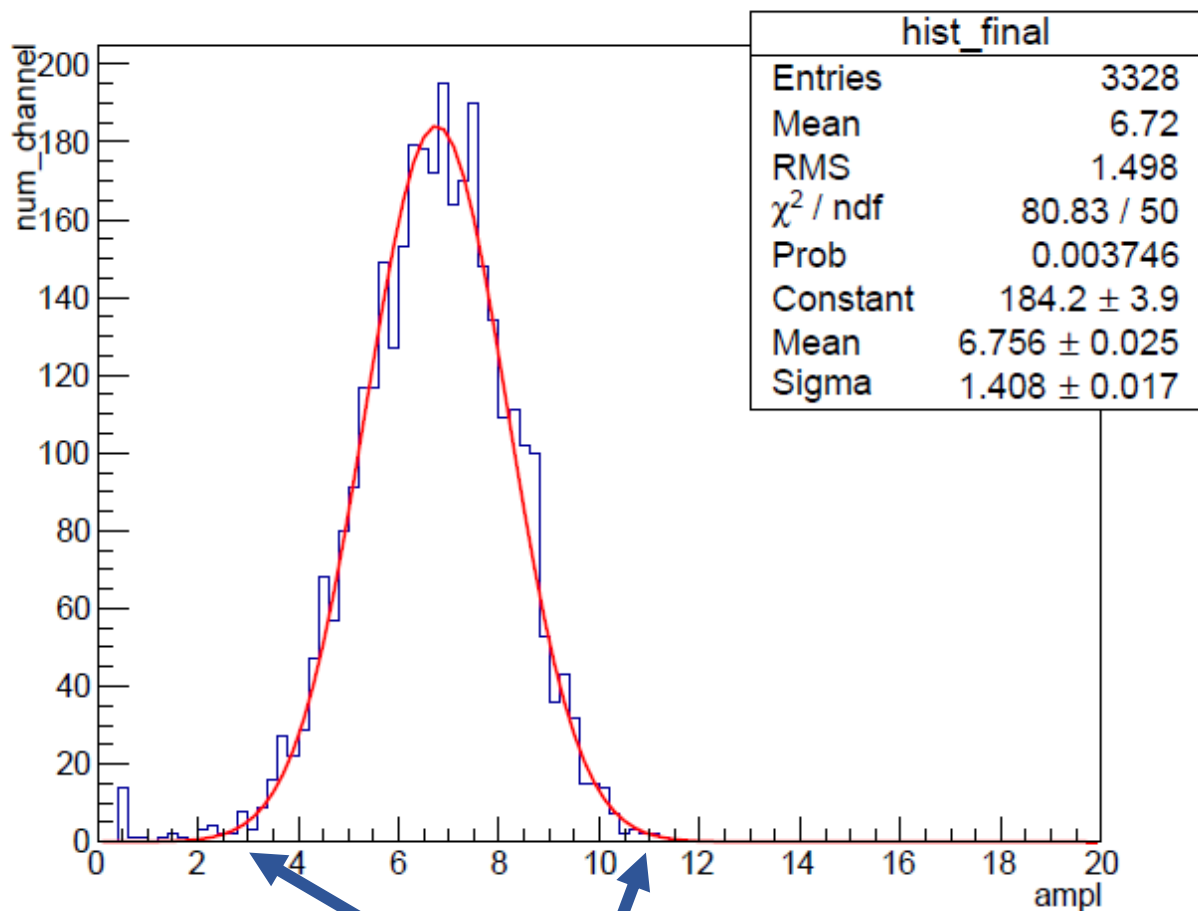
ampl {chip_id==1 && chan_id==0}



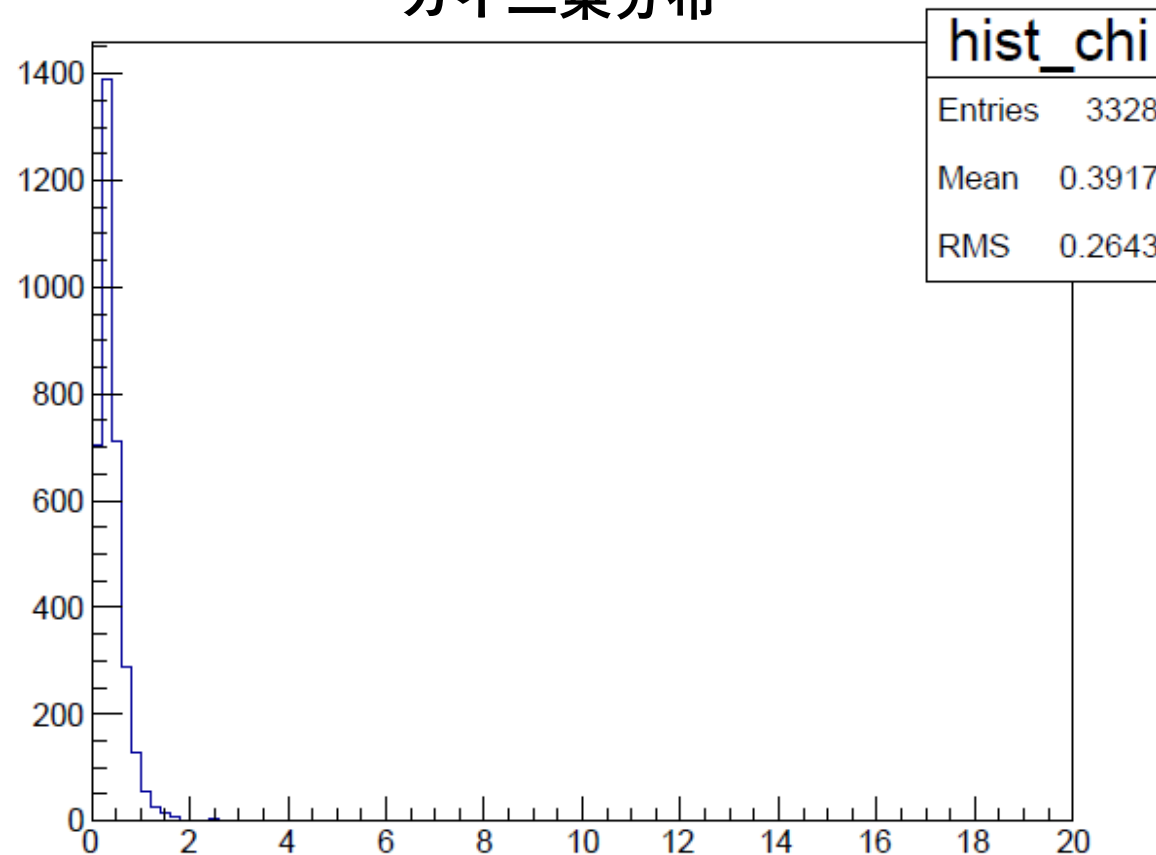
ノイズが分布している
Amplitudeの幅をwidthと呼び、
全chip全
channel($26 \times 128 = 3328$)の
widthの分布からノイズ評価を

ノイズ評価用ヒストグラム ム②

data:0131-1454



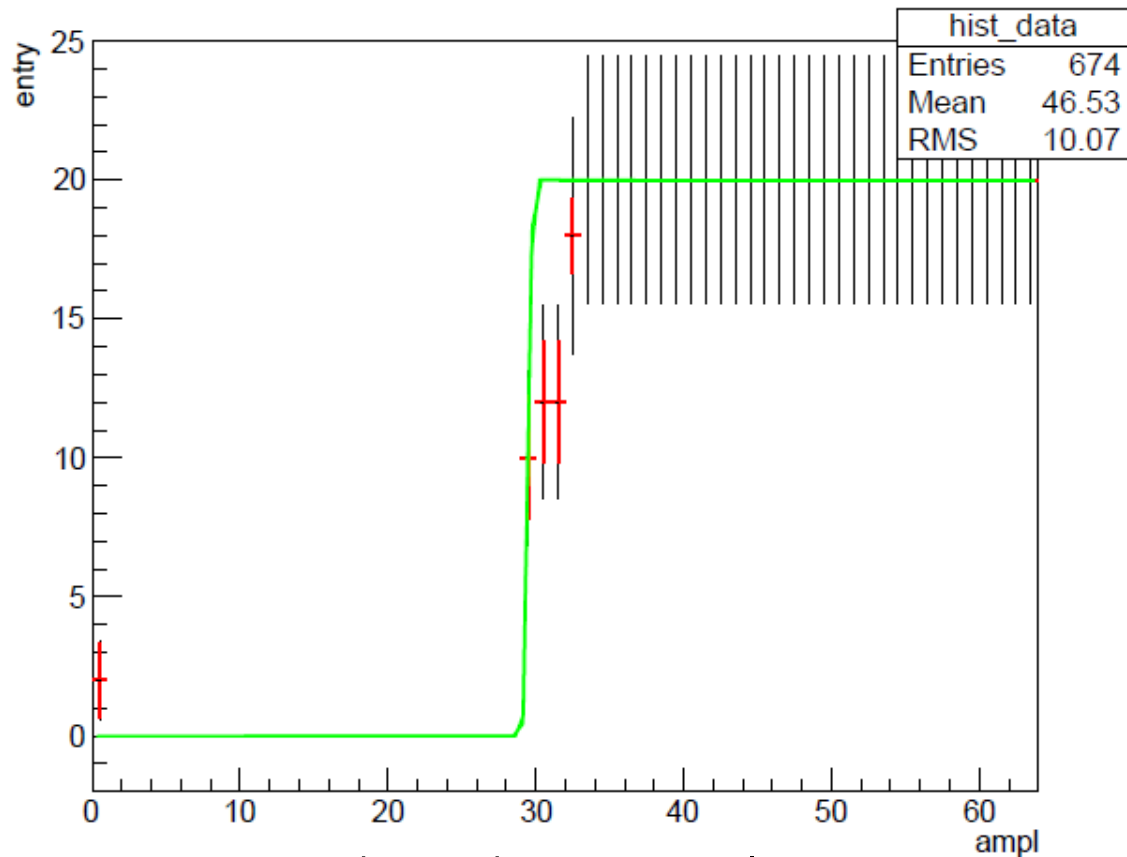
カイ二乗分布



分布中でWidthが小さいものと大きいものが実際にそうになっているのか確認したい。

data:0131-1454

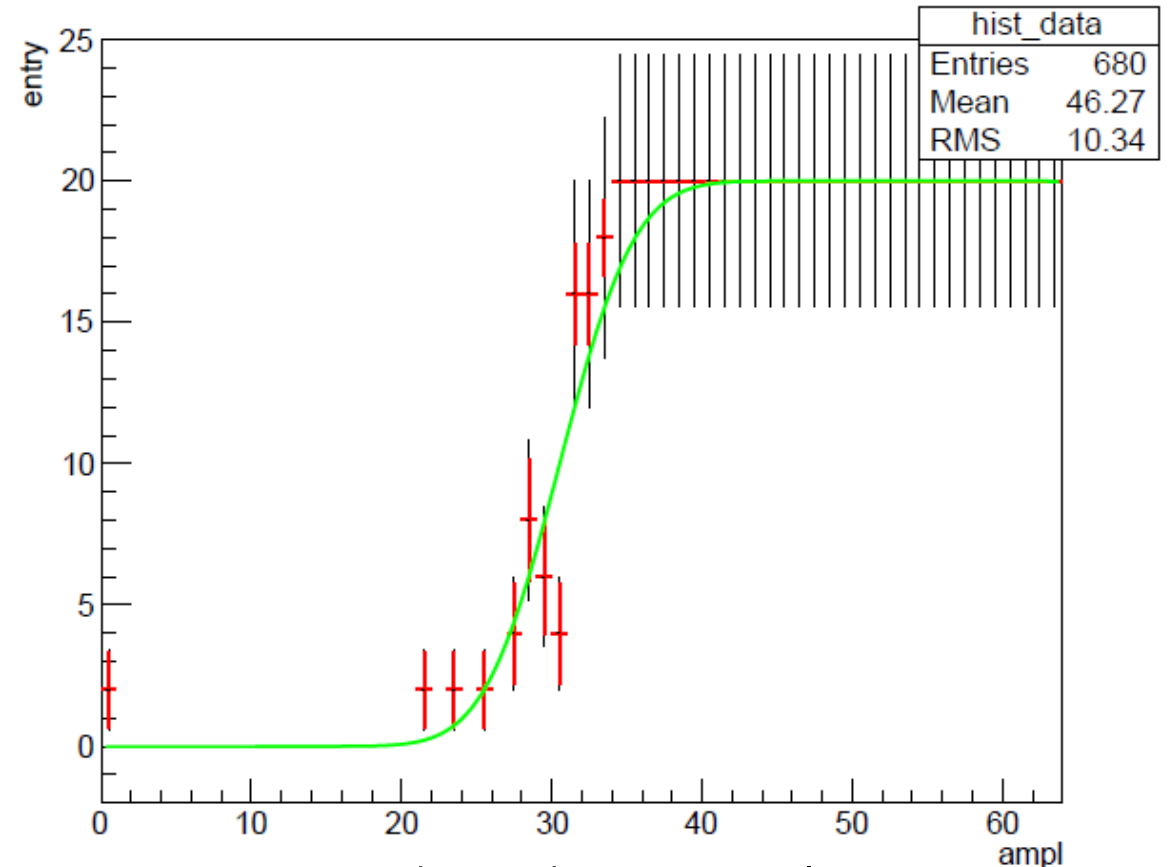
width=0.53



chip_id 4 channel

74

width=11



chip_id 4 channel

123

1chip1chanごとの分布をみて確認した結果、確かにwidthは分布のとおりであり、ヒストグラムは正確であるといえる。

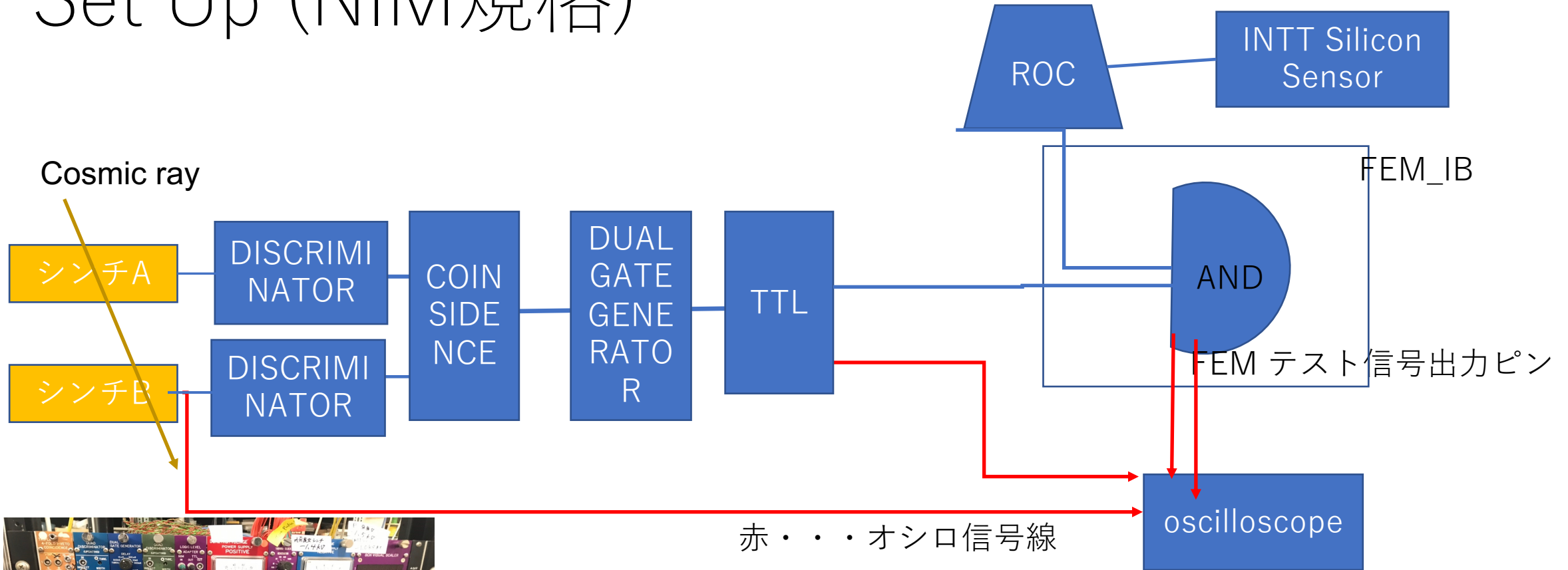
ノイズ評価-計算

- ノイズ評価用ヒストグラムより、ノイズはamplitude**6.756**
- また、この分布のシグマ値は **1.408**
- 今回の測定において設定したADC0閾値は20であり、これは290mV、amplitude約**30**に相当する。
- $\frac{30-6.756}{1.408}=16.5$
より、閾値はノイズの分布から**約16.5シグマ離れている**ことが分かる。
- 従ってキャリブレーションテストにおいてノイズによる影響は無視できると考えられる。
- 引き続き、20発打たれるべきamplitudeの範囲で、何パーセントの割合で20発打たれているのか算出中。

シンチ 2 台外部トリガーINTT性能評価

2019/12/23~2019/12/26

Set Up (NIM規格)



赤・・・オシロ信号線

使用装置

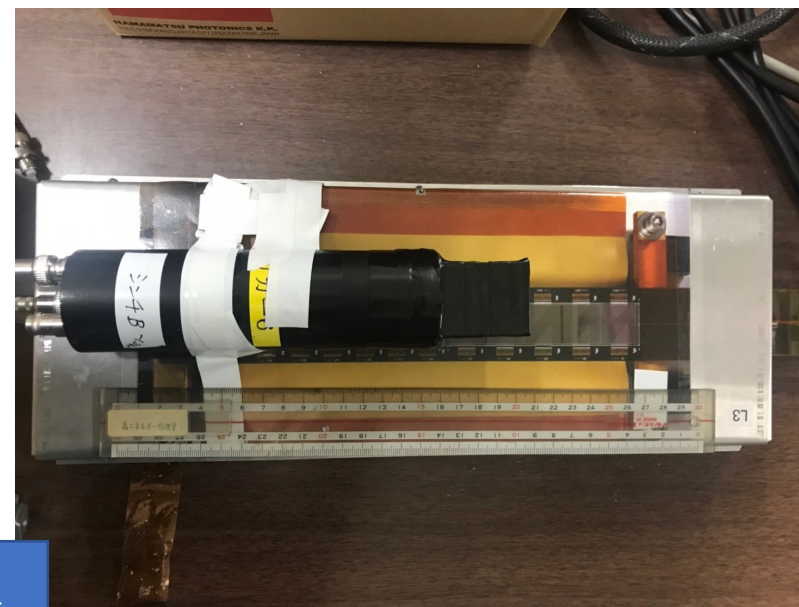
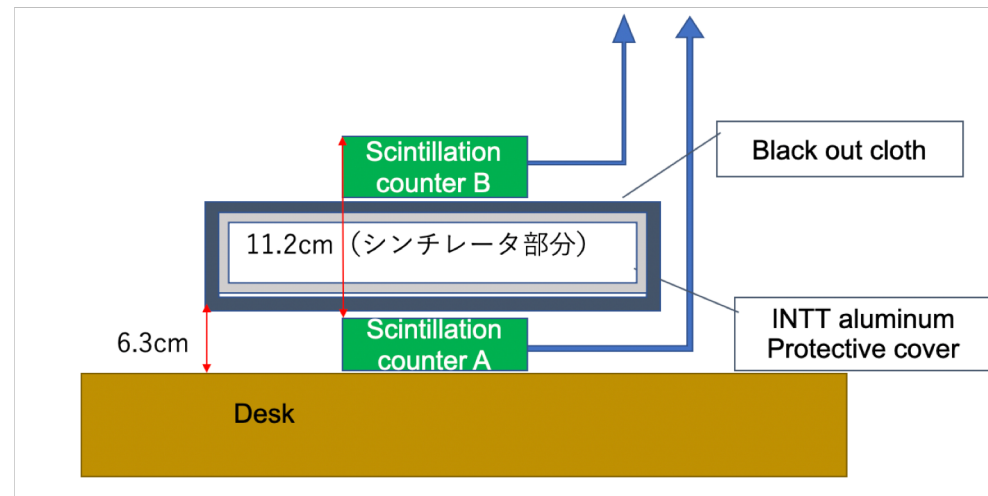
NIMモジュール

海津製作所 **TRIPLE** 4-FOLD 1-VETO Coincidence

・シンチレーションカウンタ

	光電子増 管部分品番	陽極 - 陰 極間印加 電圧	シンチレー タ部分面積 (cm^2)	シンチ厚み (cm)	宇宙線レー ト期待値(シ ンチ全面積 あたり (Hz))	Visual Scalorによ るシンチ全 面積あたり の信号レー ト (Hz)
シンチレー ションカウ ンタA	H3178 HAMAMAT SU	-1.5kV	約18.5(cm^2)	1.00cm	0.308(Hz)	2.856(Hz) 2回測定の中 の平均
シンチレー ションカウ ンタB	H3178 HAMAMAT SU	-1.5kV	15.4(cm^2)	1.10cm	0.257(Hz)	3.233(Hz)

宇宙線の地上における強度を
1minute $1entry/cm^2$



シンチレーションカウンタ
実際に使用したINTTmoduleはL2

測定条件

DAC（右グラフ1）

測定時間

1回目 約5時間

2回目 約10時間

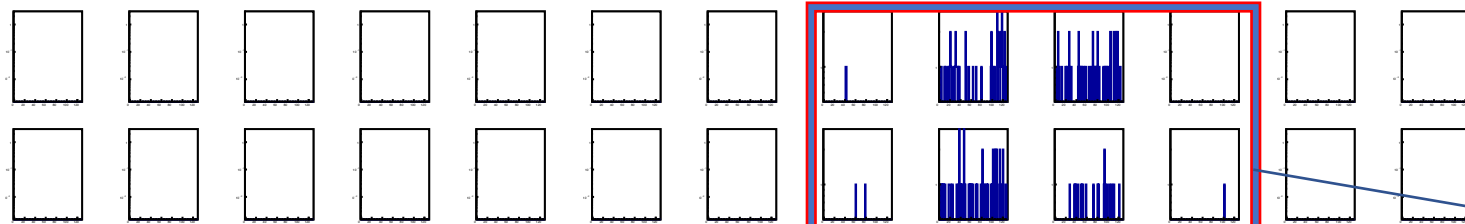
出力グラフは2回分Addし15時間分にしたもの

	設定値	対応電圧 (mV)
DAC 0	20	290 mV
DAC 1	25	310 mV
DAC 2	48	402 mV
DAC 3	98	602 mV
DAC 4	148	802 mV
DAC 5	172	898 mV
DAC 6	223	1102 mV
DAC 7	248	1202 mV

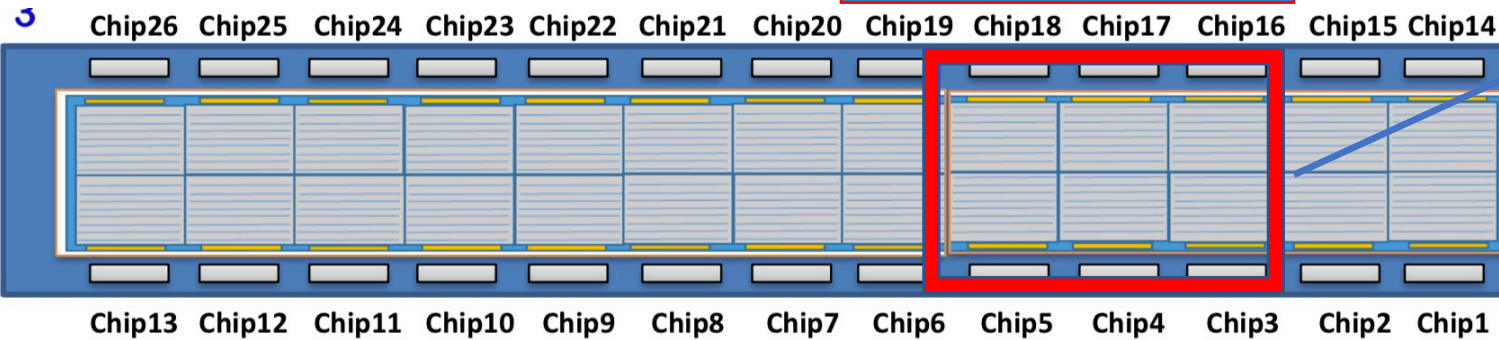
	電圧値 (V)
シリコンセンサー	50V
シンチA(奈良女)	-1.3kV
シンチB(奈良女)	-1.3kV

2台シンチ外部トリガー宇宙線測定 (10時間)

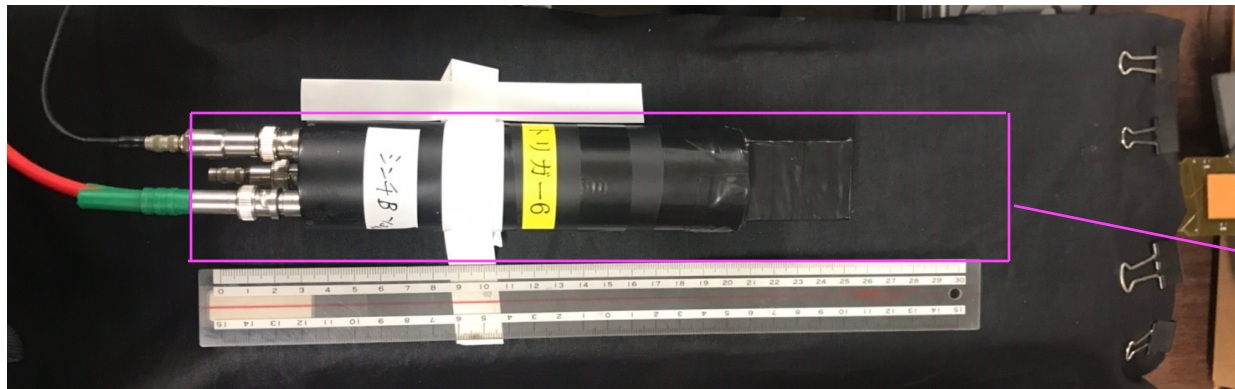
チップ26個それぞれの横軸channel128binのhist



アクティブになっているチップ



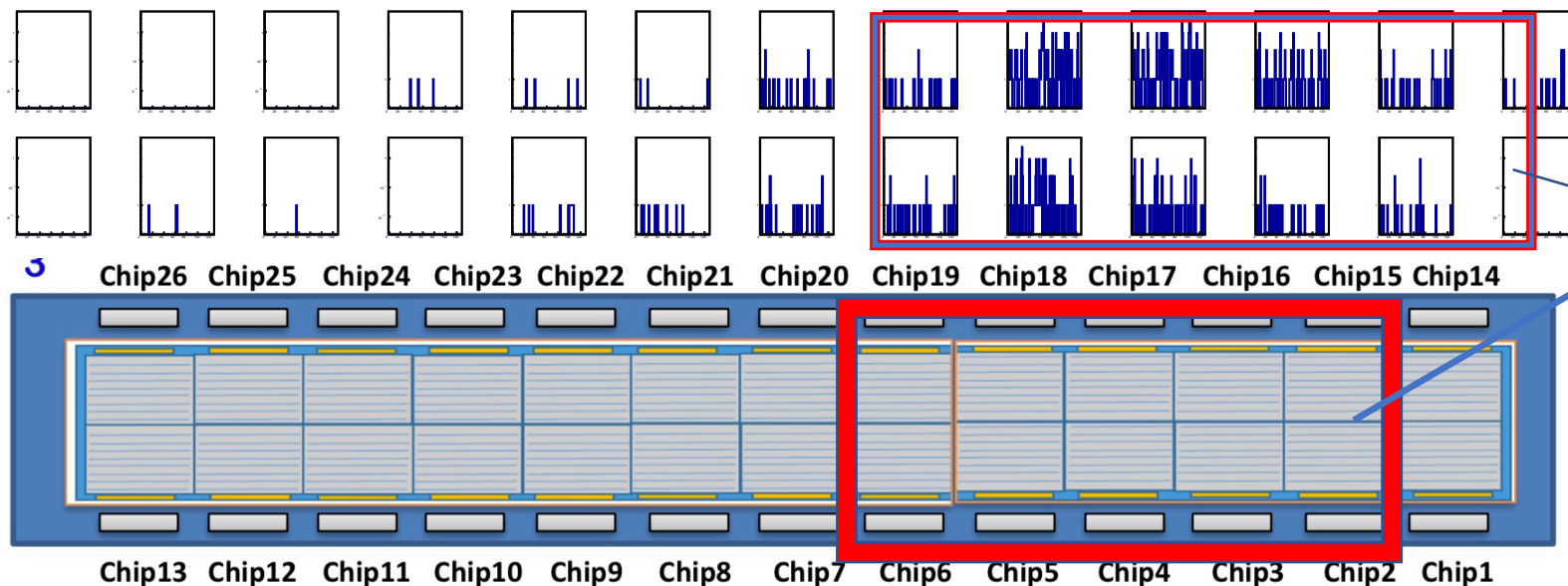
シンチレータが重なっている部分のchipがアクティブ.
それ以外は特に宇宙線を拾っていない精度の良い結果と言える。



おおよそシリコンのある範囲

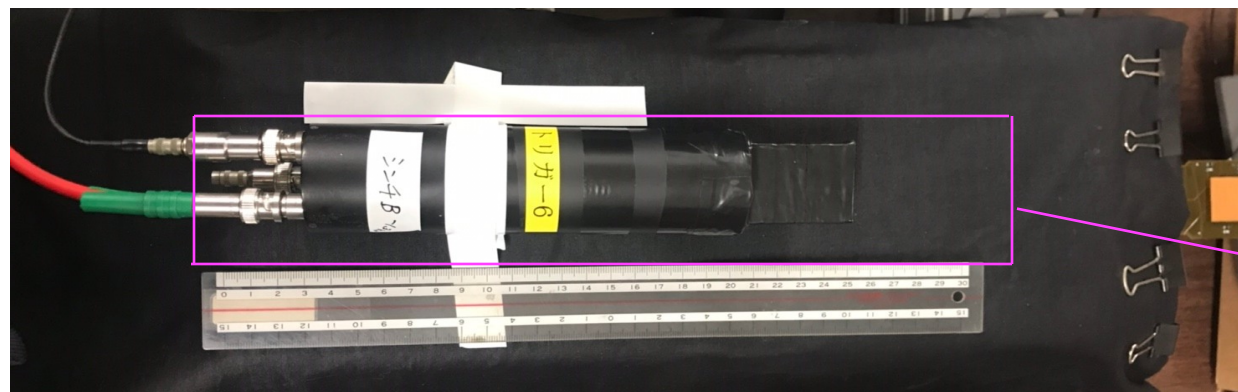
シンチ 1 台宇宙線測定

チップ26個それぞれの横軸channel128binのヒストグラム



Chip_id 1,2が正常に動作しないことを条件下で測定を行なったが、chip_id 2は反応していることがわかる。

アクティブになっているチップ



2台のシンチによるコインシデンス取った時よりも、広範囲に分布が及ぶ。

おおよそシリコンのある範囲

キャリブレーションテスト

INTT #L2

Bath extender#02-34-04

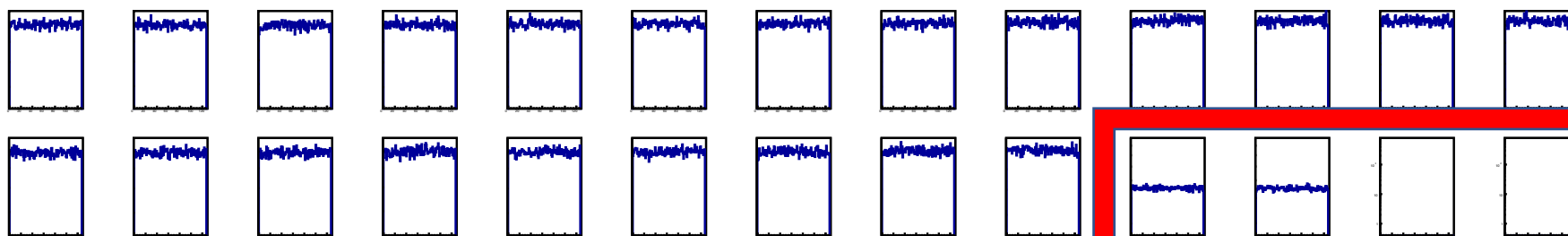
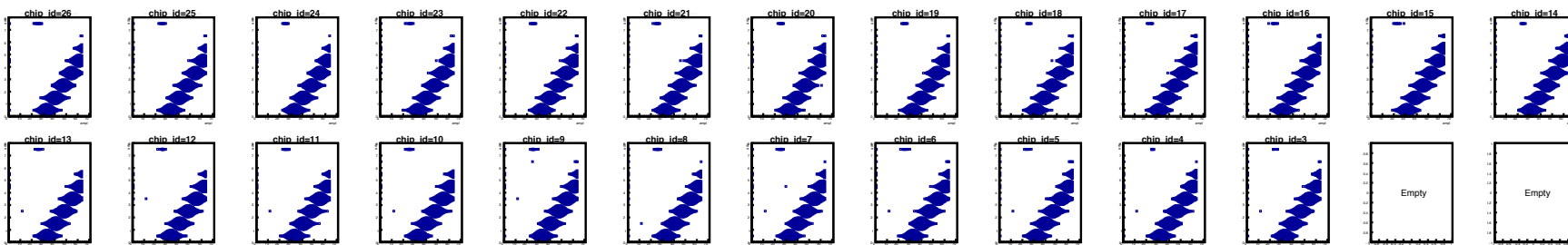
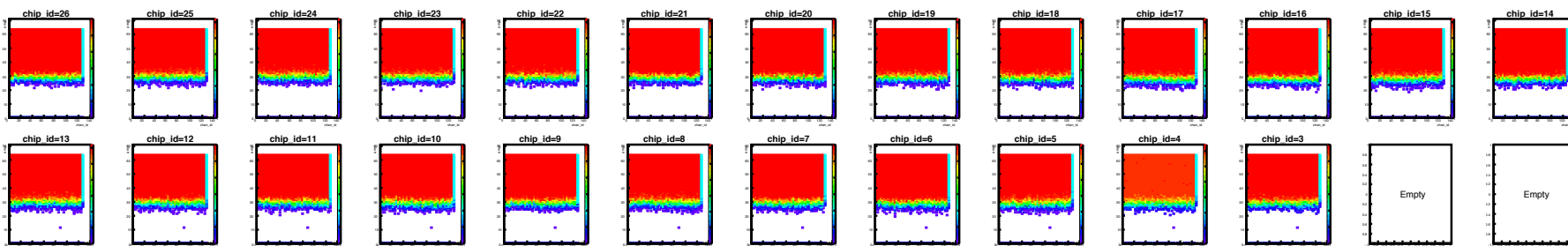
station#2

Port 2 (FPGA C)

Bottom fiber

- 奈良女シンチB（シリコンの上側）に設置。

chip_id 1,2が出ないが、その条件下で測定を行なった。



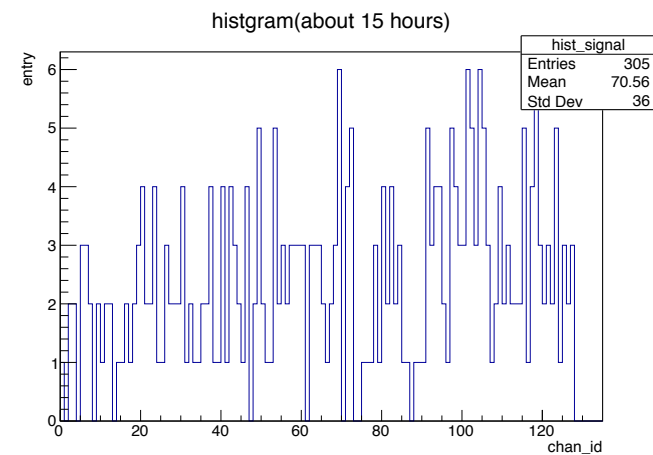
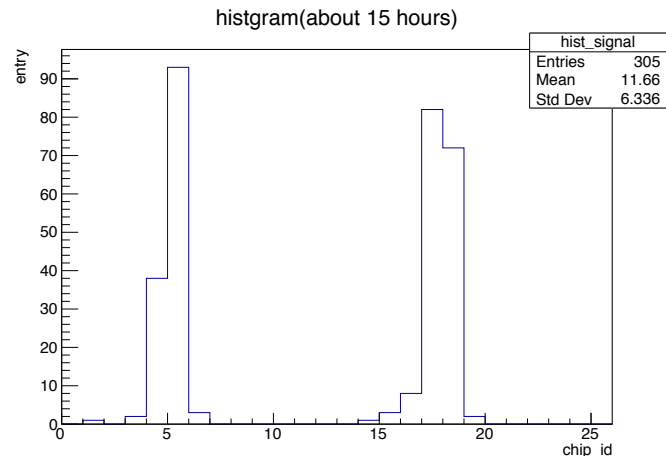
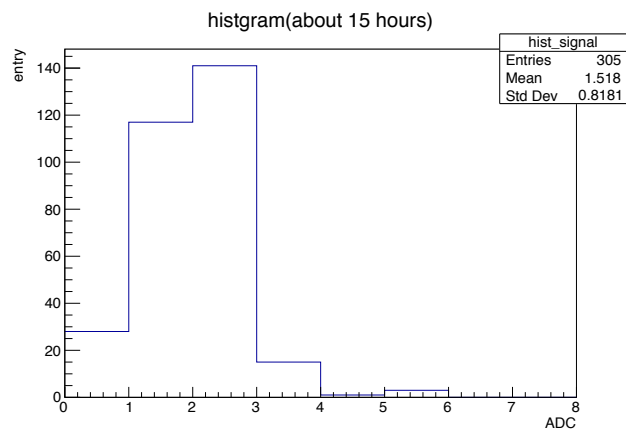
- Data 20190126-1522

およそ半分のentry数が全くentryがなくなっているの

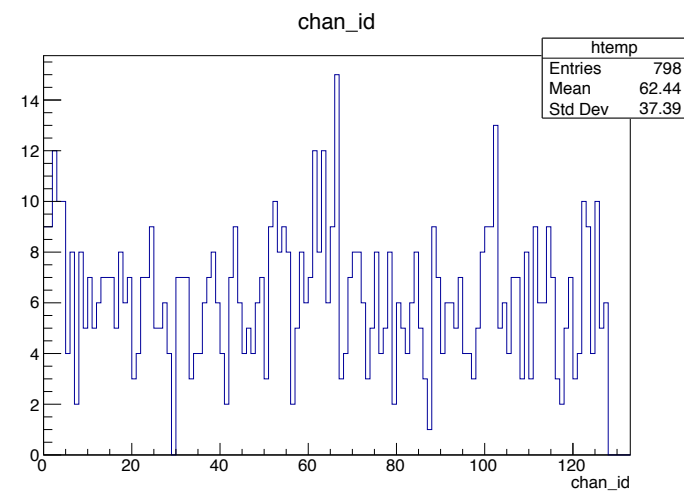
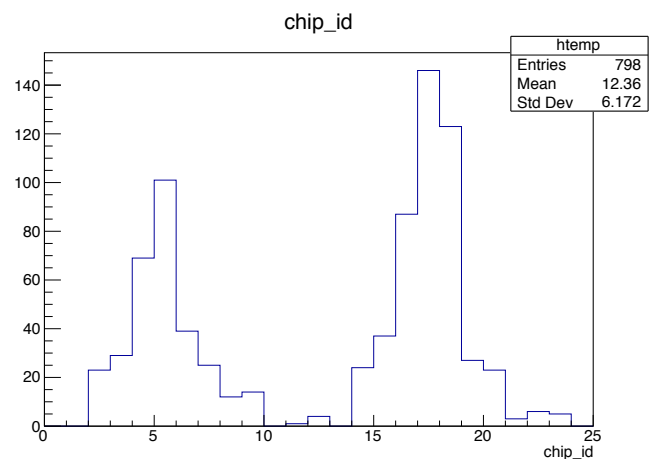
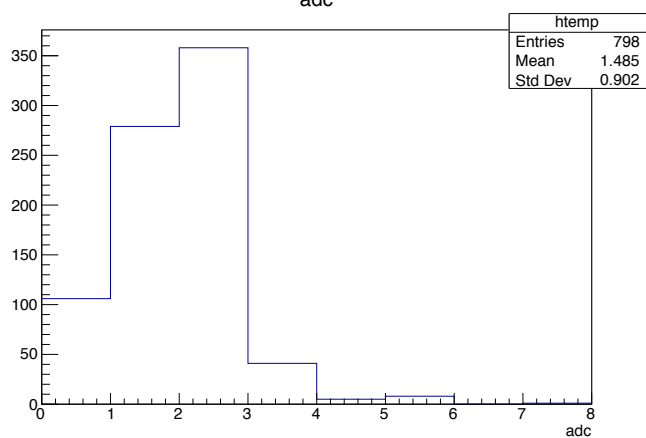
データの比較

シンチ 2 台の外部トリガー (約 15 時間)

DAC 7 などに混入していたノイズが減少。
ADC値の分布傾向に大きな相違はなし。
トリガーが複数あることで、entryのchipの
分布領域を狭めることができる。

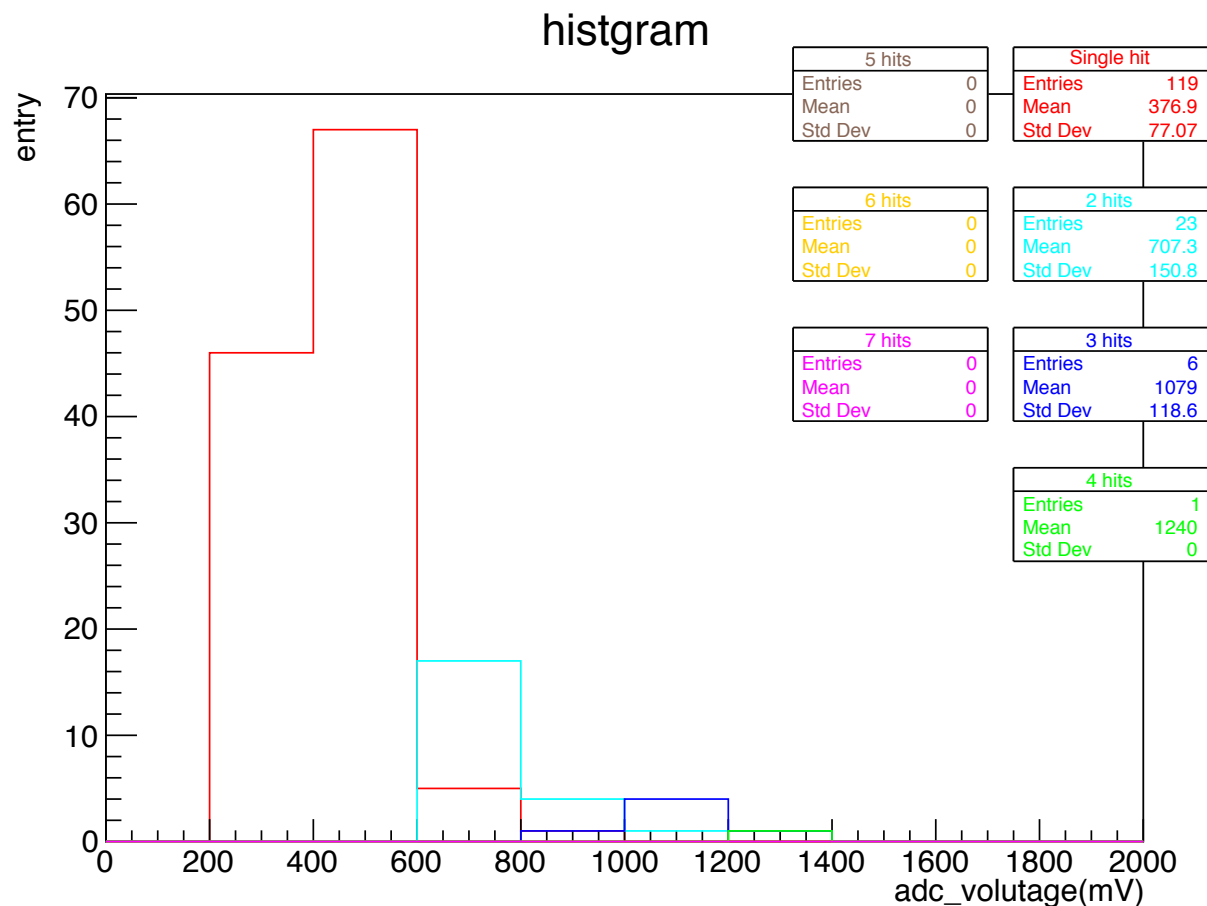


シンチ 1 台外部トリガー (5 時間)



2台シンチありの宇宙線測定（10時間）

1eventのentry数、その個数別にシリコン中でおとしたエネルギーを電流パルスの値で示す。（検討中）



63%がシングルヒット。

シングルヒット損失値平均:376.9mV

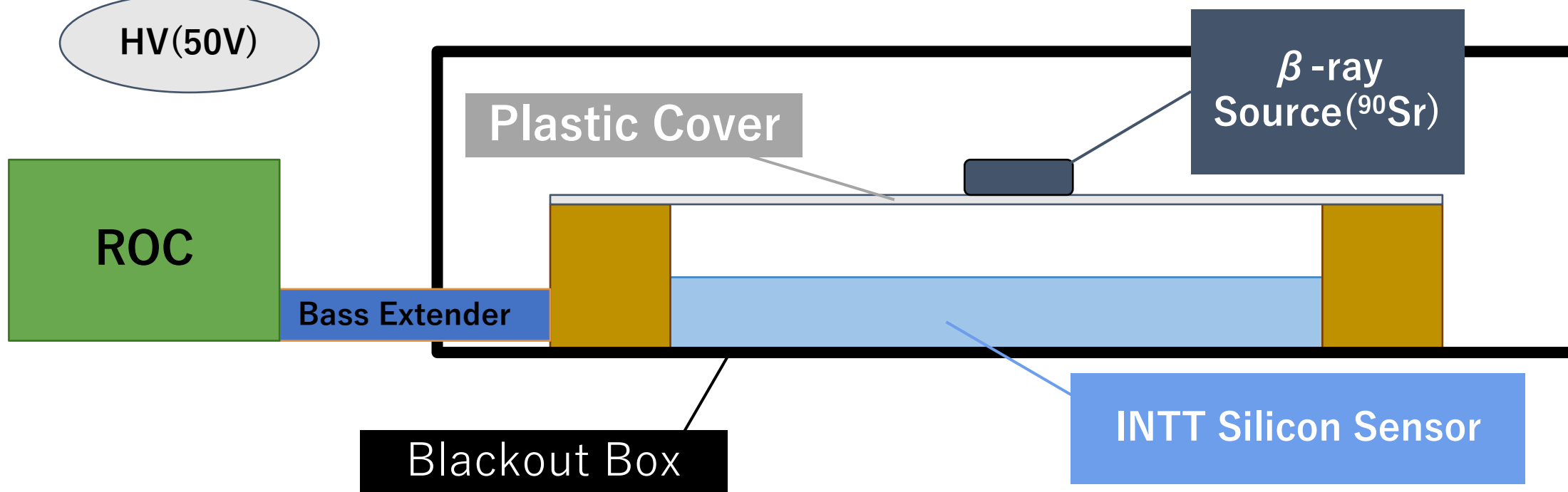
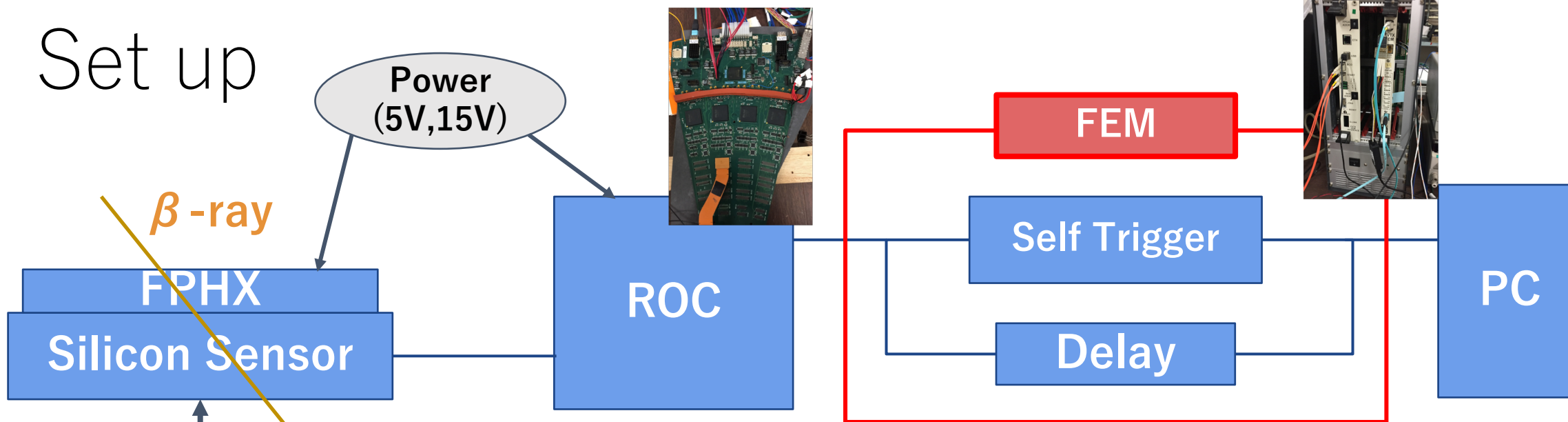
Channel数が5以上にまたがったエントリーなし。

もう少しコードを考える必要あり。

β 線源を用いたINTT性能評価

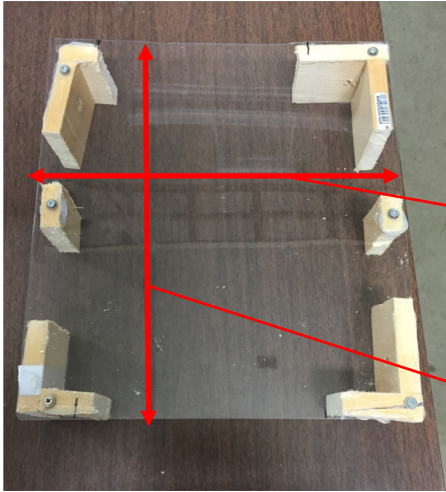
2019/01/30~2019/02/4

Set up



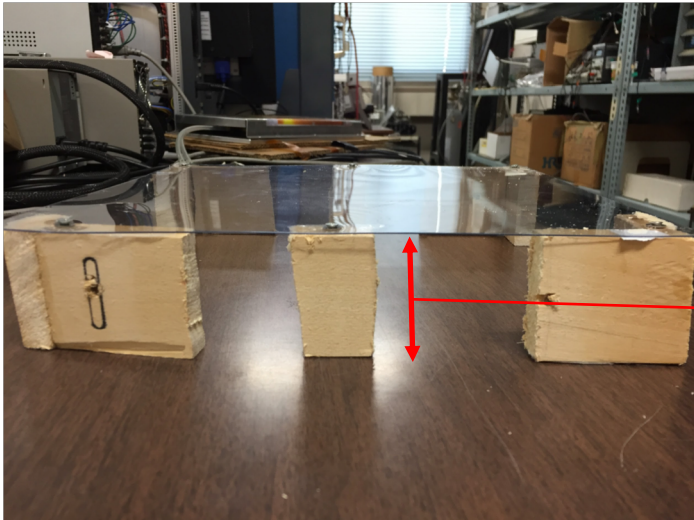
Set up

plastic cover
厚さ：約1.0mm

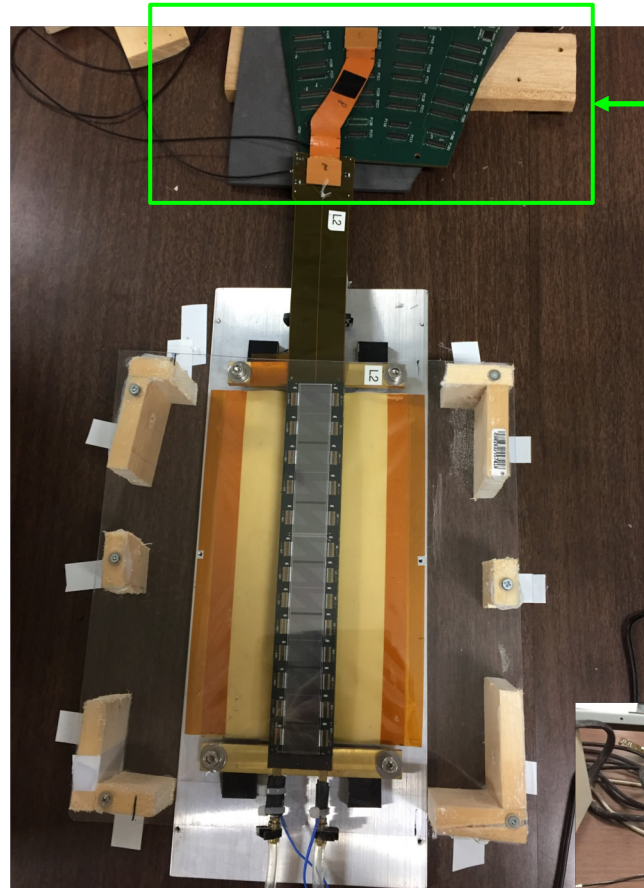


横：約
250mm

縦：約
277mm



高さ：約
52mm



ROC



Blackout Box

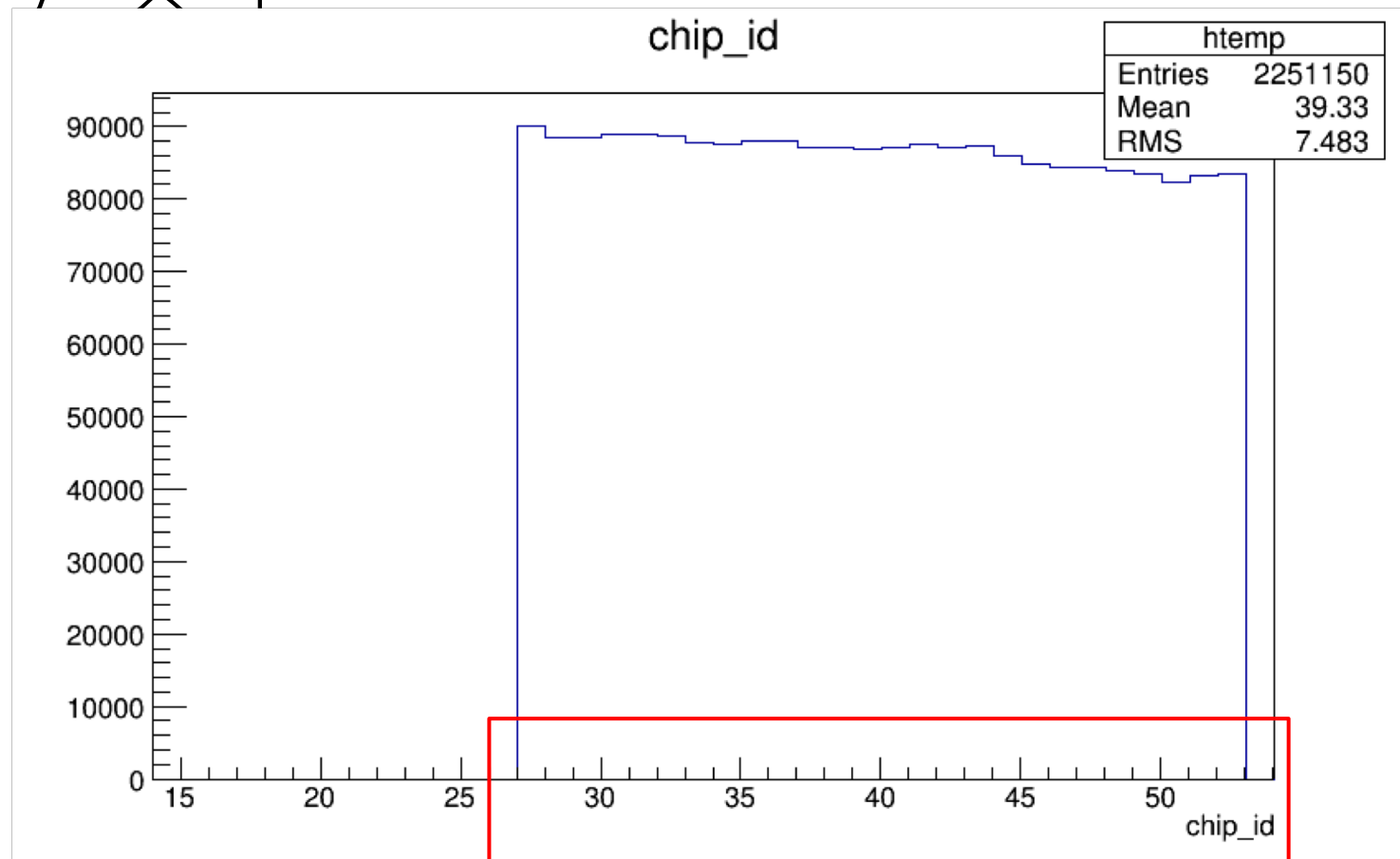
変更点

今まで使っていたPort(FPGA : C,station : 2)でデータが正確に取れなくなった。(恐らくPortの破損が原因)

→別のPort(FPGA : C,station : 3)に変更。キャリブレーションテストの結果、全chipが正確に取れていた。しかしchip_idが全て26ずつずれていた。

また、stationの変更に伴いFPGAのコードを書き換えた。

FPGA : C,station : 3でのキャリブレーション テスト



chip27~52にentryがある

変更したPortでキャリブレーションテストを行ったところ、本来であればchip1~26に出力されるはずがchip27~52にずれて表示されていた。
現在、ずれを解消する方法を調査中。

chip1がchip27に対応していると見られるので今回はこのまま測定する。

今回の進捗

1/30

- ・ Portのチェック、変更。コードの書き換え。
- ・ Self TriggerでのBackground測定(2分間)。
- ・ Self Triggerでの線源を用いた測定(2分間)。
 - 同じ条件で3回測定した。1度目は正確に取れたと思われるが2度目と3度目はchip11が過敏に反応していた。

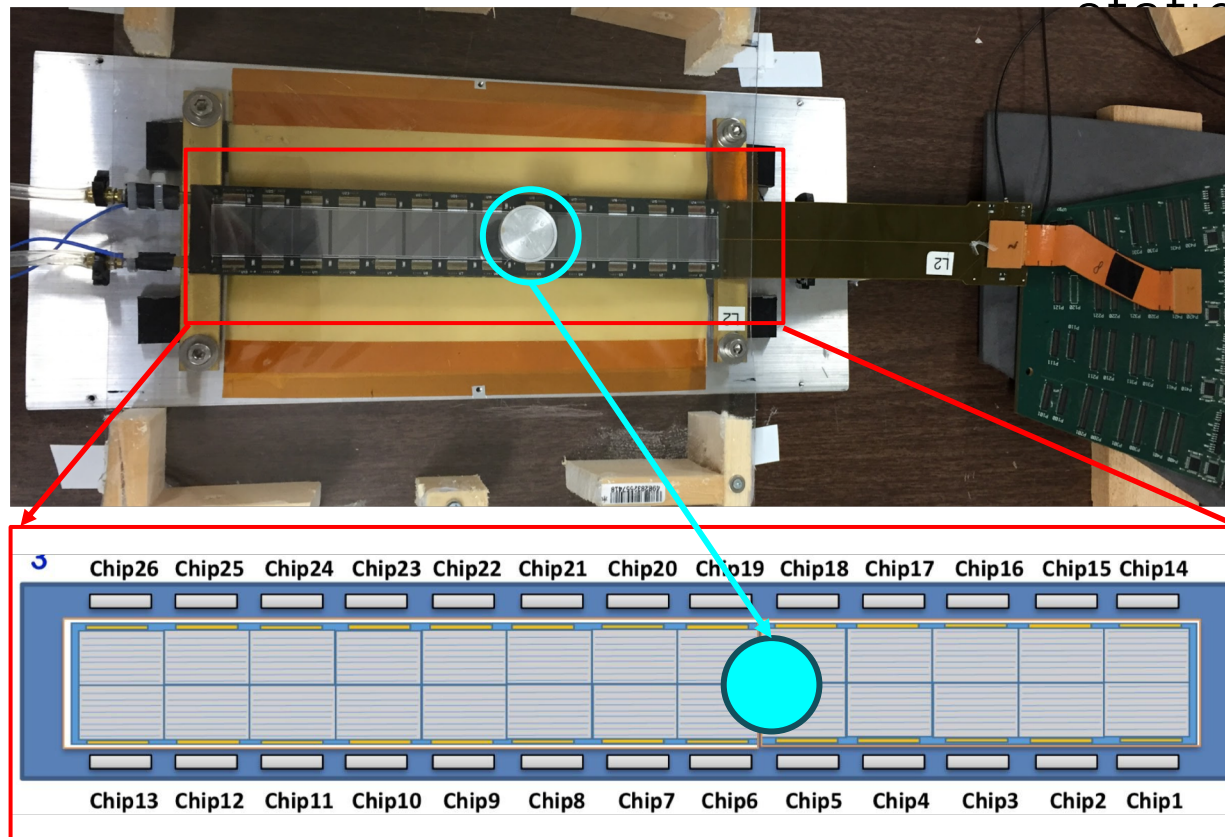
1/31

- ・ Self TriggerでのBackground測定(5分間)。
 - chipに異常は見られなかった。だが、全てのchipのchannel5以下にentryが集中していた。
- ・ Self Triggerでの線源の測定(2分間)。
 - 昨日とは線源の置く場所を変えたが正常に取れた。

Self Trigger(β -ray) data:20190130-1545

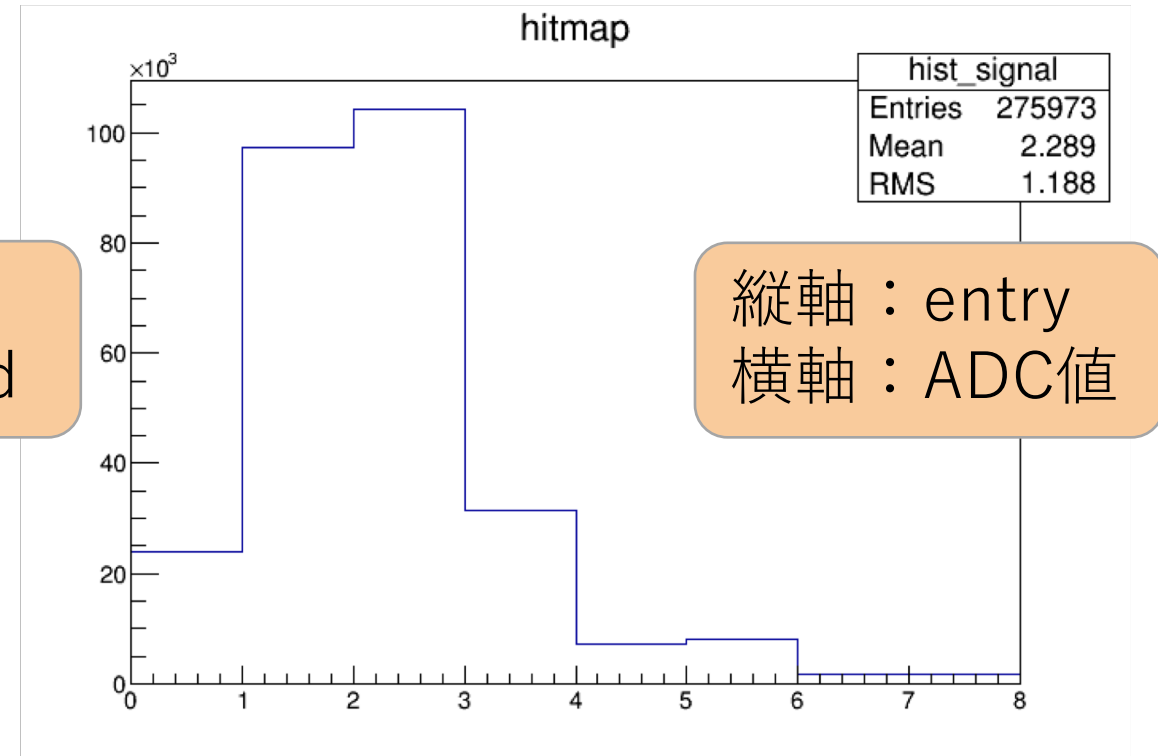
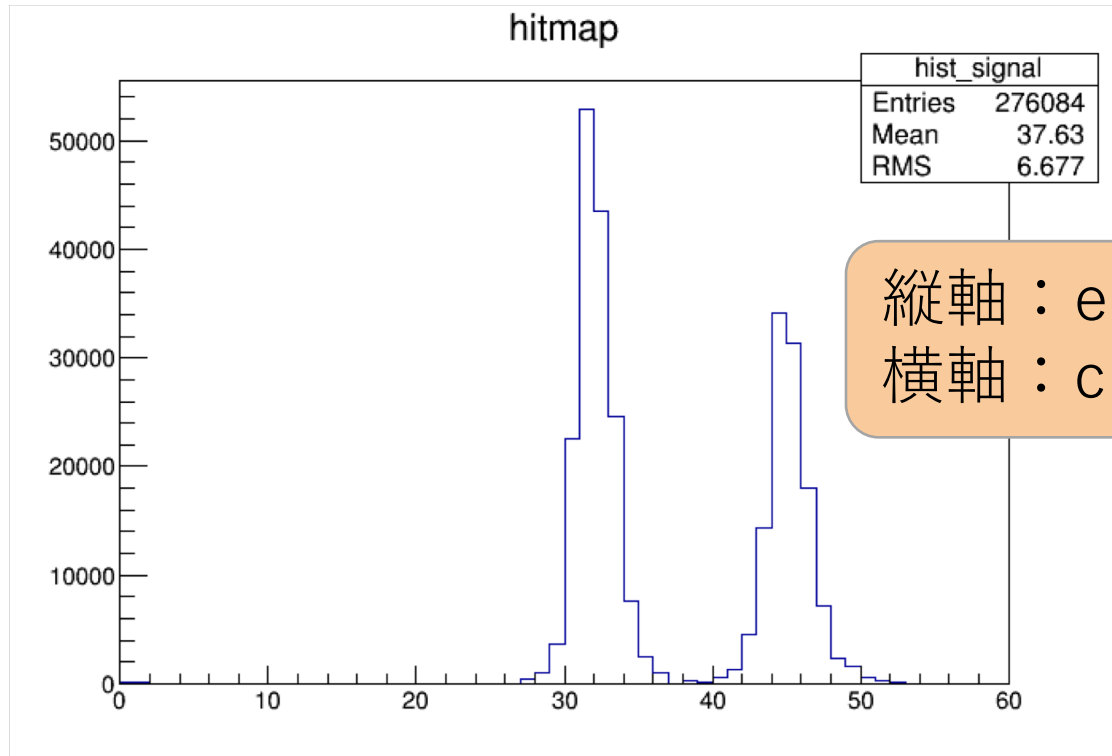
Module :
L2
FPGA : C
station : 3
m

	設定値	対応電圧 (mV)
DAC 0	20	290 mV
DAC 1	25	310 mV
DAC 2	48	402 mV
DAC 3	98	602 mV
DAC 4	148	802 mV



chip5,6,18,19付近に線源を設置。
この上に暗幕をして**2分間(120sec)**測定を行った。

Self Trigger(β -ray without Background)



Backgroundのentry数が少ないため、線源を用いたデータとあまり差はなかった。

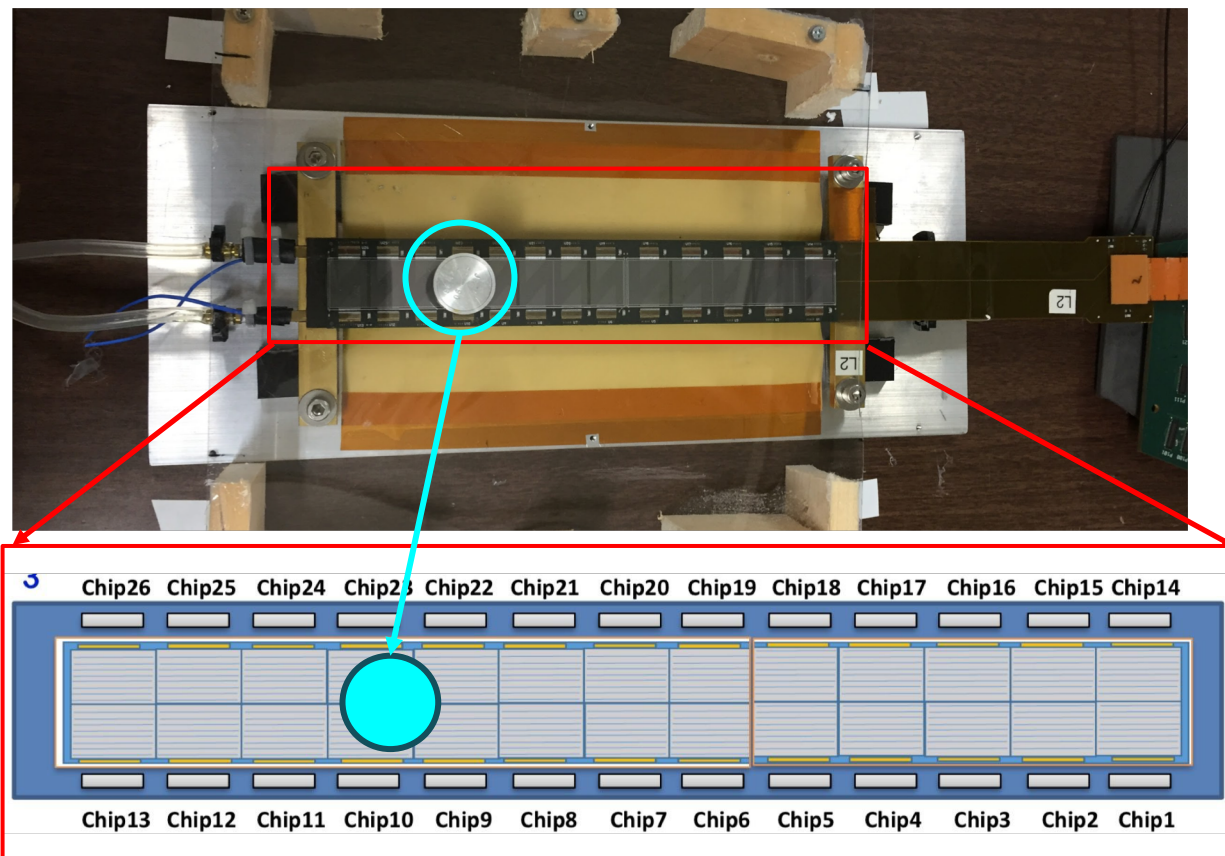
この後、測定を続けたところ先程のBackgroundで見られたchip37が過敏に反応したためかentry数が2倍近くになり測定が困難になったため測定を終了した。

Self Trigger(β -ray)

data:20190131-1637

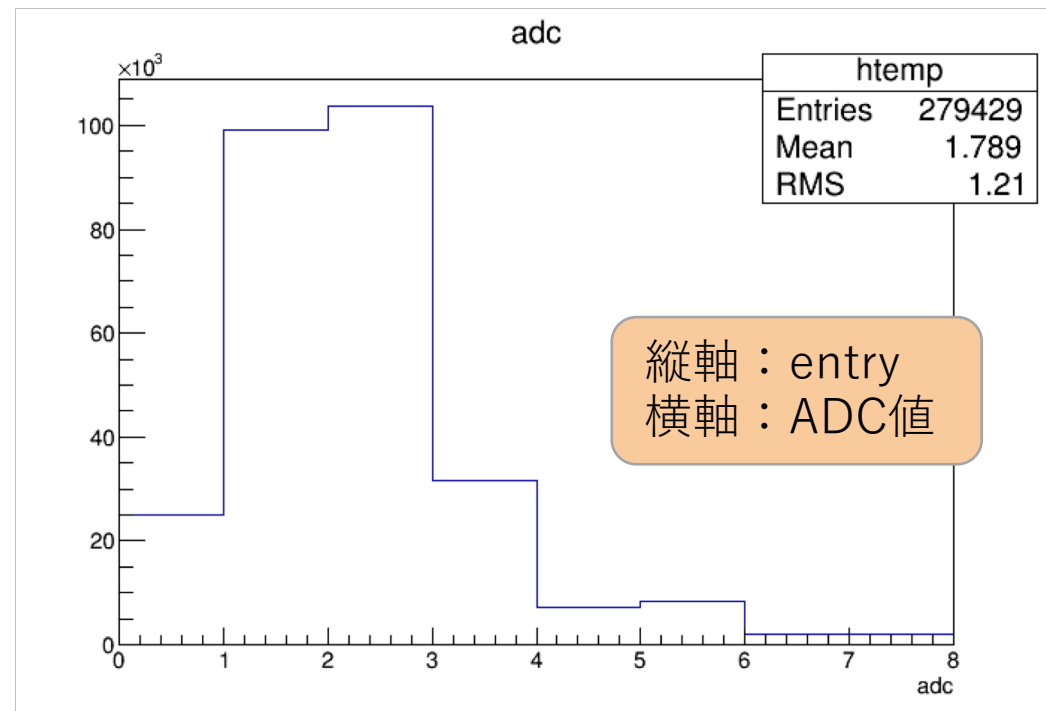
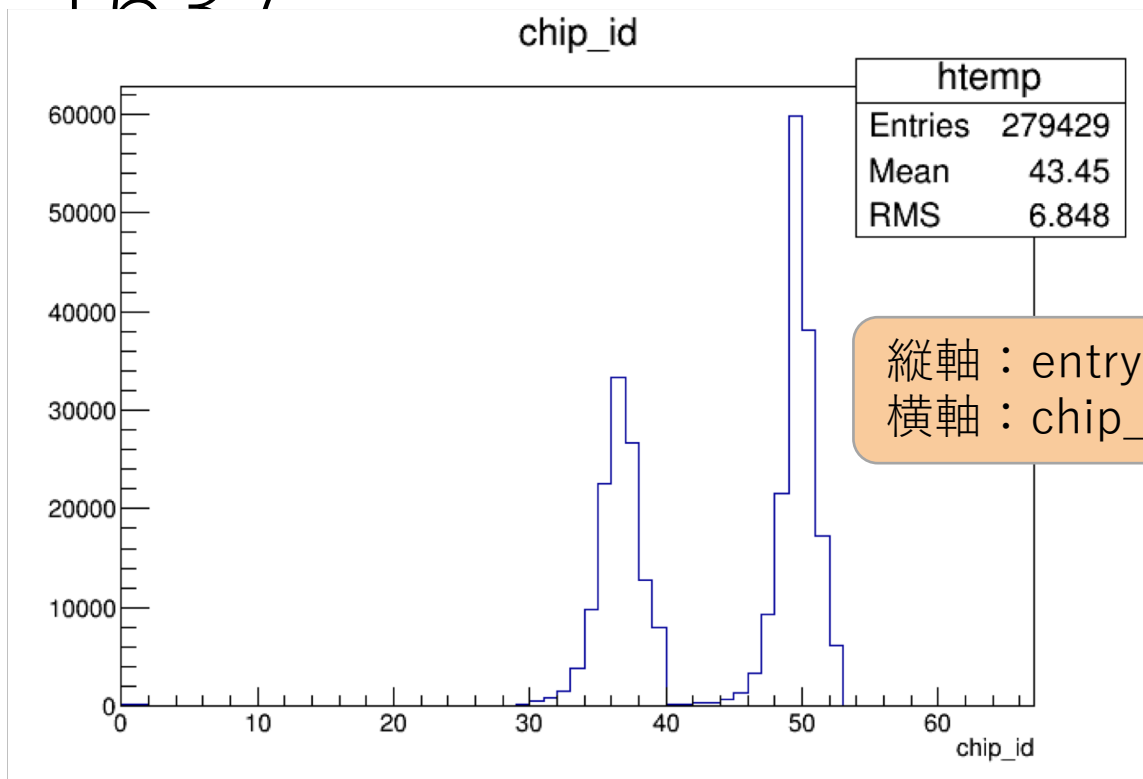
Module : L2
FPGA : C
station : 3
bottom fiber

	設定値	対応電圧 (mV)
DAC 0	20	290 mV
DAC 1	25	310 mV
DAC 2	48	402 mV
DAC 3	98	602 mV
DAC 4	148	802 mV
DAC 5	172	898 mV
DAC 6	223	1102 mV
DAC 7	248	1202 mV



chip9,10,22,23付近に線源を設置。
この上に暗幕をして**2分間(120sec)**測定を行った。

Self Trigger(β -ray) data:20190131-1627



chip36,49にentryが集中していた。これはchip10,23に対応するため線源と対応することがわかった。

また、DAC値も1(290mV),2(310mV)に集中しており前回のデータと比べても妥当だということが分かる。

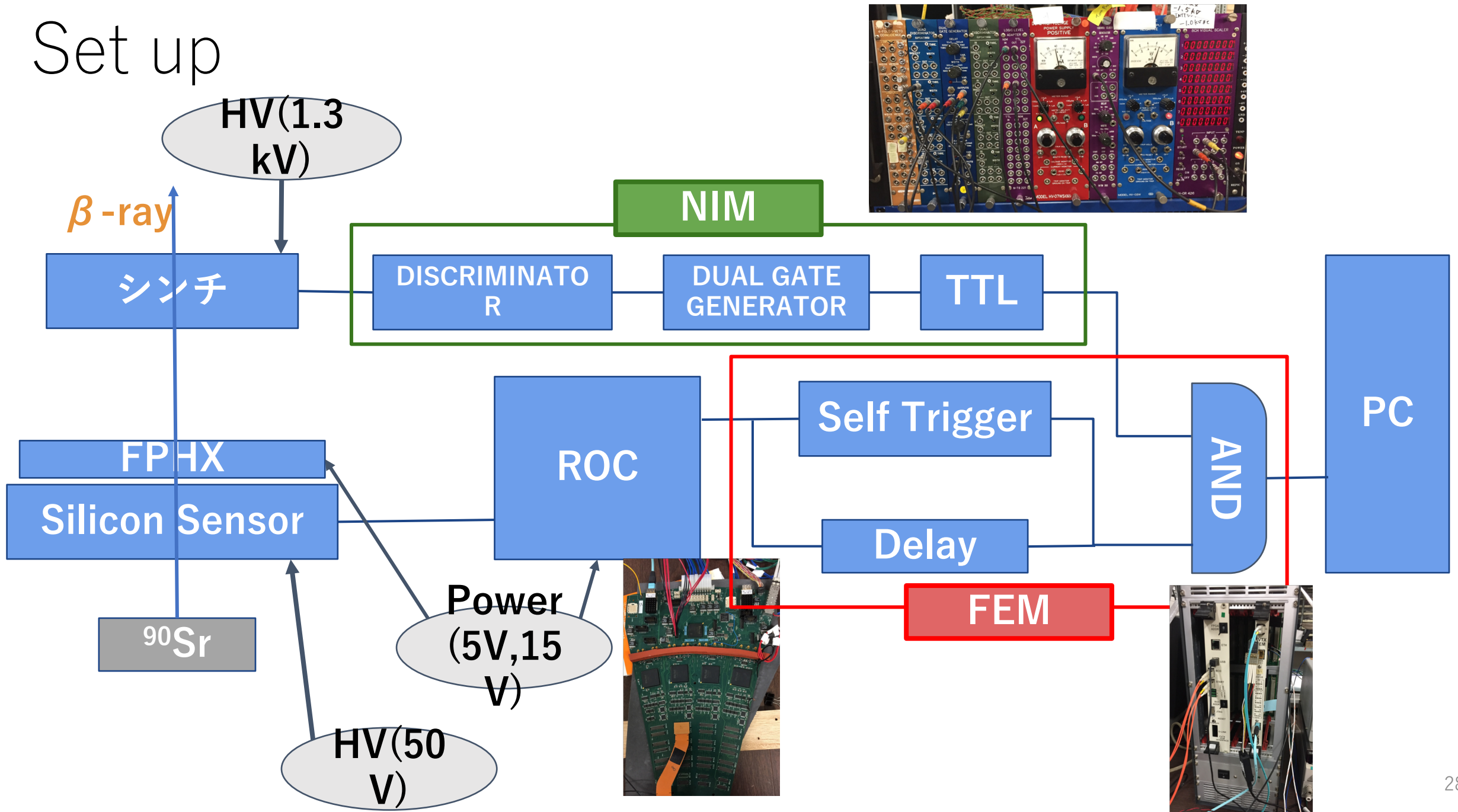
今回の進捗②

シンチレーターを用いてExternal Triggerで線源の測定を行う。

2/4

- ・ station3でExternal Triggerを使うためにFPGAのコードを書き換えた。
- ・ シリコンセンサーの上にシンチ、シリコンセンサーの下に線源を置いて測定を行った。
 - entryがほとんど無かった。
- ・ シリコンセンサーの上にシンチ、更にその上に線源を置いて測定を行った。

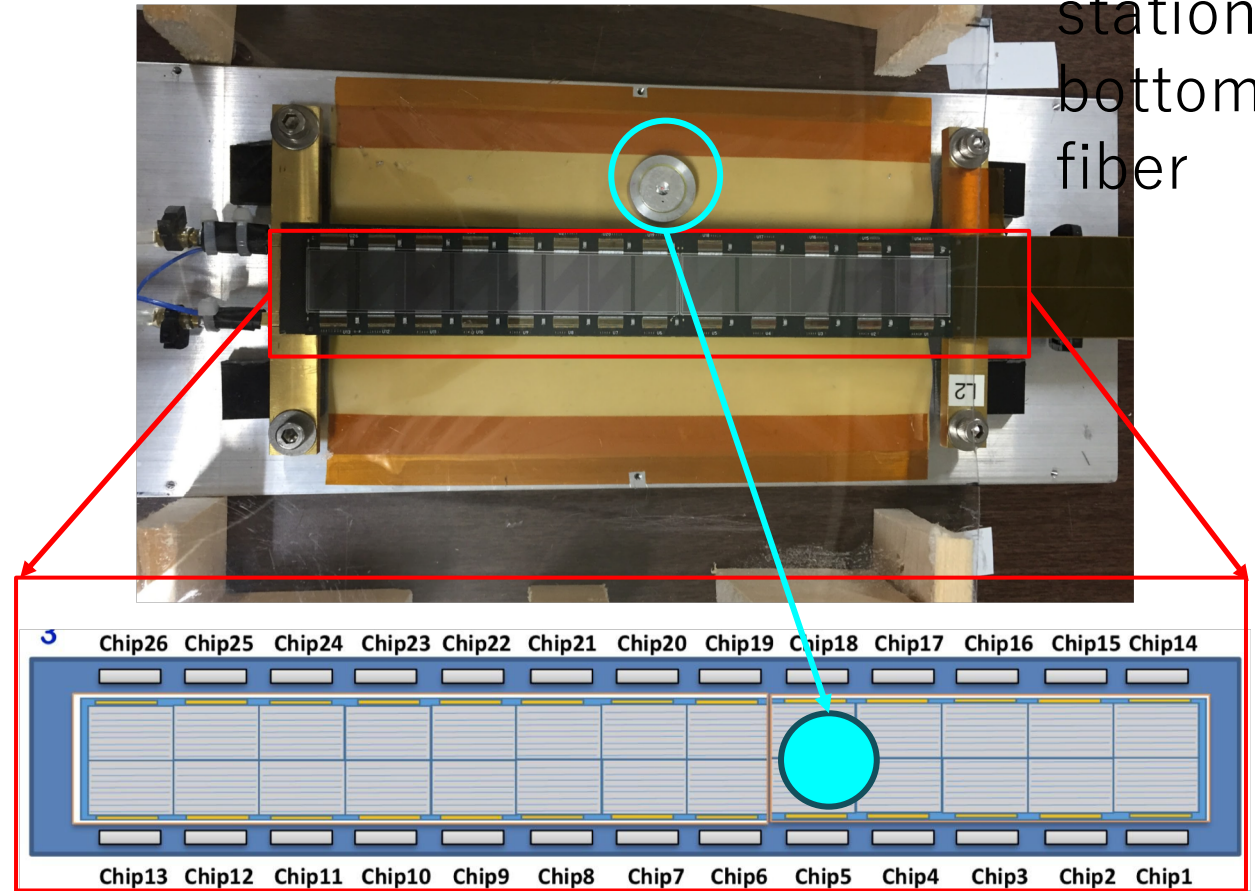
Set up



External Trigger(β -ray) data:20190204-1518

Module:
L2
FPGA : C
station : 3
bottom
fiber

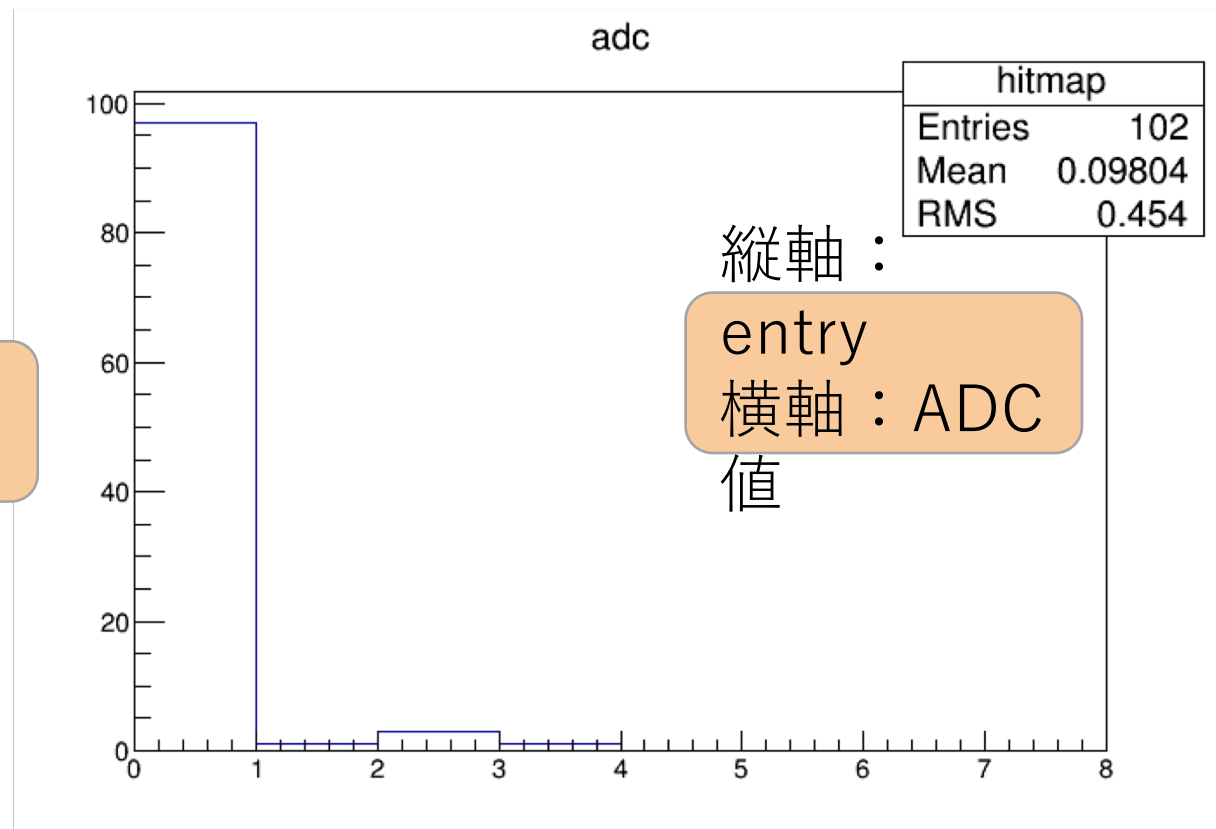
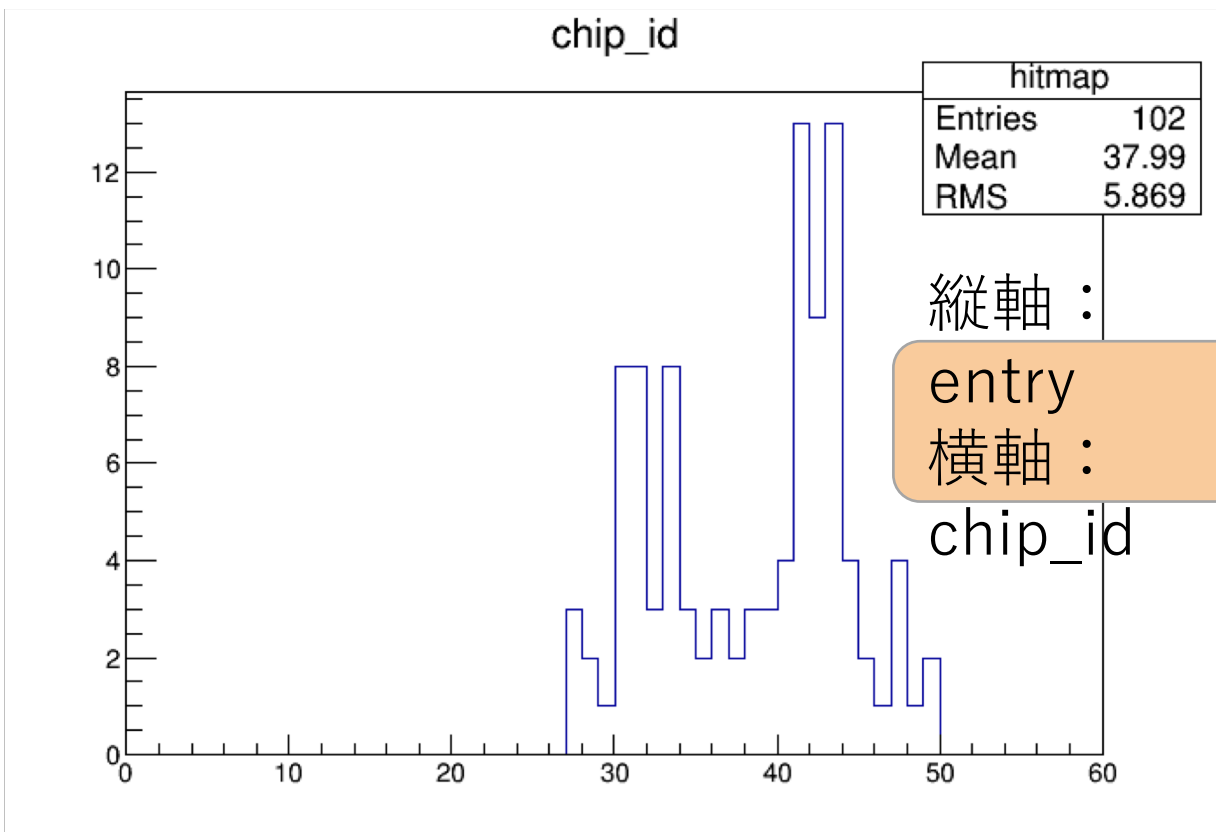
	設定値	対応電圧 (mV)
DAC 0	20	290 mV
DAC 1	25	310 mV
DAC 2	48	402 mV
DAC 3	98	602 mV
DAC 4	148	802 mV



chip6,19付近の真下に線源を設置。線源のある場所に合わせてシリコンセンサーの上にシンチを垂せる

External Trigger(β -ray)

data:20190204-1518

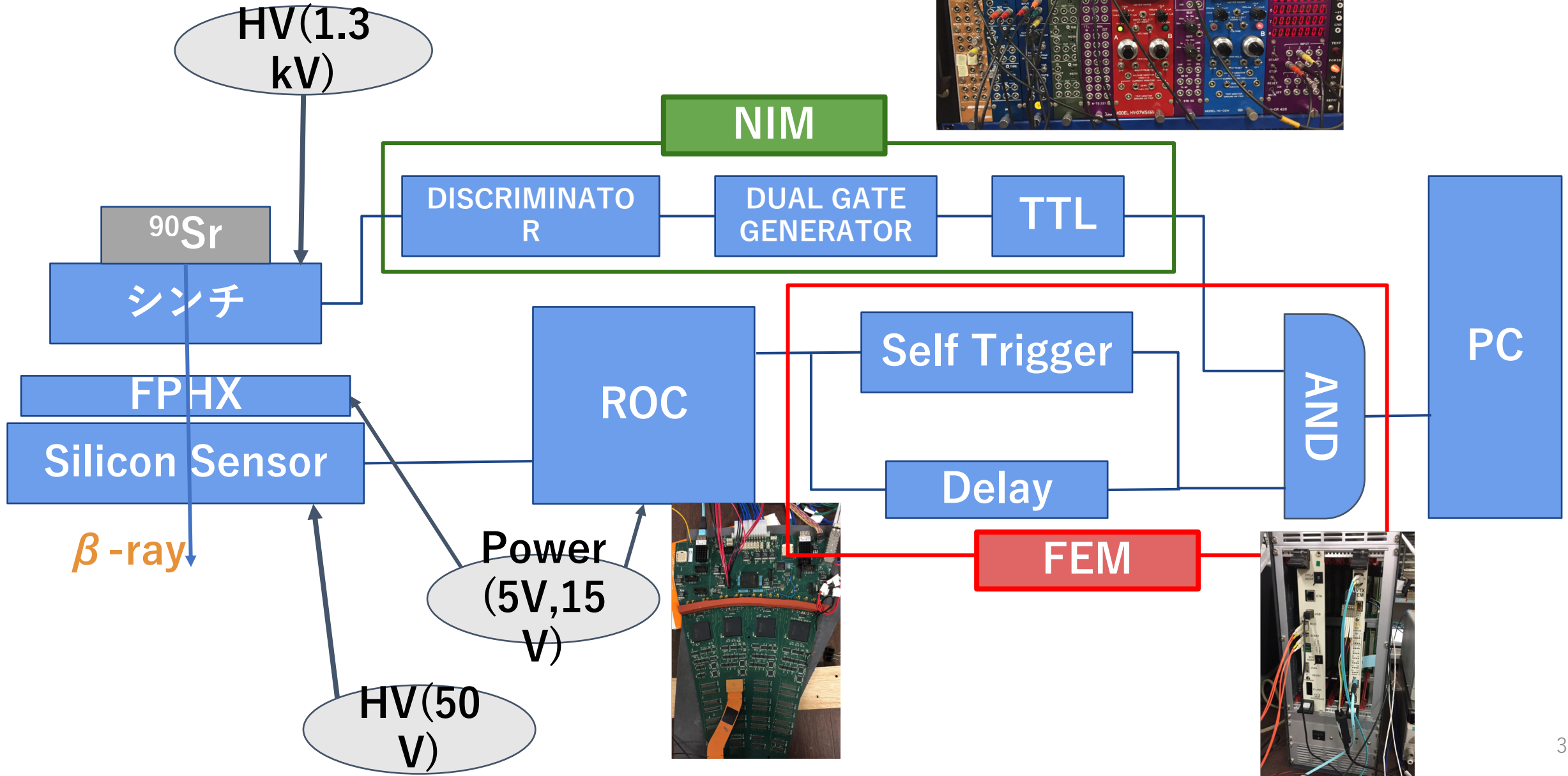


entry数が極端に少なかった。chip31,32,41,43付近にentryが集中し、線源とchipは対応していた。

ADC値はDAC0(290mV)が最も多く、このentryが全て β 線源であるとする殆どがシンチを通過する前にエネルギーを損失していると予想できる。

いづれにせよentryが極端に少ないため測定方法を変更する。シンチの上には線源

Set up

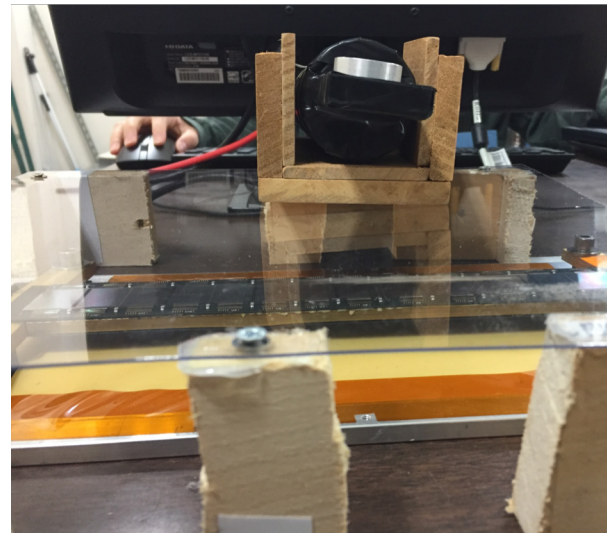
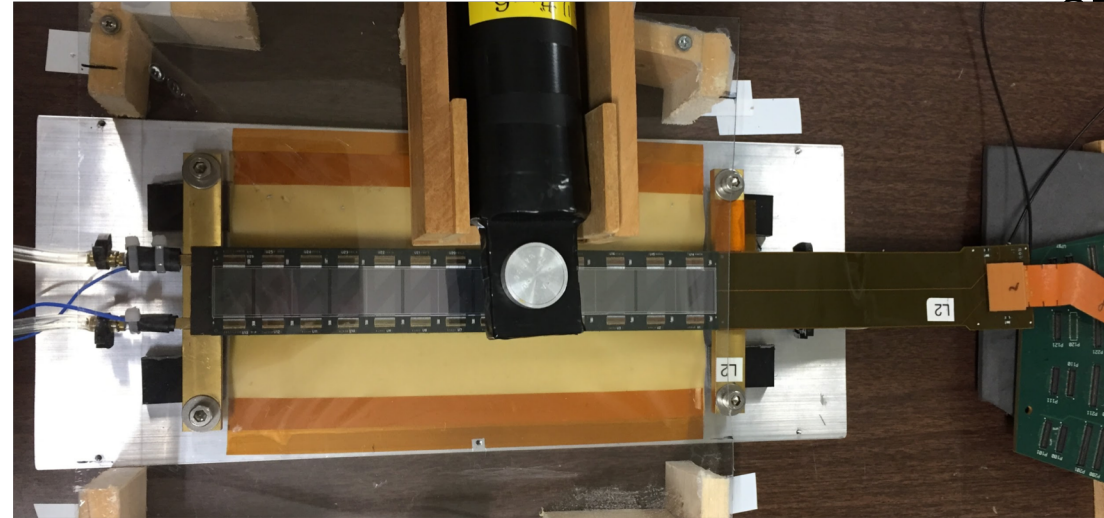


External Trigger(β -ray) data:20190204-1627

Module:
L2

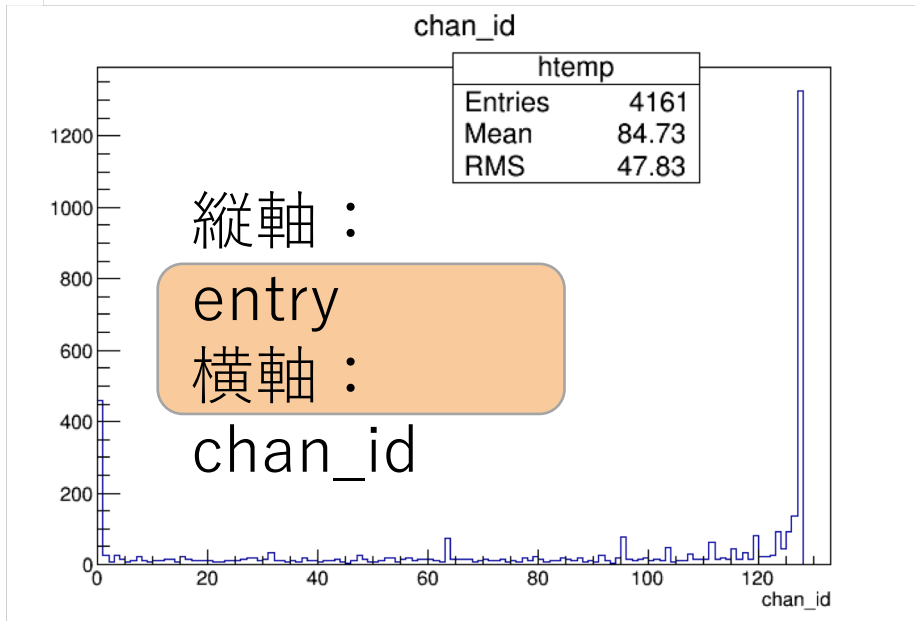
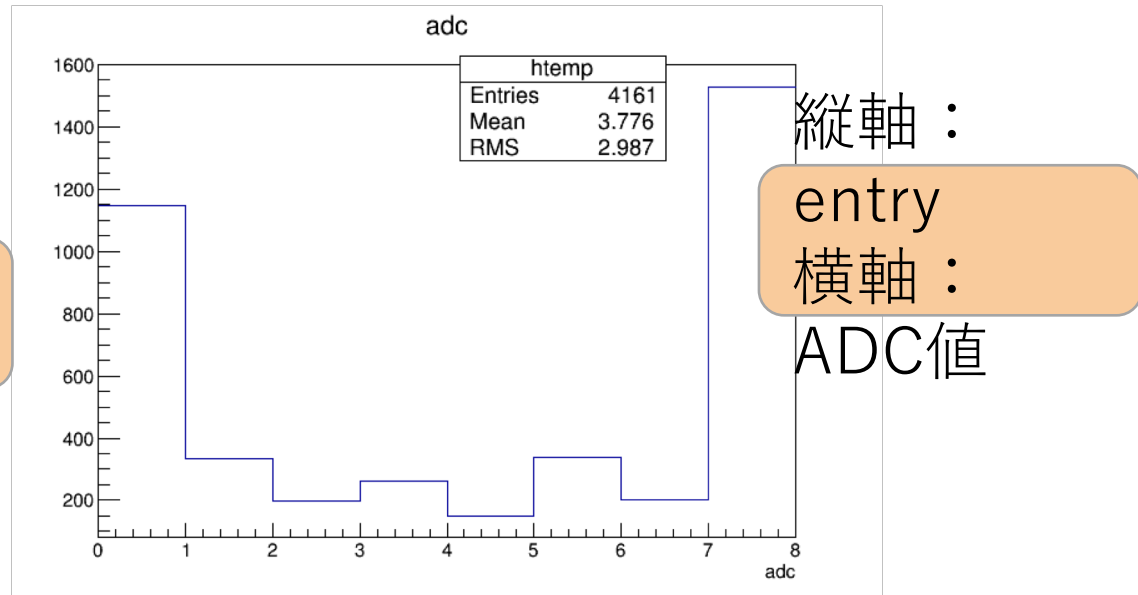
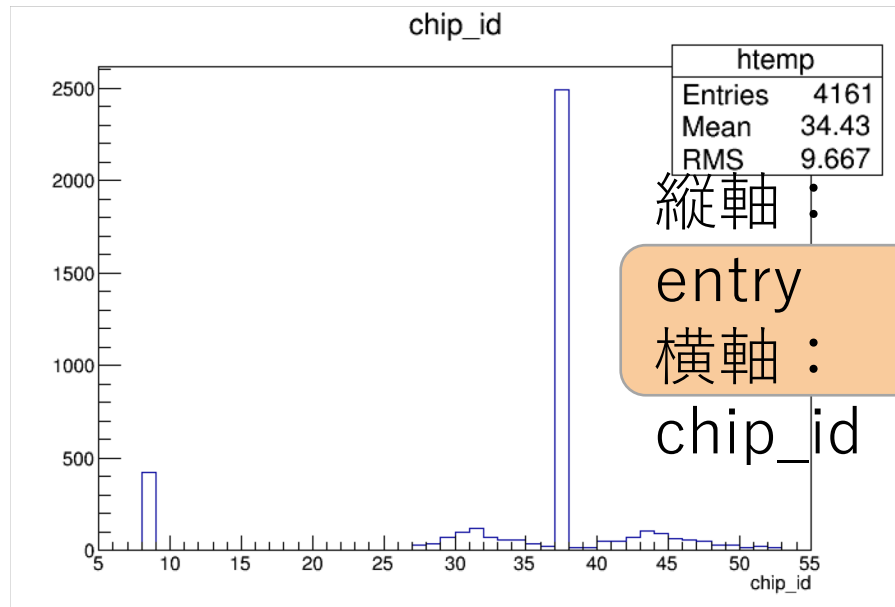
FPGA : C
Station : 3
Bottom
uper

	設定値	対応電圧 (mV)
DAC 0	20	290 mV
DAC 1	25	310 mV
DAC 2	30	330 mV
DAC 3	35	350 mV
DAC 4	40	370 mV



chip6,19付近の真上にシンチと線源を設置した。
この上に暗幕を被せ、十分なentry数を得るため**約1時間(3600sec)**測定を行った。
また、ADC値は今までの³²線源テストの結果から、**低**

External Trigger(β -ray) data:20190204-1627

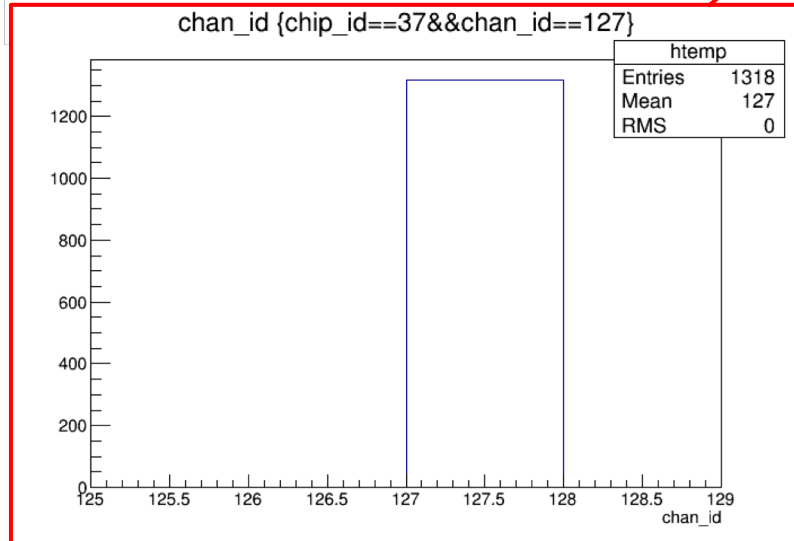
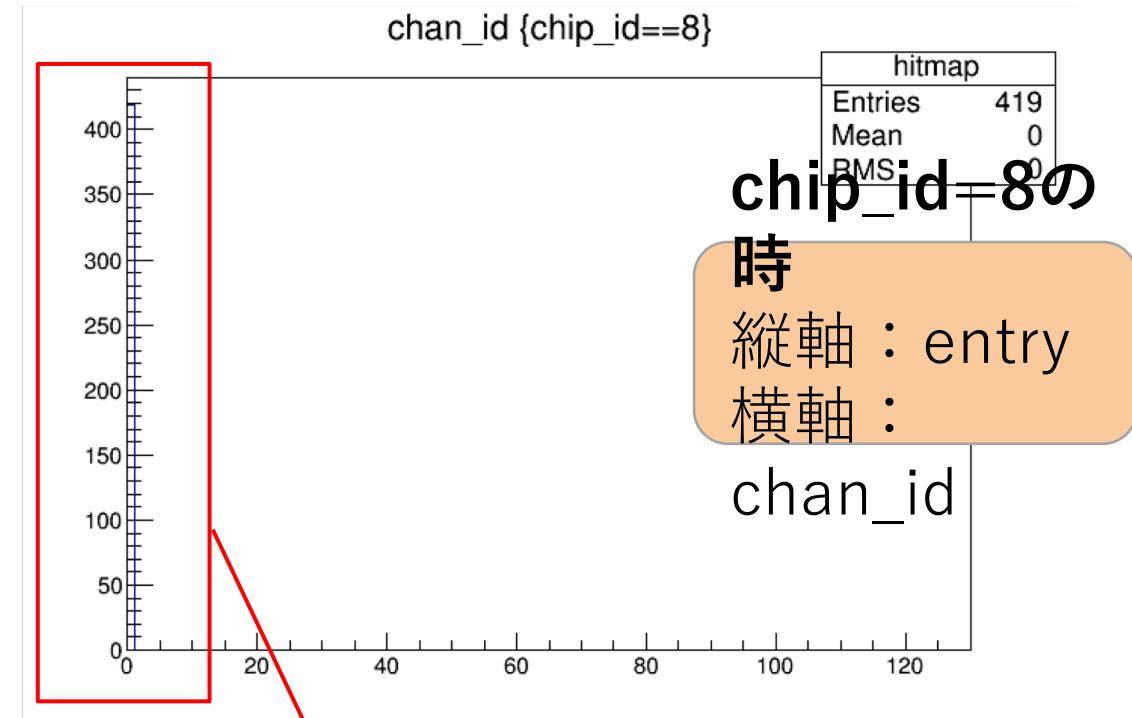
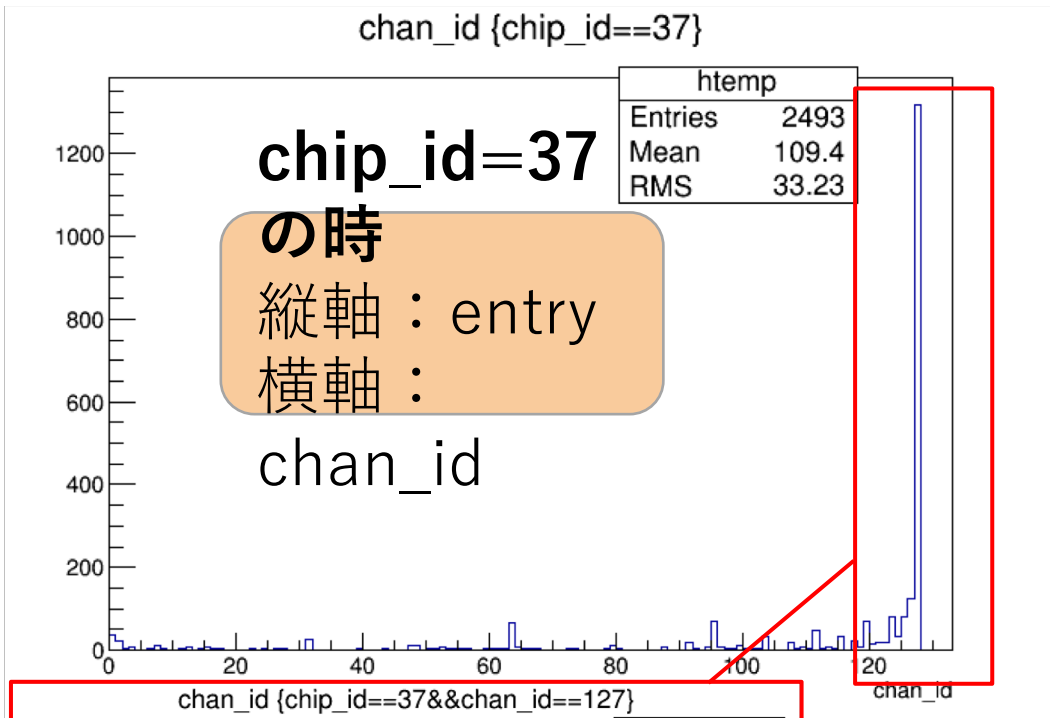


chip37に非常にentryが集中し、また、entryが入らないはずのchip8にentryが見られた。

ADC値はDAC0(290mV)とDAC7(430mV)にentryが集中し、その間にはあまりentryが見られなかった。

channelを確認するとchan0とchan127に多

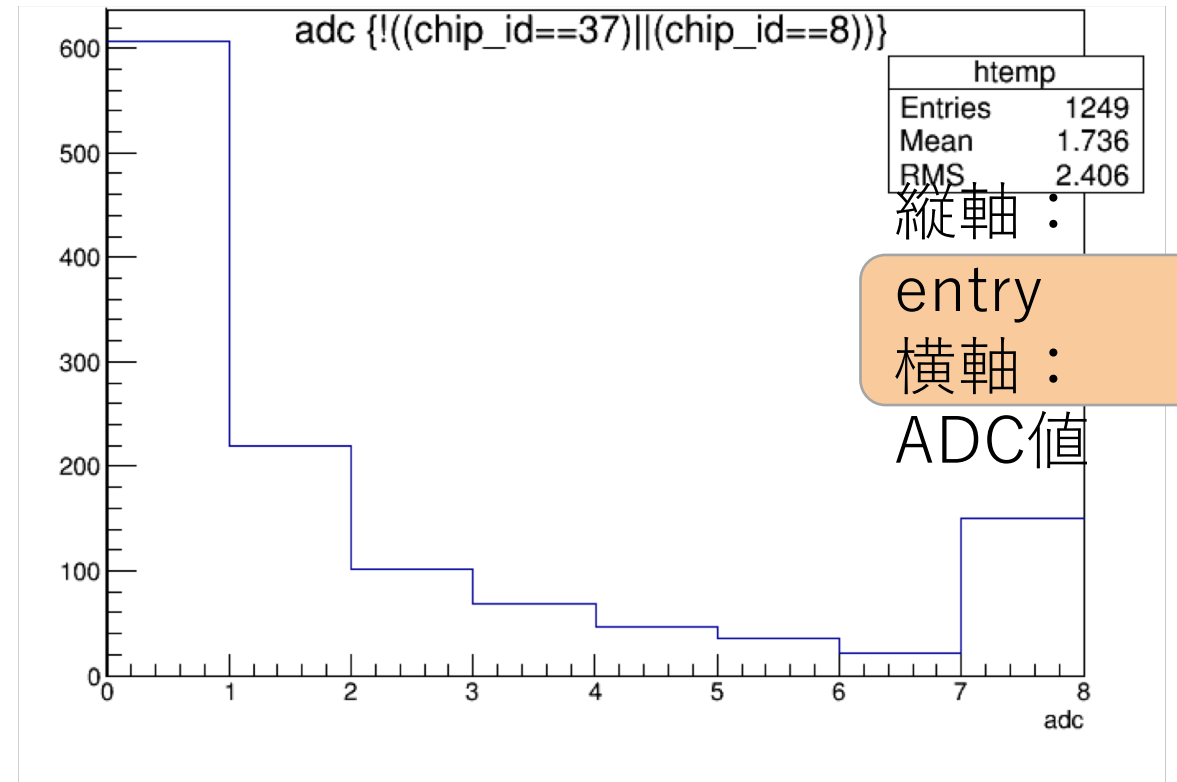
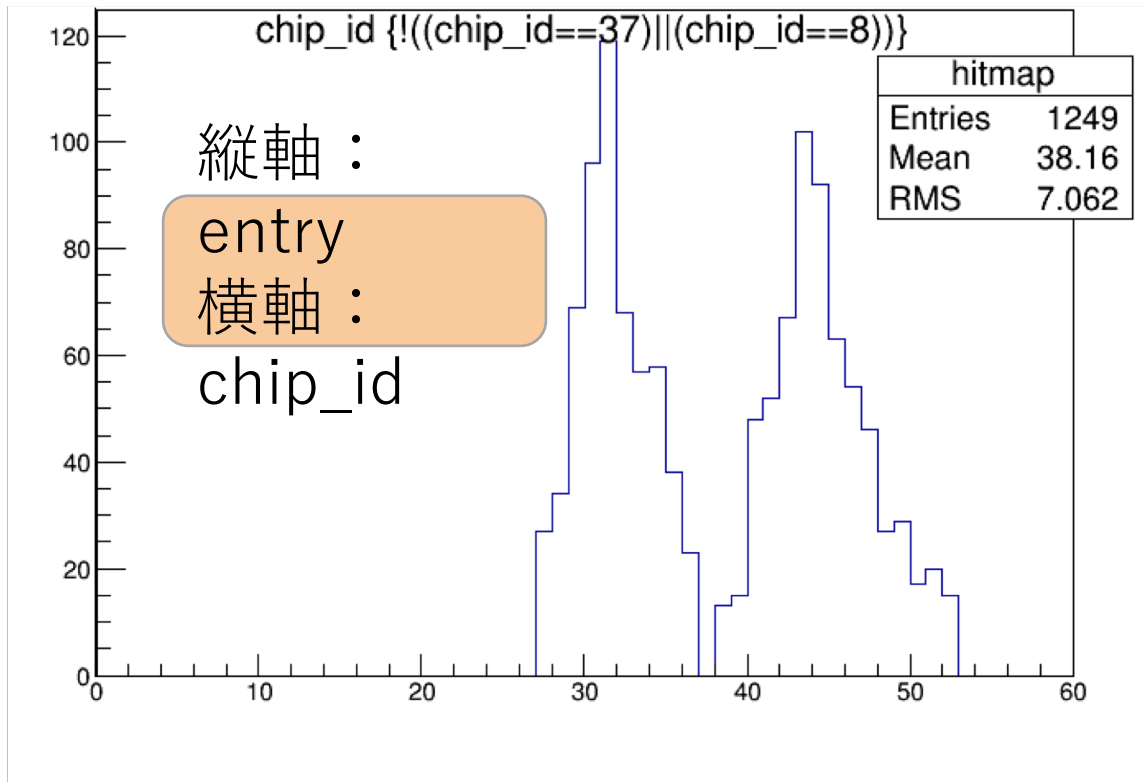
External Trigger(β -ray) data:20190204-1627



chan_id=0にのみentryがある

chip_id=37のchan_id=127とchip_id=8のchan_id=0に多くのentryがあるとわかった。
→これらを除いて再度ヒストグラムを作成

External Trigger(β -ray) data:20190204-1627



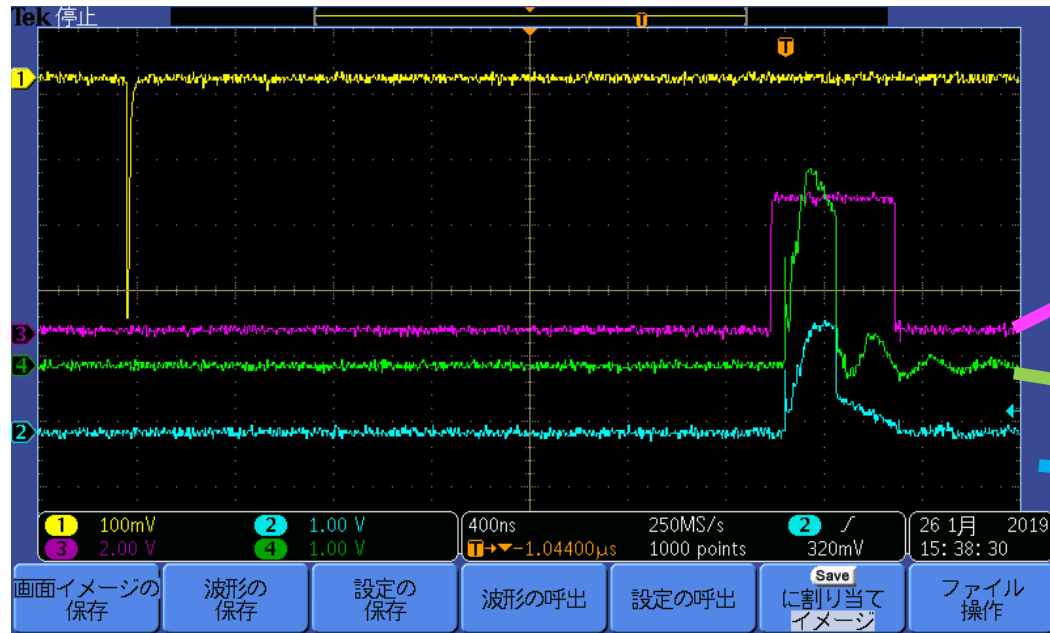
entry数は1249と少ないが、chip31とchip44に多くのentryが入りこれはchip5とchip18に対応しているため線源の場所とも一致している。
また、ADC値はDAC0(290mV)が一番多くそれ以上のDAC値ではentryが現象していった。DAC7(430mV)でentryが増えているのは宇宙線等の線源由来のものではない大きなエネルギーが入っているからだと思われる。

Back up

宇宙線テスト結果（1台シンチ5時間）

Data 20190126-1531(測定時間 305min 31sec=18331sec)

Chip_id 1、2が正常に動作しないことを条件下で測定を行なった。



① 奈良女シンチBからの生信号 350mV

③シンチTTL変換後の信号 約5V

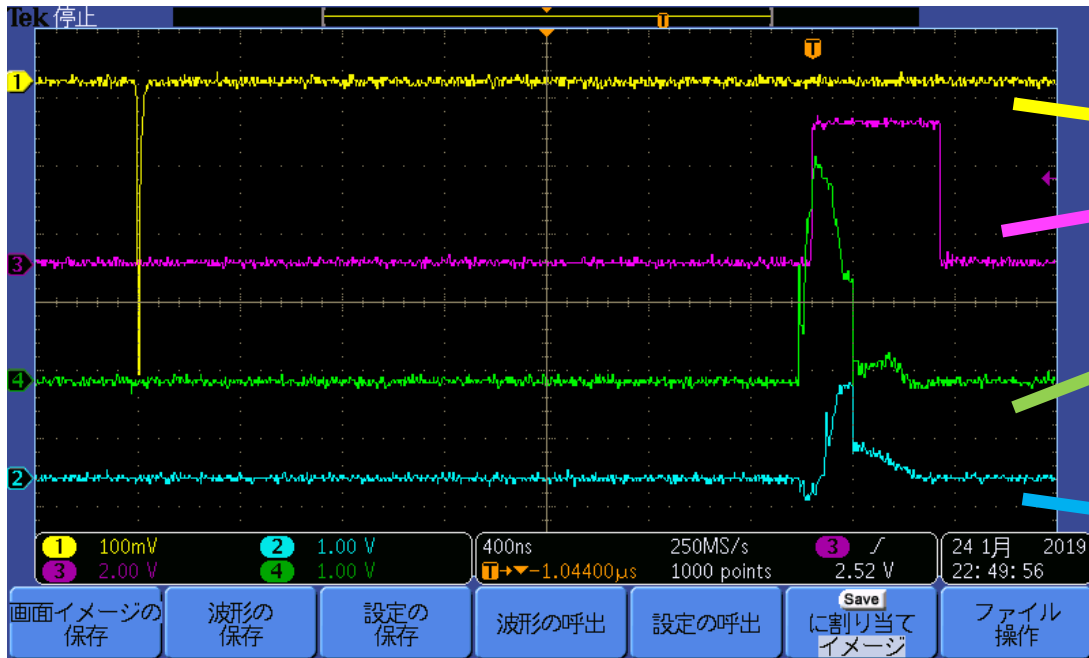
④FEMテストピンからのシリコンの信号 3.0V

② FEMテストピンからのシリコンとシンチの
コインシデンス信号 1.5V

→ オシロスコープの波形で、シンチからの信号とシリコンの信号、この2つのコインシデンスが正確に取れていることが確認できた。

2台シンチありの宇宙線測定（結果）

1回目 20190124-2212(測定時間 約10時間)



① 奈良女シンチBからの生信号 400mV

③シンチ 2つのコインシデンスのTTL変換後の信号 約5V

④ FEMテストピンからのシリコンの信号3.0V

② FEMテストピンからのシリコンとシンチのコインシデンス信号 1.5V

→シンチ2台のコインシデンスによる信号とシリコンの信号、2つのコインシデンスが正確に取れていることを確認。

^{90}Sr β 線源の仕様

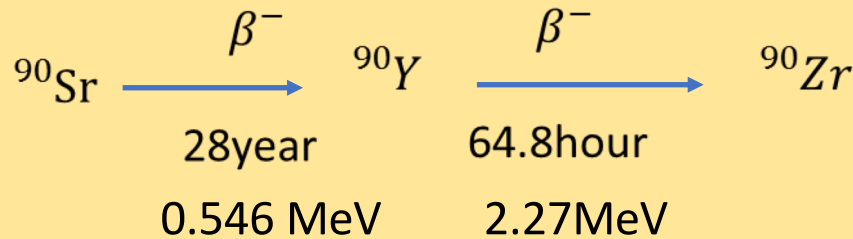
基本情報

^{90}Sr

・半減期 $^{90}\text{Sr}/^{90}\text{Y}$

27.7yr/64hour

・崩壊方式



(放出電子の持つエネルギー
最大値)

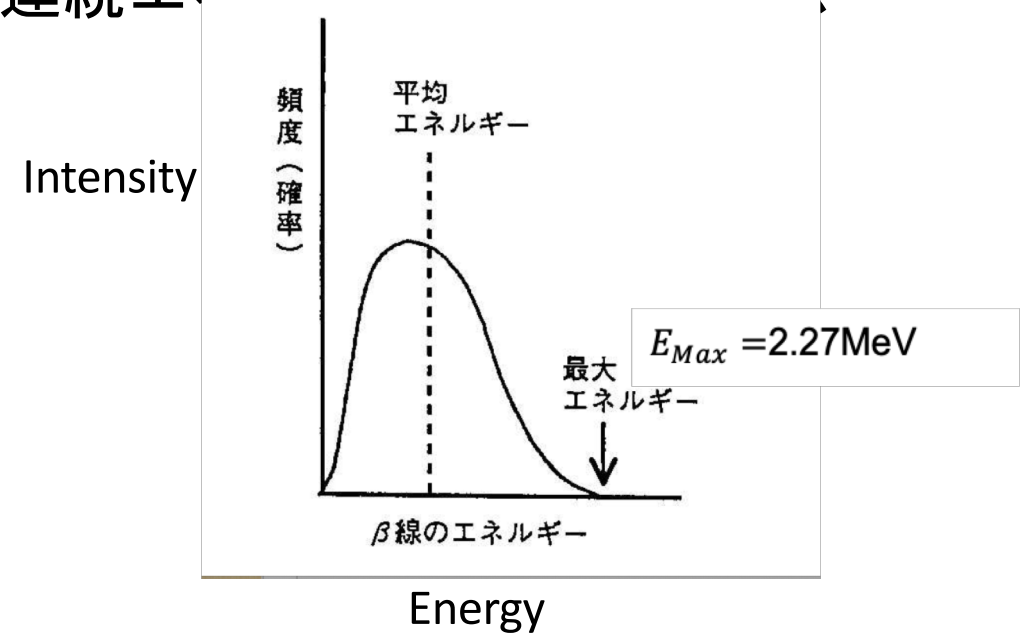
今回はもっとも保持されると考えられるYからZrへの崩壊での放出電子の持つエネルギー2.27MeVを採用

Table 1.3. List of pure β^- emitters

Source	Half-life	E_{max} [MeV]
^3H	12.26 yr	0.0186
^{14}C	5730 yr	0.156
^{32}P	14.28 d	1.710
^{33}P	24.4 d	0.248
^{35}S	87.9 d	0.167
^{36}Cl	3.08×10^5 yr	0.714
^{45}Ca	165 d	0.252
^{63}Ni	92 yr	0.067
$^{90}\text{Sr}/^{90}\text{Y}$	27.7 yr/64 h	0.546/2.27
^{99}Tc	2.12×10^5 yr	0.292
^{147}Pm	2.62 yr	0.224
^{204}Tl	3.81 yr	0.766

β 線のエネルギーは同時に放出されるニュートリノとエネルギーを分け合うため連続スペクトルになる。

β 崩壊した時の放出される電子の連続エネルギースペクトル



電子のエネルギー損失計算方法(Siのみのエネルギー損失を考えた場合)

①β線源 (^{90}Sr)

Electron **最大エネルギー** $E_{Max} = 2.27\text{MeV}$

$$\begin{aligned}\text{運動量} \quad p &= \sqrt{E^2 - m^2} = \sqrt{2.27^2 - 0.511^2} \\ &= \sqrt{5.1529 - 0.261121} = 2.21\end{aligned}$$

$$\beta\gamma = \frac{p}{m} = \frac{2.21}{0.511} = 4.32$$

平均エネルギー $E_{mean} = 0.927\text{MeV}$

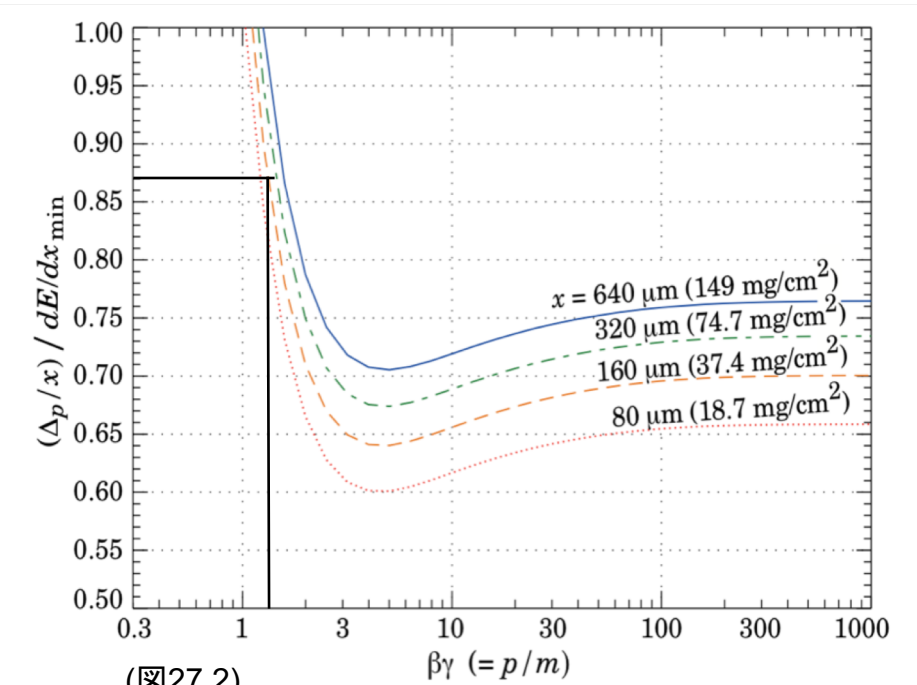
$$\begin{aligned}\text{運動量} \quad p &= \sqrt{E^2 - m^2} = \sqrt{0.927^2 - 0.511^2} \\ &= \sqrt{0.859329 - 0.261121} = 0.773\end{aligned}$$

$$\beta\gamma = \frac{p}{m} = \frac{0.773}{0.511} = 1.51$$

https://blogs.yahoo.co.jp/satsuki_327/40966211.html

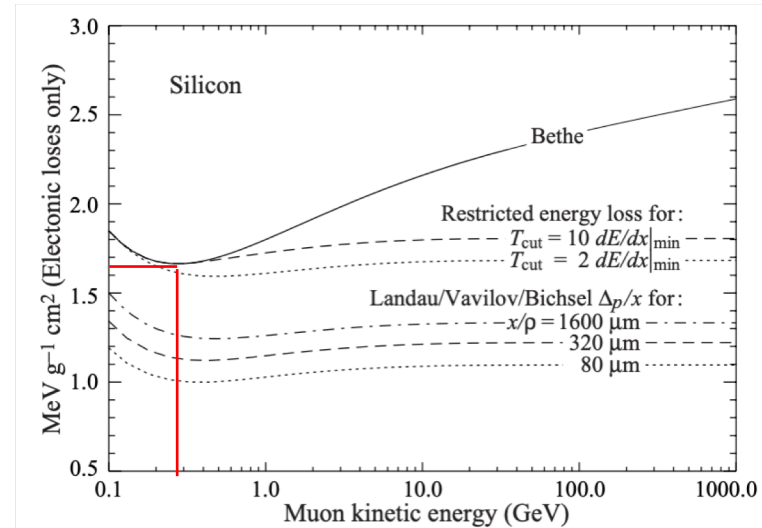
平均エネルギー = 0.934MeV

具体的にPDGのグラフから読み取る



(図27.2)

シリコンのそれぞれの厚さにおけるミュオンのエネルギー損失。ただし基準としているMIPは、ベータプロットホのMIP 1.66(MeV/)



平均エネルギー $\beta\gamma = 1.51$ の時、 $200\mu\text{m}$ 厚のSiでは
BetheのミュオンのMIPを $1.66(\text{MeV}/\text{g}/\text{cm}^2)$ とした時、 $200\mu\text{m}$ 厚のSiliconのMIPは

$$\frac{(\Delta p/x)}{dE/dx} = 0.870$$

$$0.870 \times 1.66 = 1.44(\text{MeV g}^{-1} \text{cm}^2)$$

Siの密度 $2.33(\text{g}/\text{cm}^3)$ より、単位面積当たりのエネルギー損失は、
 $1.44(\text{MeV g}^{-1} \text{cm}^2) \times 200(\mu\text{m}) \times 2.33(\text{g}/\text{cm}^3) = 0.067(\text{MeV})$

Siの電子正孔対1個の生成に必要なエネルギーは 3.6pV より

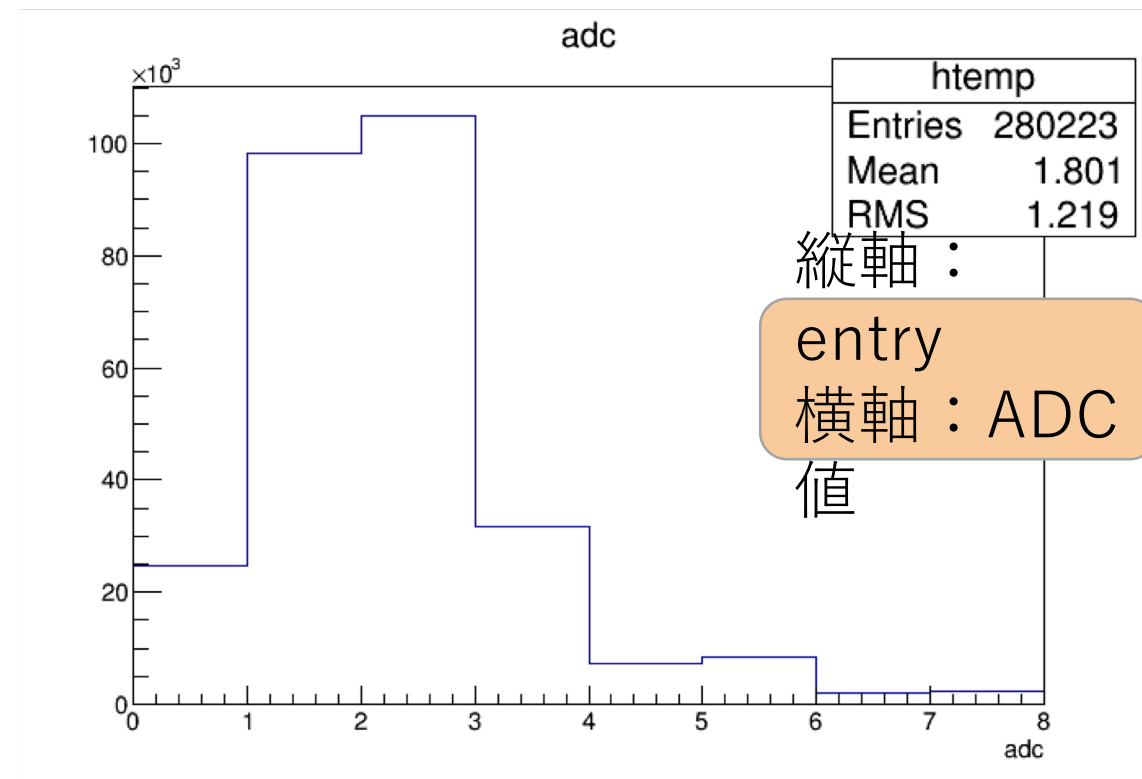
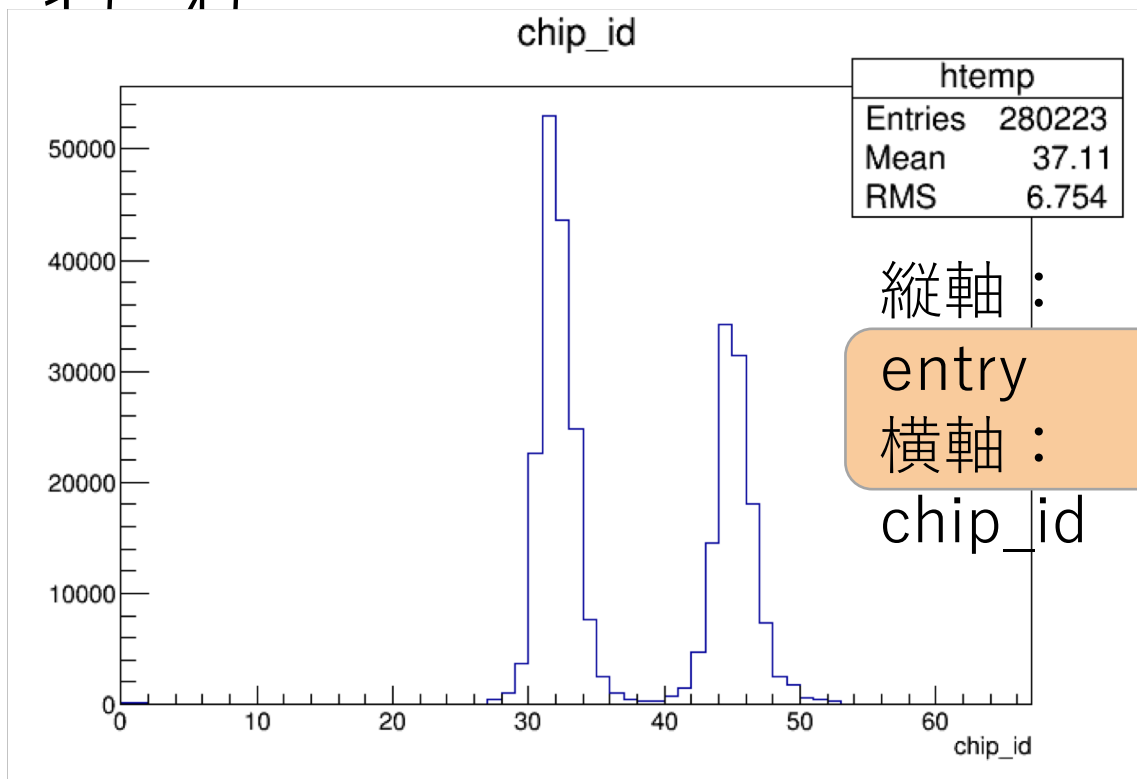
$$0.067(\text{MeV}) \div 3.6(\text{pV}) = 18600$$

よって18600個の電子正孔対が出来る。これがFPHXchipのプリアンプで何倍になるか計算すると、電子1個の電荷 1.6×10^{-19} より、

$$18600 \times 1.6 \times 10^{-19} = 2.98(\text{fC})$$

電圧相当に変換すると、この測定のFPHXチップゲイン値は $60\text{mV}/\text{fC} \times 5$ と設定しているから $2.98(\text{fC}) \times 60(\text{mv}/\text{fC}) \times 5 = 894(\text{mV})$

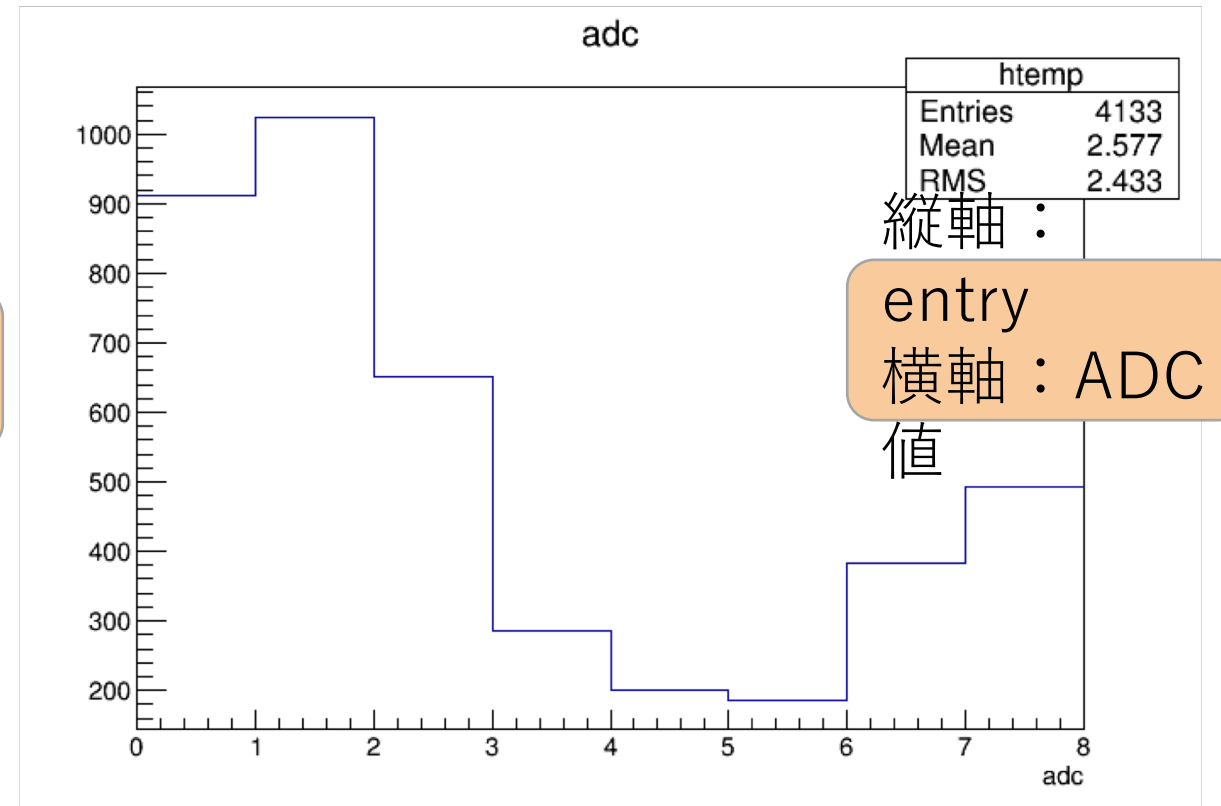
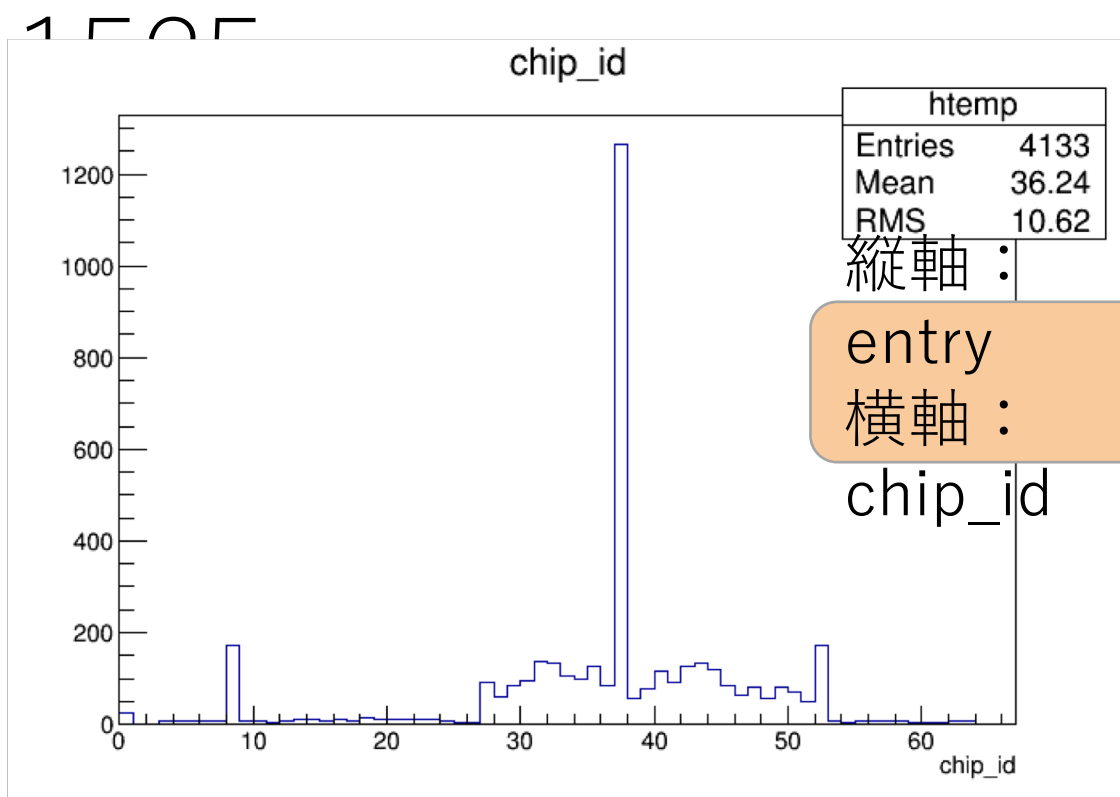
Self Trigger(β -ray) data:20190130-



chip31,32,44,45にentryが集中していた。これは先ほどのキャリブレーションの結果からchip5,6,18,19に対応していると思われる。したがって、線源を置いた場所とentryが対応しているとわかった。

また、DAC1(310mV)とDAC2(402mV)に多くのentryが確認できたので、 β 線源のエネルギー損失から考えても妥当だと思われる。

Self Trigger(Background) data:20190130-



chip27~52以外にも少量だがentryが見られた。また、chip37に過剰にentryが見られた。

ADC値はDAC0(290mV),DAC1(310mV)に多くentryが見られ、DAC7(1202mV)といった高い値にもentryが見られた。