The background features a dark blue gradient with technical diagrams. On the left, a large circular scale with degree markings from 40 to 260 is visible. Various circular and curved lines, some with arrows, are scattered across the upper half of the image, suggesting a technical or engineering context.

ROC4つ分の 動作確認まとめ

鈴木・柴田・森田

目次

- ROC基盤1
- ROC基盤 I -2
- ROC基盤3
- ROC基盤7
- まとめ

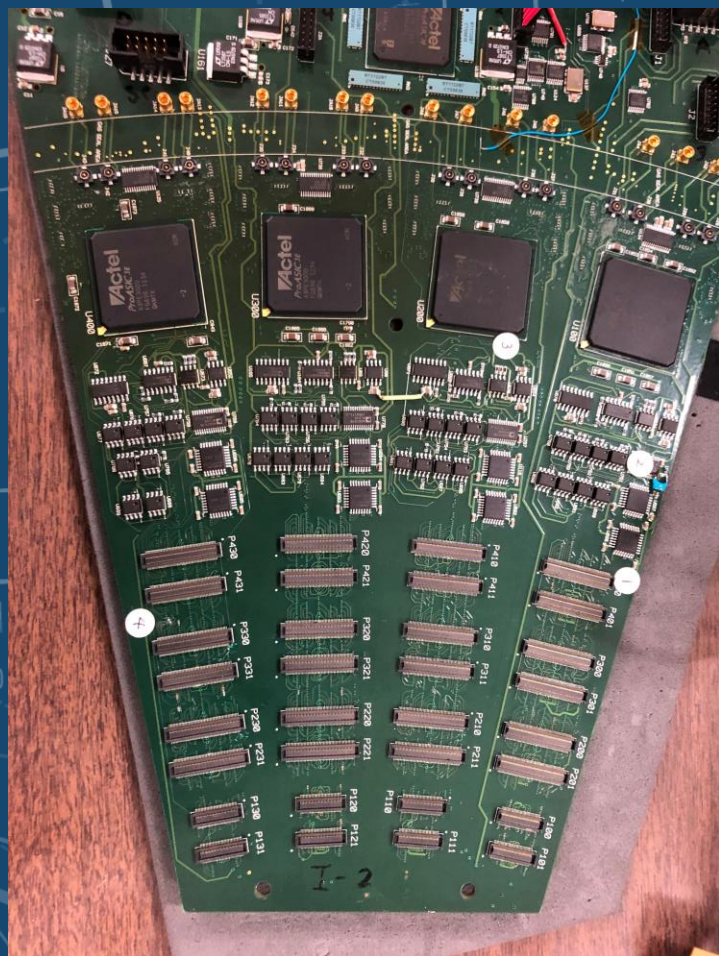
ROC基盤1

9/13/2019

3

結果

ROC-FPGA	RESULT	
		chip_id 10のnoiseはFVTXが原因か
A-0	×:1~5、○:6~10	chip1~5のデータが全く取れない
A-1	×	明らかにFPHX Carrentが大きい
A-2	○	chip_id 8,10,16でnoise
A-3	○	FPHX Carrentが少し低めだったが問題なし
B-0	—	
B-1	○	
B-2	○	
B-3	○	
C-0	×	データが来ない
C-1	○	
C-2	○	
C-3	○	
D-0	—	
D-1	○	
D-2	○	FPHX Carrentが少し低めだったが問題なし
D-3	○	

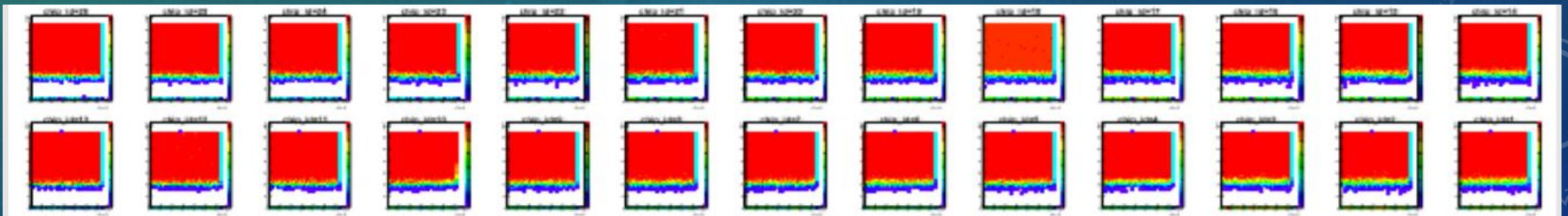
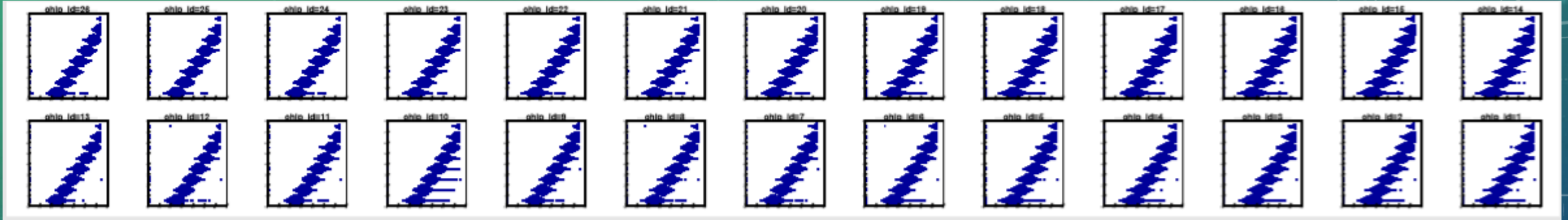


ROC基盤 I - 2

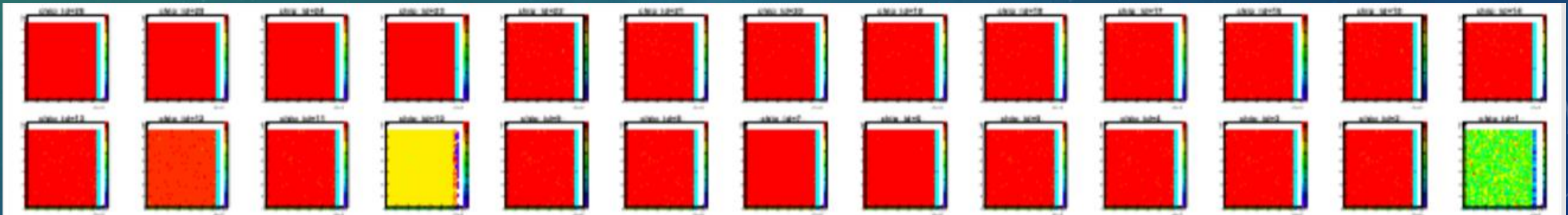
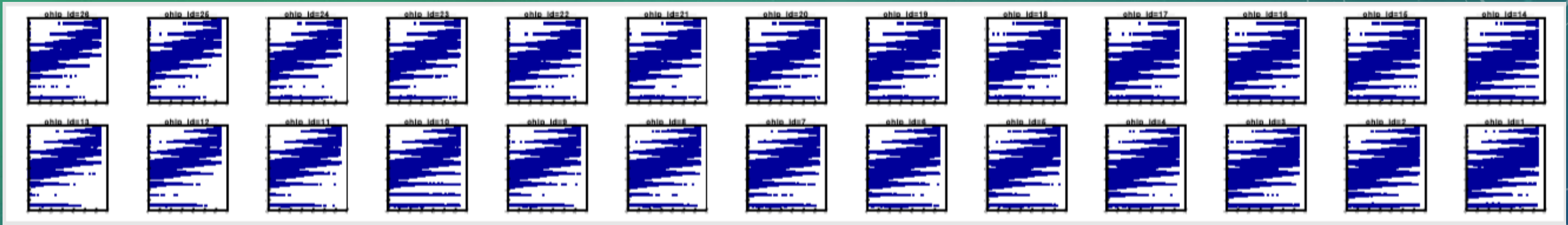
結果

ROC-FPGA	RESULT	
		chip_id 10のnoiseはFVTXが原因か
A-0	—	
A-1	×	
A-2	○	
A-3	○	DAC 0=60→正常なグラフを確認
B-0	—	
B-1	○	
B-2	○	ノイズ化け多め
B-3	×	chan-adcのグラフが全chann真っ赤 thresholdがまったく機能していない
C-0	—	
C-1	×	DACの閾値設定を上げれば少し見える
C-2	○	全てのchanに同じデータ量が入っていない
C-3	○	channでentry数が異なる
D-0	—	
D-1	×	データが来ない
D-2	×	データが来ない
D-3	×	データが来ない

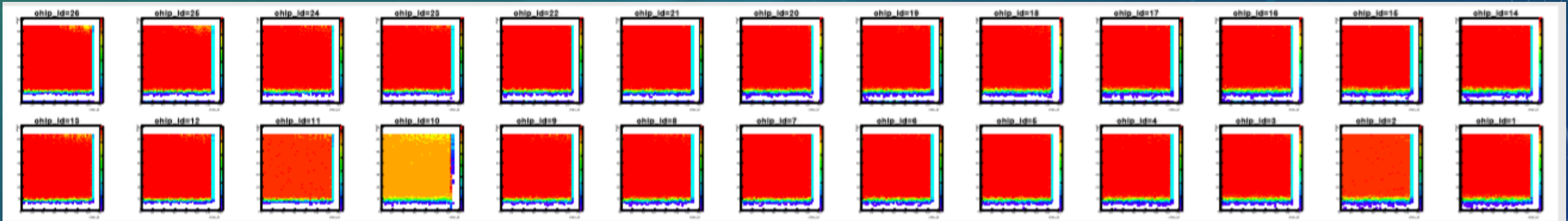
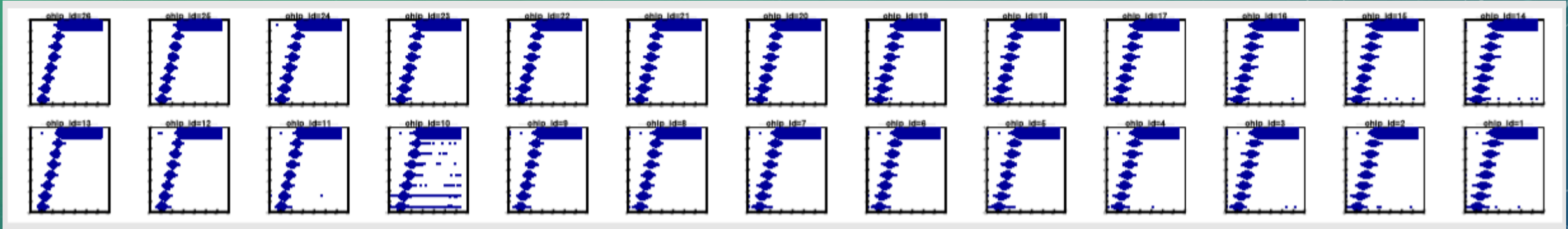
A-3



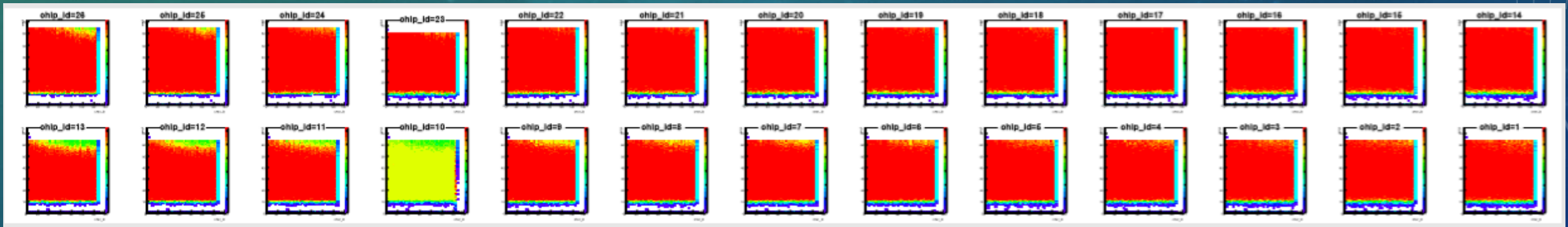
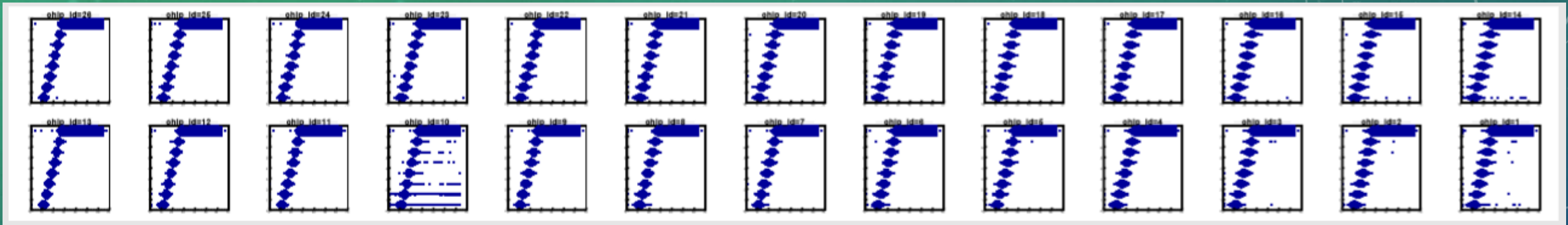
B-3

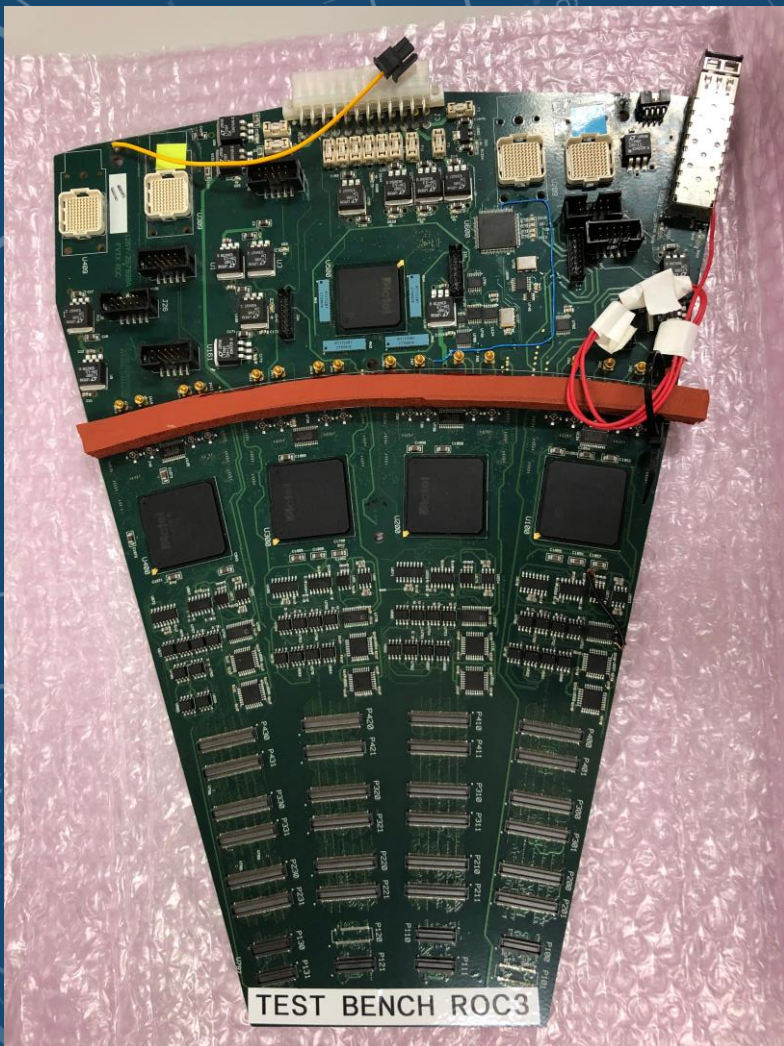


C-2



C-3

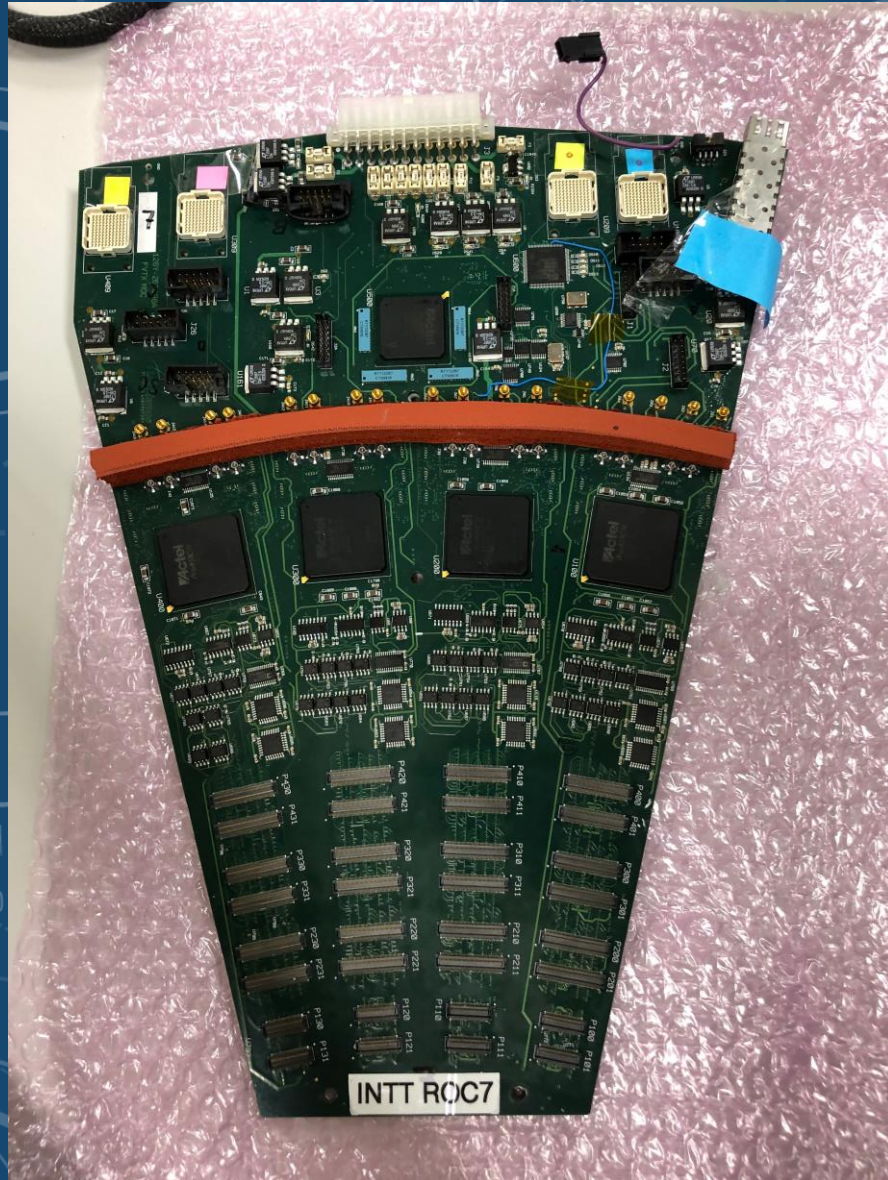




ROC基盤3

結果

ROC-FPGA	RESULT	
		chip_id 10のnoiseはFVTXが原因か
A-0	—	
A-1	×	データが来ない
A-2	○	FPHX Carrentが少し揺れていたが問題なし
A-3	×	データが来ない
B-0	—	
B-1	○	
B-2	○:1~13、×:14~26	ポートを押すとcarrentが変わる→ポートの破損が原因か
B-3	×:1~13、○:14~26	
C-0	—	
C-1	○	
C-2	○	
C-3	○	
D-0	—	
D-1	×	データが来ない
D-2	×	ごみデータ
D-3	○	

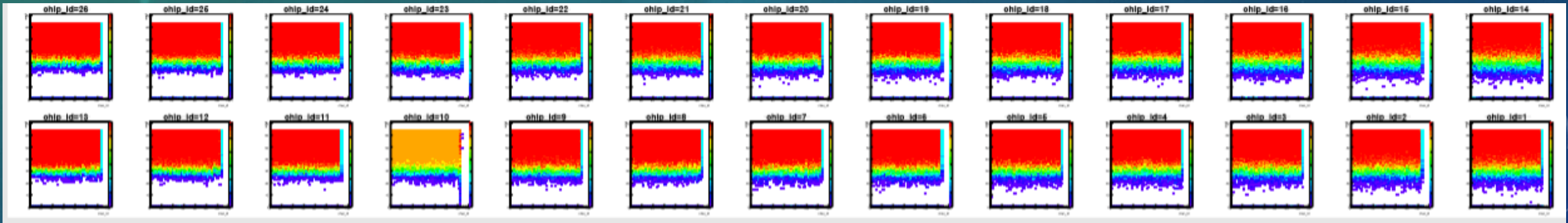
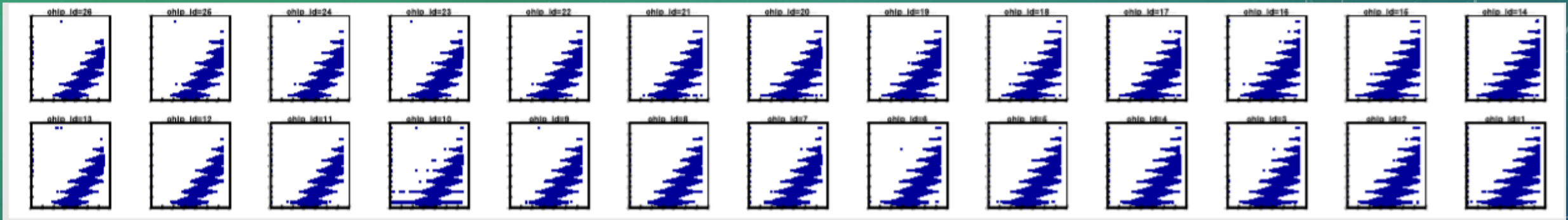


ROC基盤7

結果

ROC-FPGA	RESULT	
		chip_id 10のnoiseはFVTXが原因か
A-0	—	
A-1	×	ごみデータ
A-2	○	
A-3	○	
B-0	—	
B-1	○	
B-2	○	
B-3	○	
C-0	—	
C-1	○	
C-2	○	
C-3	○:1~13、 ×:14~26	ポートを押すとcarrentが変わる→ポートの破損が原因か
D-0	—	
D-1	○	
D-2	○	
D-3	○	

B-1





まとめ

まとめ

A-1ほどのROCもFPHX Carrentが高くデータが見れない

ROC基盤7が最も見やすくデータの化けが少なかった

GUIを立ち上げなおすことで測定結果が変わる

FPGAの設定なのか閾値の設定が異なるポートがいくつか見つかった