

液体アルゴンTPC用 信号読み出しエレクトロニクスの開発

MPGD&アクティブ媒質TPC合同研究会@理研

岩手大学大学院 五十嵐大翔

KEK (坂下健、田中真伸、長谷川琢哉、岸下徹一、庄子正剛)

神戸大学 (身内賢太郎、中村拓馬)

岩手大学 (成田晋也、根岸健太郎)

序論, 研究目的

TPCを用いた実験として、

- 大型液体アルゴンTPC(LArTPC)による長基線ニュートリノ振動、陽子崩壊探索実験
- 陰イオンガス μ TPC(NI μ TPC)を用いた暗黒物質探索実験

が進められている。



両TPCで汎用的に用いる

信号読み出しエレクトロニクス(ASIC)の開発

- 電荷電圧変換, 増幅, 波形整形
- AD変換

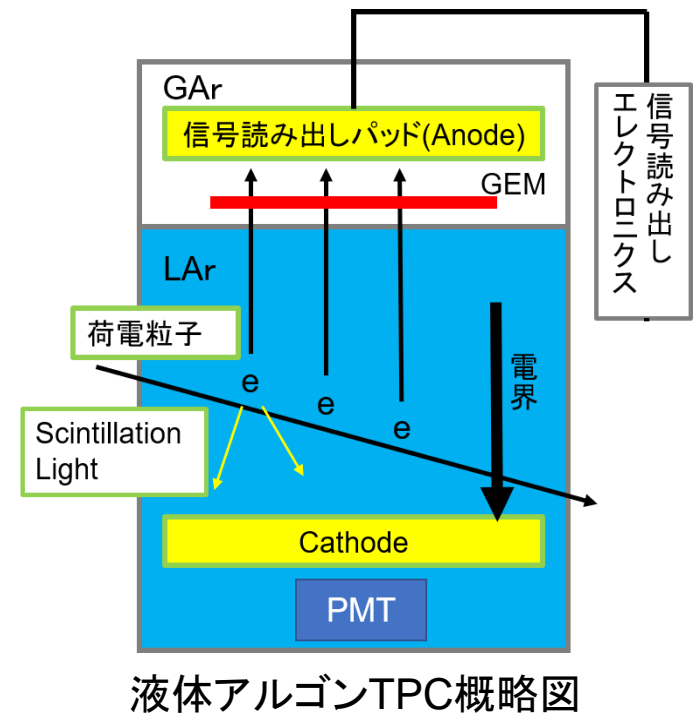
エレクトロニクスの開発目標①(LArTPC)

エレクトロニクス開発目標①

- 高集積
- 省消費電力
- 低温(LAr温度)における安定動作
- 低ノイズ (ENC2000程度)
- 高ゲイン(10 mV/fC程度)
- ワイドダイナミックレンジ (± 1600 fC程度)

※最小電離粒子による事象に対し50倍大きな信号量が見込まれるシャワー事象を検出したい
 ※MIP信号をS/N10以上で読み出すことを目標としている

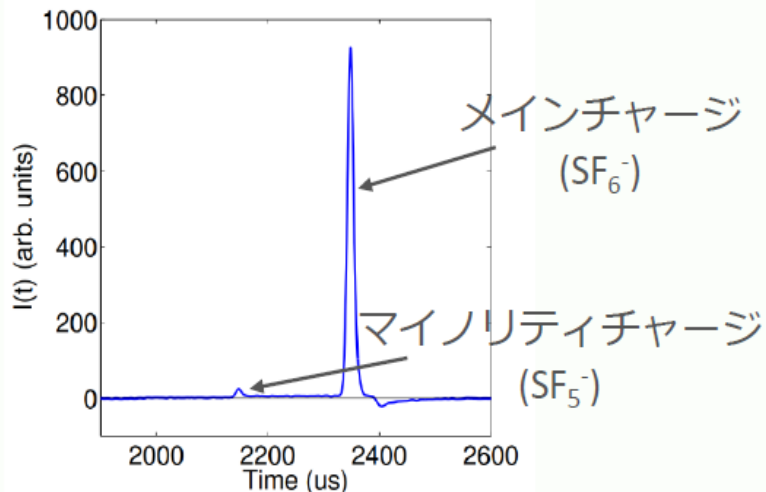
ASICの開発



エレクトロニクスの開発目標②(NI μ TPC)

NI μ TPCで検出する信号の特徴

- 陰イオンのドリフト速度(数 10^{-2} cm/ μ s)が電子(数 cm/ μ s)に比べて遅い
- メインチャージに対しマイノリティチャージのピークが数%



[N. Phan et al., Journal of Instrumentation 12, P02012 (2017).]

※詳細は神戸大学中村さん発表

エレクトロニクスの開発目標②

- 時定数大
- ワイドダイナミックレンジ
- 高集積
- 省消費電力
- 低ノイズ

ASICの開発

エレクトロニクスの性能目標

増幅率と時定数を変えられる性能を持つASICの開発を目標とした。

ゲイン大→High gain(HG), ゲイン小→Low gain(LG)
時定数短→Fast, 時定数長→Slow とする。

エレクトロニクス性能目標

parameter	High gain(HG)	Low gain(LG)
Peaking time	1 μ s(Fast), 4 μ s(Slow)	
Conversion gain	10 mV/fC	0.5 mV/fC
Dynamic range	± 80 fC	± 1600 fC
ENC	<2000	<62500

※検出器容量は300 pFを想定。Peaking time=時定数

開発の流れ

ASICチップ製造前のSimulationによる性能確認
特性評価用ボードの設計・製作
基礎特性試験

ASIC開発経緯

~2018年

広いダイナミックレンジを持ち、時定数の切替可能なASIC

LTARS2016_K01(MT回路、TK回路の二つ)を開発

- MT→一つの入力に対し、二つのゲインの違う出力をもつ
- TK→入力信号の大きさに応じてゲインが自動で切り替わる
→当時初の試み

要請値と要請達成項目

parameter	High gain(HG)	Low gain(LG)
Peaking time	1 μ s(Fast), 4 μ s(Slow) ○	
Conversion gain	10 mV/fC ○	0.5 mV/fC ○
Dynamic range	± 80 fC ○	± 1600 fC ○
ENC	<2000	<62500 ○

○ MT回路の達成項目

- ほぼ要請値達成

○ TK回路の達成項目

- 要請値未達成項目が多く、トランジスタの改良やレイアウトの見直しが必要

2018年~

今回、改良版として
LTARS2018_K06A(MT改良)
LTARS2018_K06B(TK改良)を開発



- A→神戸大 中村さん発表
- B→本発表

ASICの構成

LTARS2018 K06B

<アナログ部>

- CSA(電荷有感型前置増幅器) ... 電荷/電圧変換。
- Comp(コンパレータ) ... CSAの出力信号に応じて、ゲインの自動切り替えを行う
- PZC(ポールゼロキャンセル回路) ... アンプの長い時定数をキャンセル
- Shaper ... 電圧信号の増幅・波形整形。内部の帰還抵抗値の調整により、時定数の切り替えが可能

<デジタル部>

- ADC ... AD変換(8 bits)
- SER ... シリアライザでシリアル化
- TX(トランスミッター) ... 高速伝送・ノイズ対策のため差動信号方式(LVDS)で伝送

デジタル部までの実装は
今回初

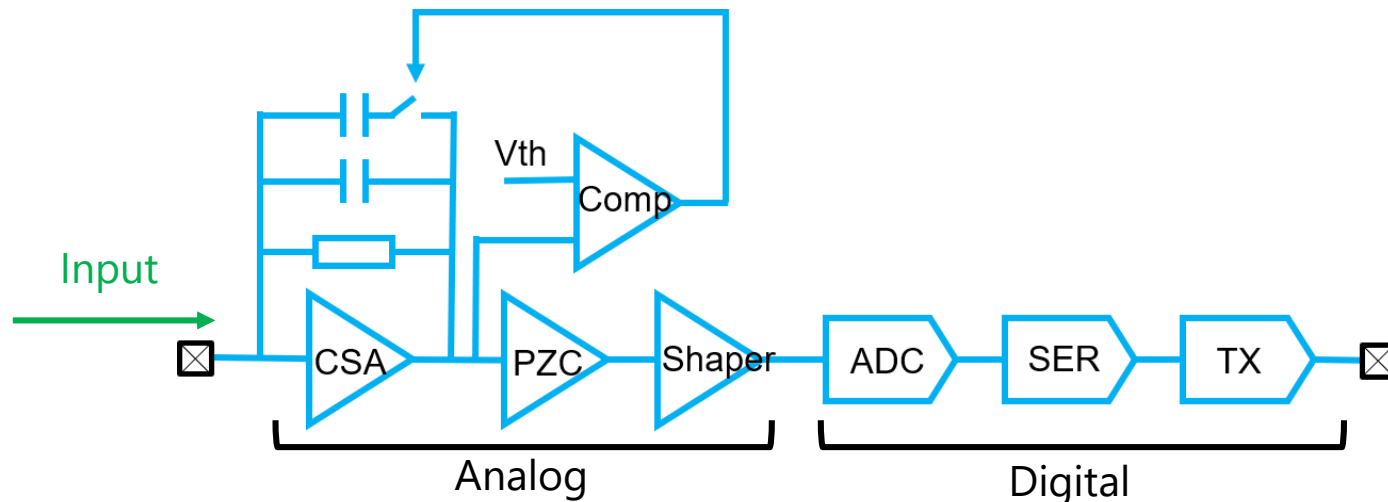
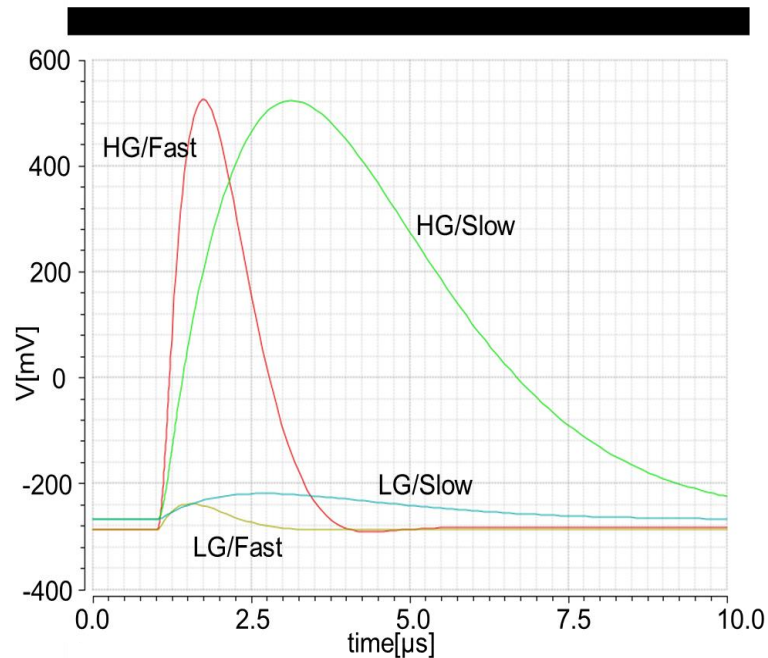
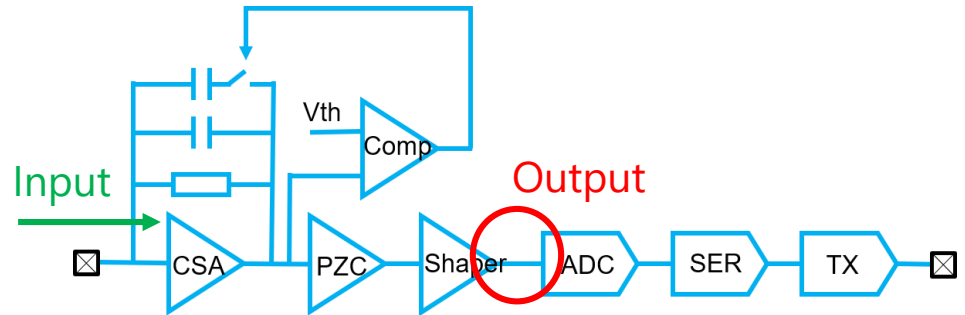


図 LTARS2018_K06B回路構成(1 ch)

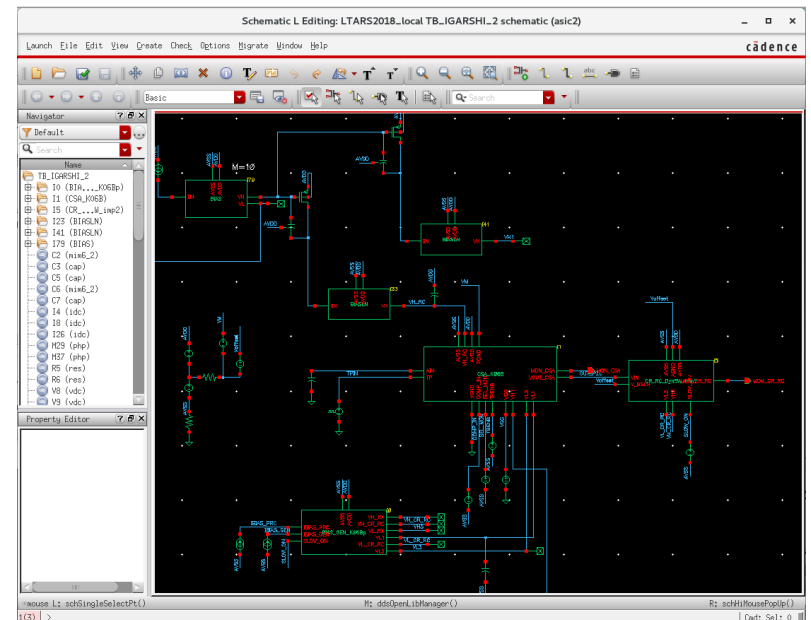
Simulationによる回路設計

- HG/LG, Fast/Slowを切り替えた時のアナログ部出力波形をモニター。
- ピーキングタイム、ダイナミックレンジ、コンバージョンゲイン、ノイズについて評価する。



入力電荷80 fCにおけるゲイン、時定数切替時の出力波形

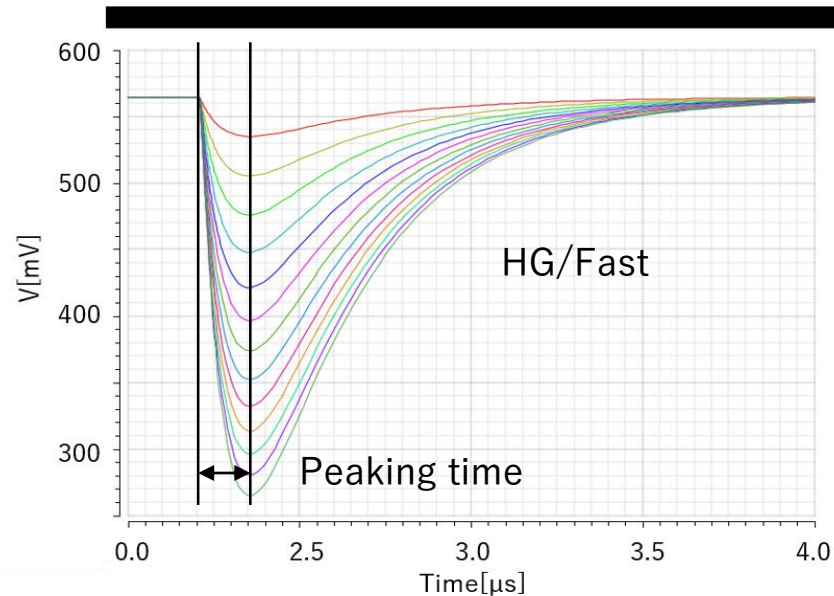
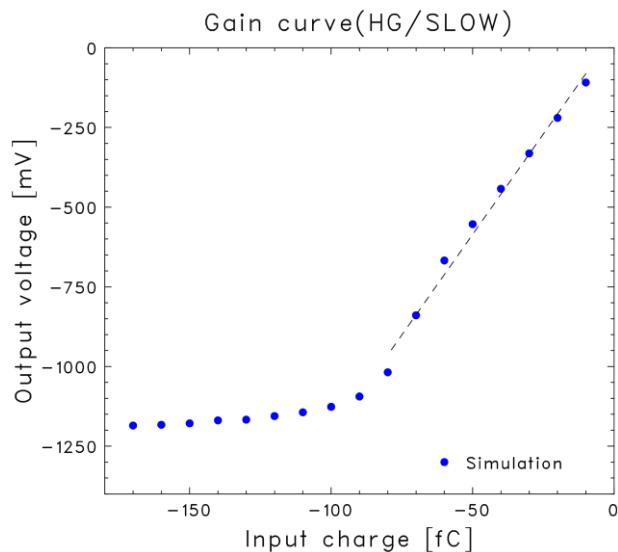
Cadence社のvirtuosoで回路シミュレーション



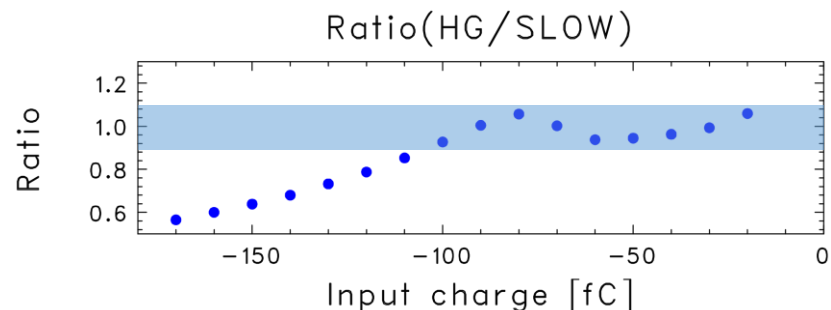
コンバージョンゲイン、ダイナミックレンジ評価方法

評価方法

- 波高値のプロットに対し直線フィット (HG→-10~-80 fC, LG→-100~-1200 fC)
- フィッティング線の傾きをコンバージョンゲインとする
- データ点とフィットによって得た直線の比(ratio)が10%以内をダイナミックレンジとする



入力電荷0~-130 fC(10 fC刻み)の出力波形(Sim)



Simulationによる性能評価まとめ

負入力電荷に対するASICの要請値とSimulation結果

	要請値				Simulation			
	HG		LG		HG		LG	
	Fast	Slow	Fast	Slow	Fast	Slow	Fast	Slow
Peaking time[μ s]	1	4	1	4	0.79	2.15	0.79	2.56
Conversion gain[mV/fC]	10		0.5		12.59	10.36	0.58	0.57
Dynamic range[fC]	-80		-1600		-100	-80	-2200	-1400
ENC[electron]	<2000		<62500		2553	2361	39156	38385

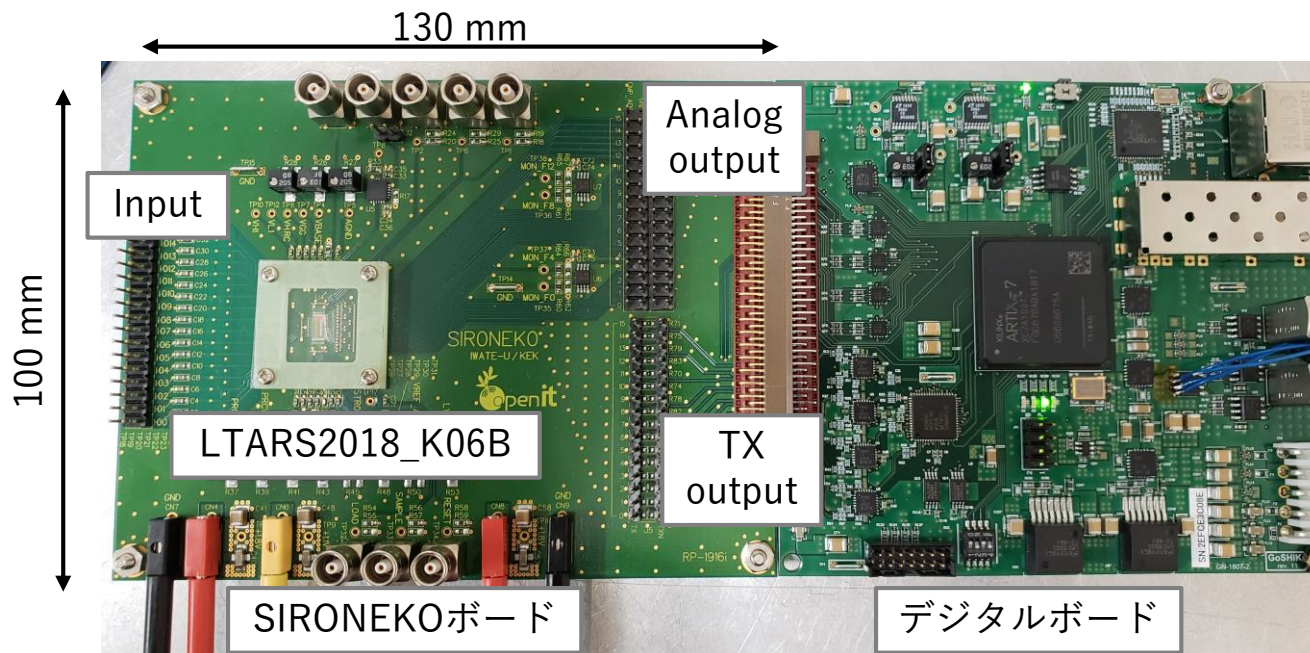
※Peaking time : 波形の立ち上がりから波形の最小値までの時間

- ピーキングタイム : 要請値よりも短い傾向が出ている→実験への影響は実際のASICでの測定結果を合わせて評価
- コンバージョンゲイン : HG/LGともに要請値を満たす
- ダイナミックレンジ : LG/Slow時のみ要請値を下回る→ASICのバイアス調整により、達成可能であることを確認済み
- ノイズ : HG時はノイズレベルが要請値をわずかに超える→時定数と同様

2019年8月チップ、評価用ボード完成→評価を進めている

ASIC特性評価用ボード

ASIC特性評価用ボード(SIRONEKOボード)を設計



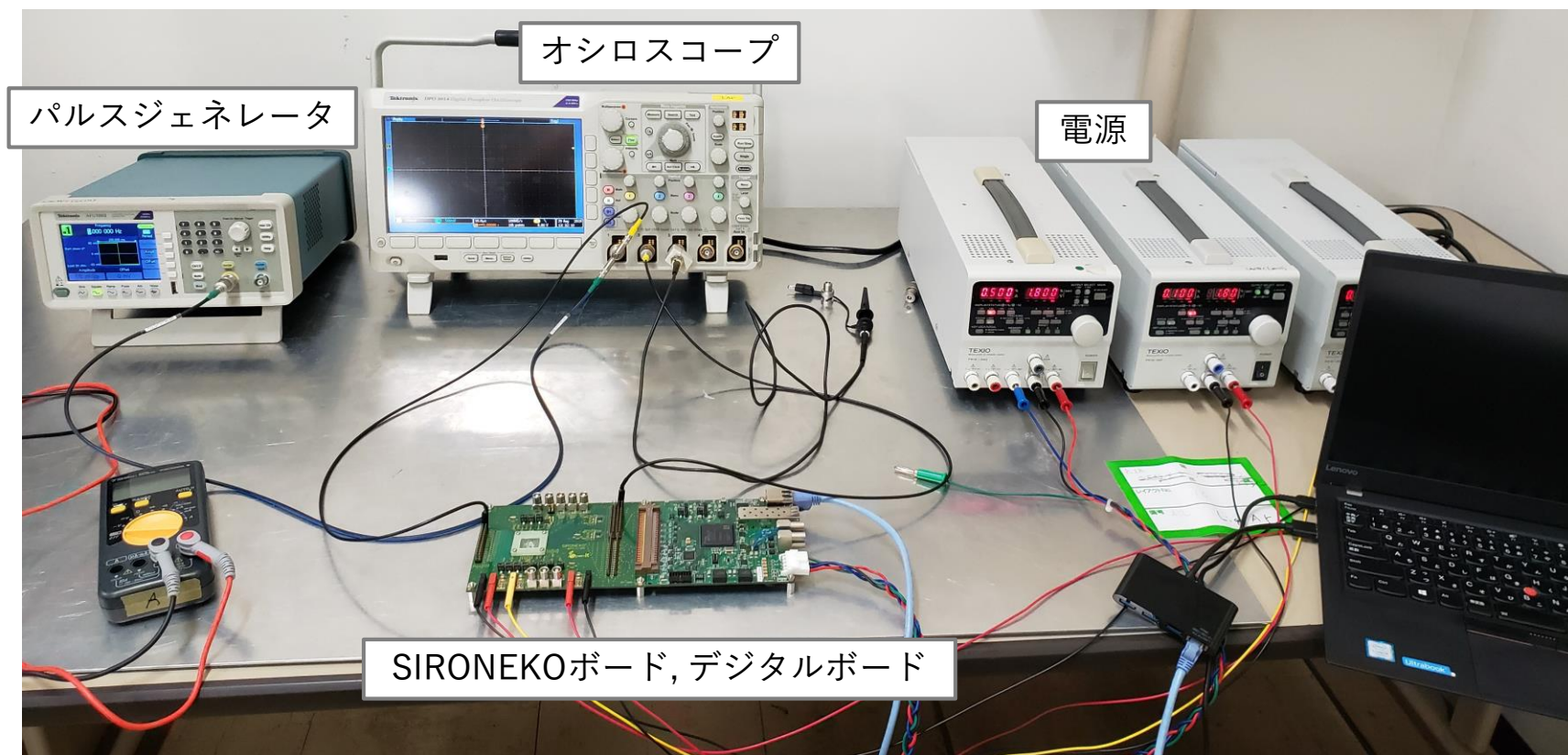
SIRONEKOボード

- チャンネル数16 ch
- 入力部に1 pFコンデンサ→1 fC/mVの電圧電荷変換
- デジタルボードでDACコントロールを行い、ASICのパラメータ(時定数、コンパレータの閾値電圧等)を変更できる

デジタルボード

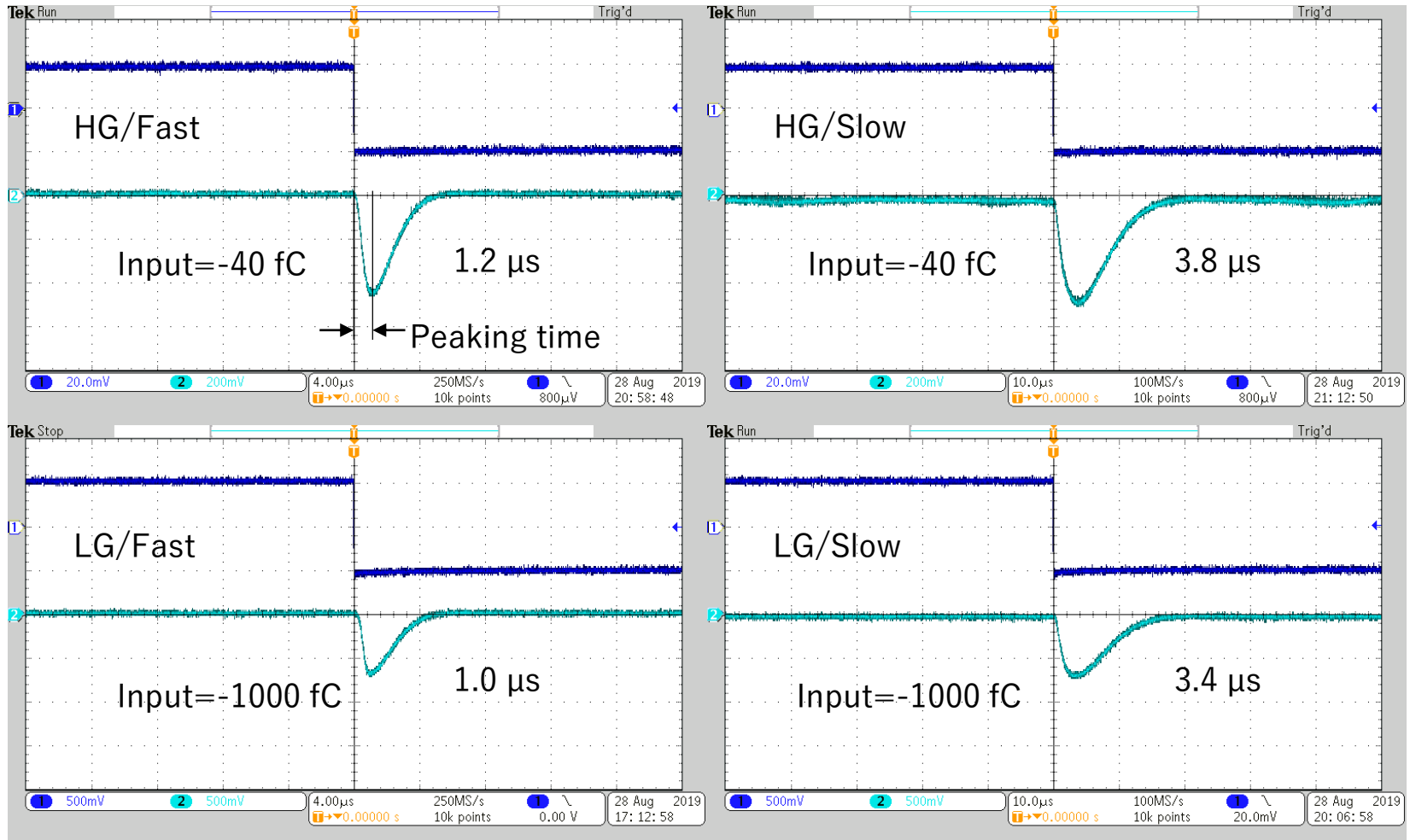
- 名称→GoSHIK
- FPGA + SiTCP
- 8 ch ADC
- 32 ch digital single end I/O
- 8 ch LVDS Current DAC
- 8 ch Voltage DAC

試験セットアップ



- パルスジェネレータよりパルス電圧を入力し、アナログ出力をオシロスコープでモニター
- 全16 chのうち1 ch分の入出力特性を調べた

Waveform



- HG/LG, Fast/Slowそれぞれの波形を取得

負入力電荷に対する要請値と特性評価試験結果

	要請値				Measurement			
	HG		LG		HG		LG	
	Fast	Slow	Fast	Slow	Fast	Slow	Fast	Slow
Peaking time[μ s]	1	4	1	4	1.2	3.8	1.0	3.4
Conversion gain[mV/fC]	10		0.5		-	11.2	0.72	0.67
Dynamic range[fC]	-80		-1600		-	-90	-1400	-1400

※ -はデータを取得できていない

- ダイナミックレンジ、コンバージョンゲイン：要請値を下回る項目があるが、バイアスの調整により達成可能であることを確認済み
- ピーキングタイム：おおよそ要請値に近い値。シミュレーション上のピーキングタイムは、Fast→1 μ s未満、Slow→2~2.5 μ s程度であり、シミュレーションとは2倍程の違いがある。

Peaking timeの測定とシミュレーションの違いについての考察

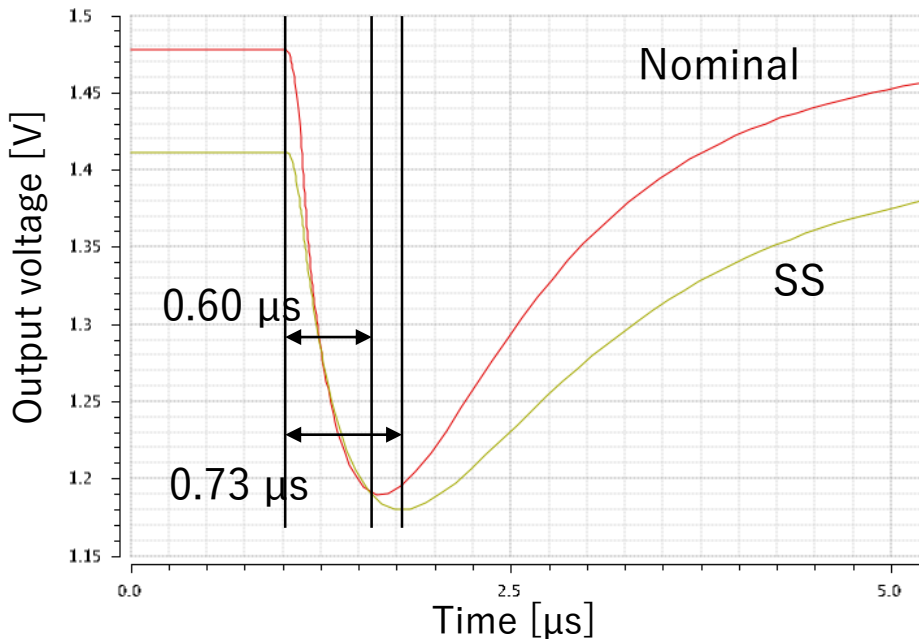
Peaking timeの差の原因

- トランジスタの性能にはばらつきがあるため、ASICに組み込まれているトランジスタの性能が悪い可能性を考えた



コーナー解析を用いて、シミュレーション上でトランジスタの性能がNominalの場合と、最悪の場合(SS)を比較した。

※SSとは、Slow-Slowの略。nチャンネル・pチャンネルトランジスタともに、最長のゲート長、最大の閾値電圧をもつモデル。



LG/FastにおけるNominal, SSの出力波形(入力-800 fC)

- NominalとSSでは、20 %程度の違いが出た。
- LG/Fastの測定値は1.6 μsであり、SSでも1.5倍程度の差がある。
- シミュレーション上で、トランジスタの性能違いによるピーキングタイムの違いはほとんど見られない

今後、さらに検討していく

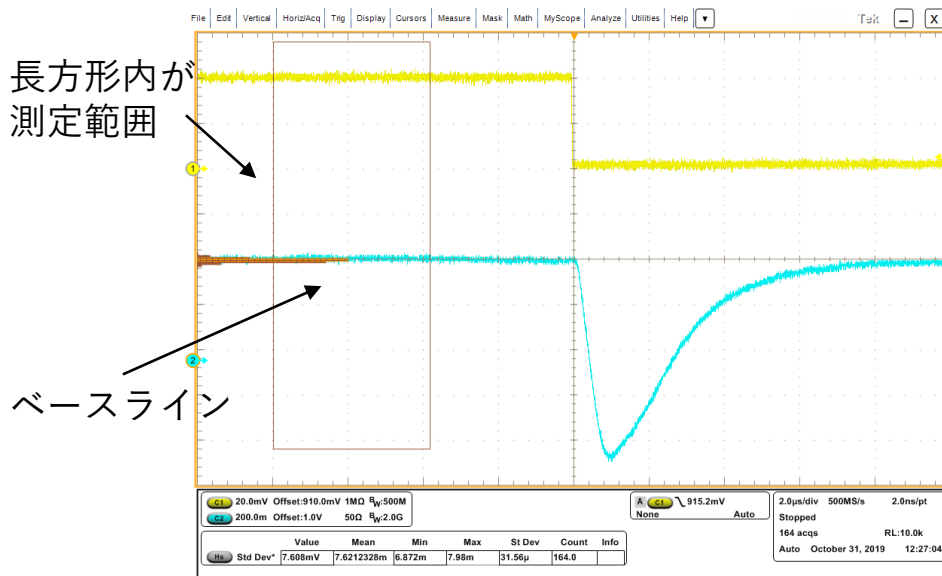
検出器容量に対するノイズ、ゲイン特性評価

測定方法

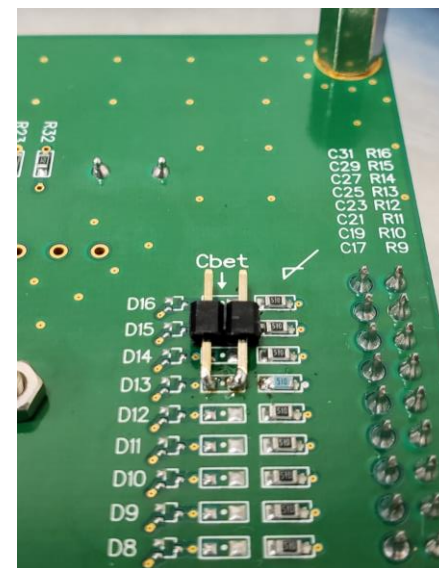
- ベースラインの電圧のRMS[mV]を、オシロスコープのヒストグラム機能で測定
- ノイズ量 $\rightarrow ENC[electron] = \frac{RMS[mV]}{Conversion\ gain[mV/fC] \times 1.6 \times 10^{-4}}$
- Cdet=0, 30, 120, 180, 300 pF
- Input=-10, -40, -80 fC(HG)、-400, -800, -1200 fC(LG)
- 全16チャンネルのうち1 chのみ測定



容量アレイ



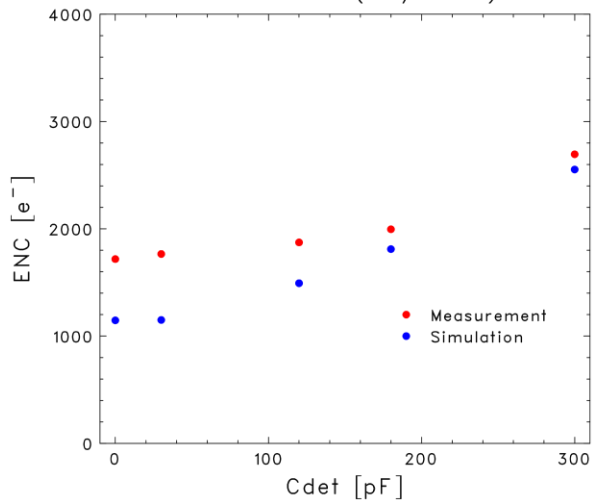
入力電荷-80 fCにおける出力波形(Cdet=300 pF)



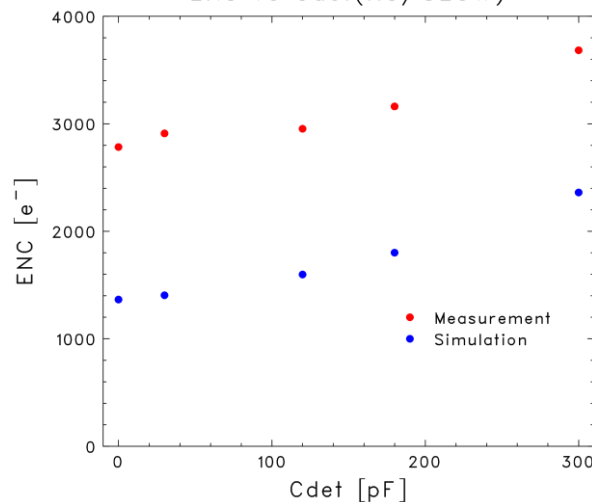
Cdet接続部分

検出器容量に対するノイズ特性

ENC vs Cdet(HG/FAST)



ENC vs Cdet(HG/SLOW)

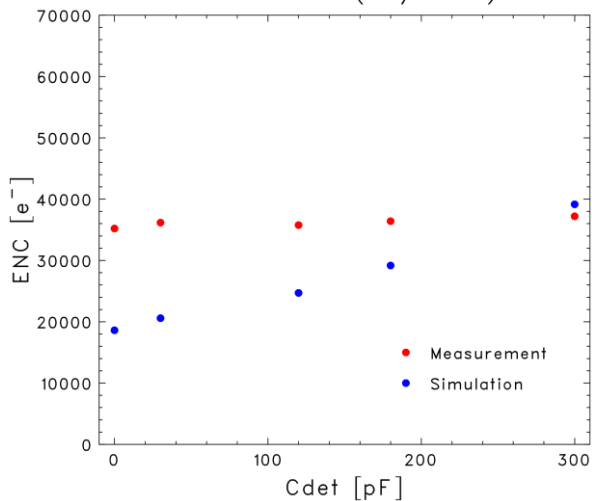


青色のプロットはASIC設計時のバイアス条件におけるシミュレーション結果

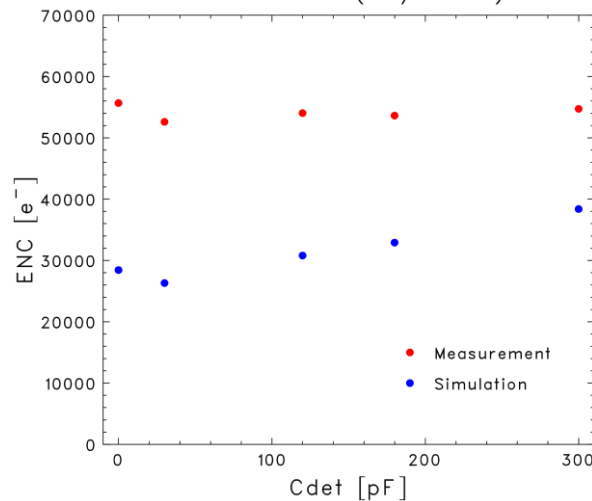
要請値

HG時→ENC<2000[electron]
LG時→ENC<62500[electron]

ENC vs Cdet(LG/FAST)

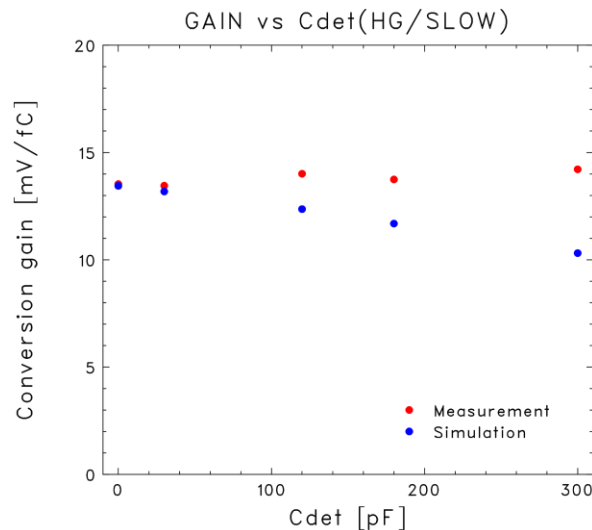
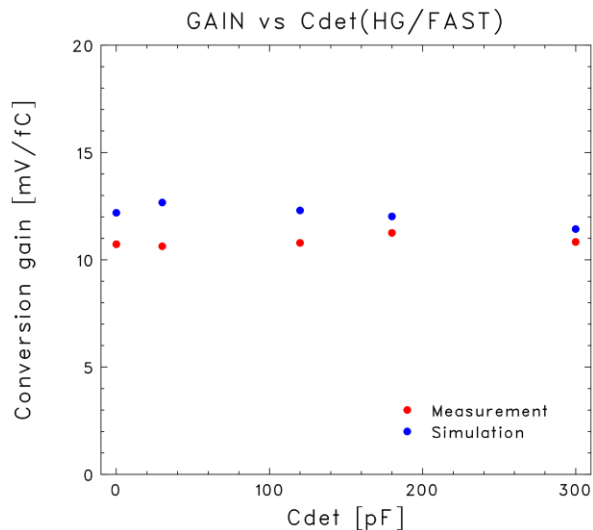


ENC vs Cdet(LG/SLOW)



- HG/Fastは、測定とSimulationの傾向が非常に近い
- LG/Slowは、測定とSimulationで挙動が異なる
- HG/LGともに、SlowにするとENCが上昇する

検出器容量に対するゲインの傾向

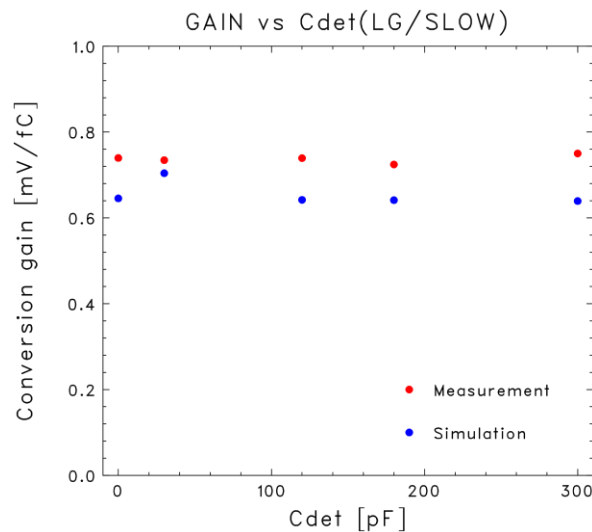
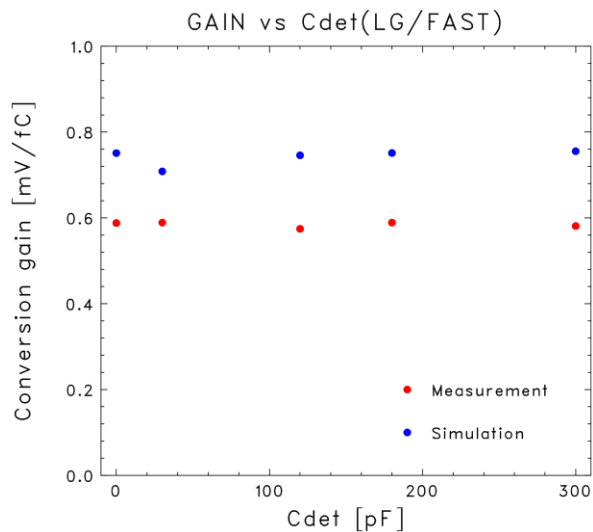


青色のプロットはASIC設計時のバイアス条件におけるシミュレーション結果

要請値

HG時→Gain=10[mV/fC]

LG時→Gain=0.5[mV/fC]

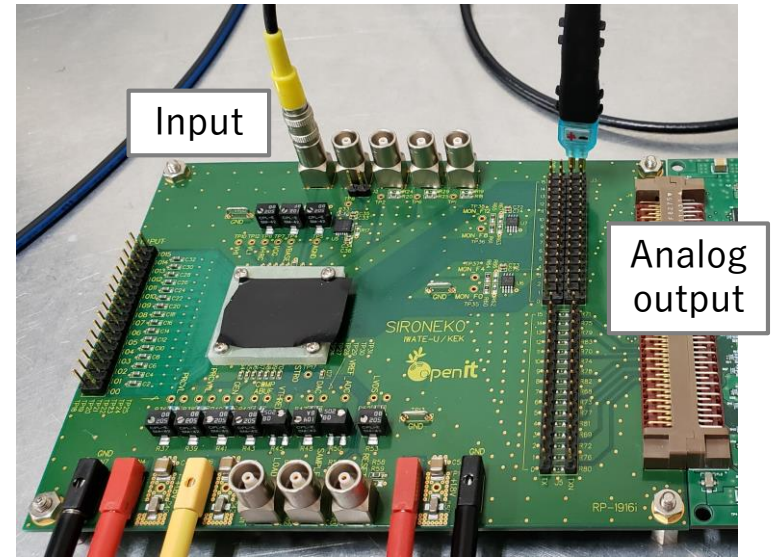


- 測定結果は、どの条件でも、Cdetに対するゲインの変化はほとんど見られない
- 測定結果について、Fastに比べ、Slowのとき、ゲインが大きい

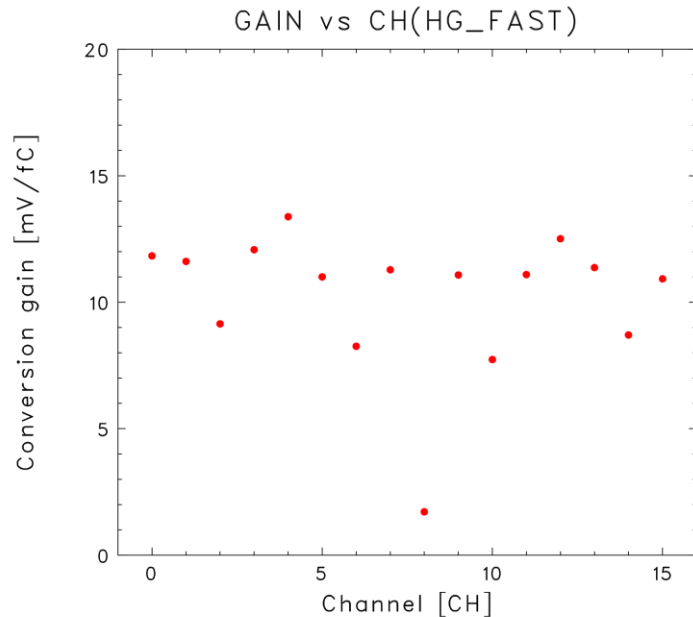
チャンネル間のゲインのばらつきの調査

測定方法

- パルスジェネレータより、LEMO端子から入力(全チャンネルに平行に信号が入る)
- HG時-40 fC、LG時-400 fCを入力しオシロスコープで測定
- ゲイン=出力電圧[mV]/入力電荷 [fC]で算出
- Cdet=0 pF



測定環境



HG/Fastにおける、CH毎のゲイン

- CH2, 6, 10, 12のゲインが低い→ASIC内の構造上の問題の可能性を考え、調査したが原因は見つからなかった
- CH4, 12ゲインが大きい→CH0, 4, 8, 12にはアナログ出力にバッファを入れている
- CH8は信号が見れなかった→後の試験では信号を取得できたので、デッドチャンネルではない。再度試験予定
- ゲインの大小の傾向が周期的に見える→検討中

※他の条件(HG/LG, Fast/Slow)でも同様の傾向が見られた

LTARS2018_K06Bアナログ部特性評価まとめ (1 ch分)

負入力電荷に対するASICの要請値と測定結果

	要請値				Measurement			
	HG		LG		HG		LG	
	Fast	Slow	Fast	Slow	Fast	Slow	Fast	Slow
Peaking time[μ s]	1	4	1	4	1.2	3.8	1.0	3.4
Conversion gain[mV/fC]	10		0.5		-	11.2	0.72	0.67
Dynamic range[fC]	-80		-1600		-	-90	-1400	-1400
ENC[electron] (Cdet=300[pF])	<2000		<62500		2695	3684	36409	54729

- ピーキングタイム：要請値に近い値を示す。シミュレーションとは2倍程の違い。
- コンバージョンゲイン：要請値を達成している。
- ダイナミックレンジ：バイアスの調整により十分要請値を達成可能。
- ENC：LGは要請値を達成している。HG/Fastに関しては、要請値は達成していないものの、シミュレーションとかなり近い挙動を示した。Slowの条件におけるノイズレベルについては今後さらに検討していく。

まとめ、今後の展望

LArTPC, NI μ TPC実用化に向けた信号読み出しエレクトロニクスの開発

ASICの開発設計
ASIC評価用ボード(SIRONEKOボード)の設計・製作
ASICのアナログ性能評価



性能評価の結果

ほとんどの項目において要請を満たす
Slowにおいてノイズが増えることが判明
CHによってゲインがばらつく

今後の展望

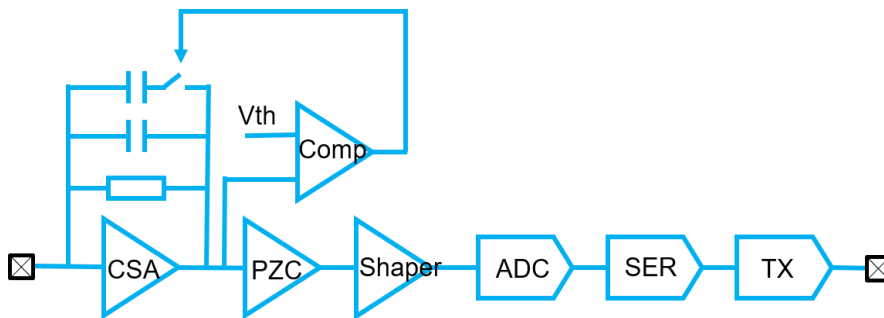
全チャンネルにおける特性評価
各試験におけるふるまいの理解
低温試験
デジタル部の評価

Back up

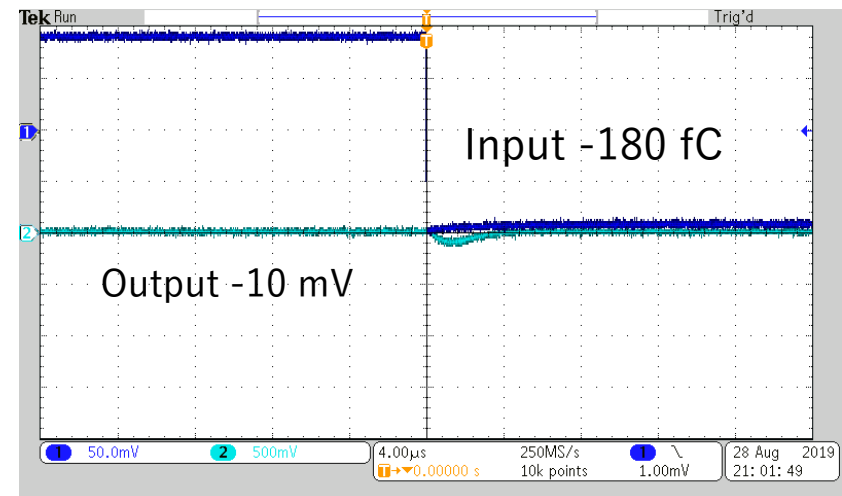
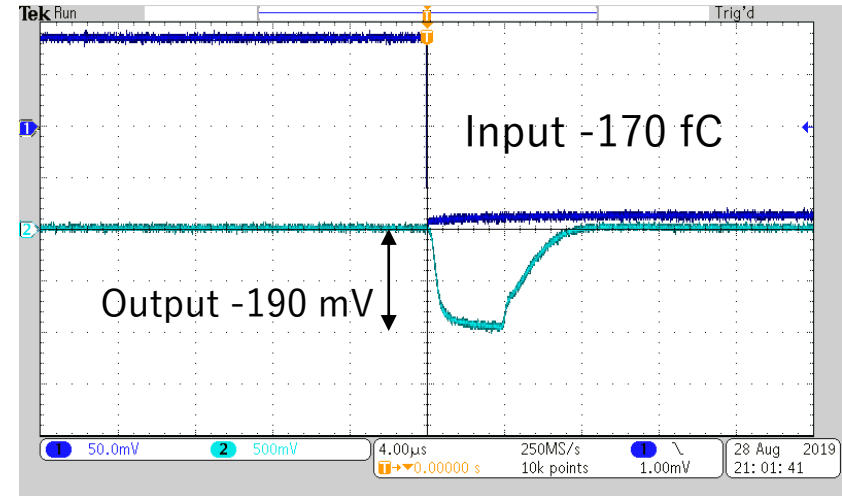
ゲイン自動切換え

ゲインの自動切換え動作原理

- CSAの出力電圧の絶対値とコンパレータの閾値電圧絶対値(V_{th})を比較
- CSA出力電圧絶対値 $< V_{th}$ \rightarrow High gain
- CSA出力電圧絶対値 $> V_{th}$ \rightarrow Low gain



- 入力電荷を170 fCから180 fCに変えた際にゲインが切り替わることを確認



ゲインが自動で切り替わる様子

開発中のASIC①

LTARS2018 K06A

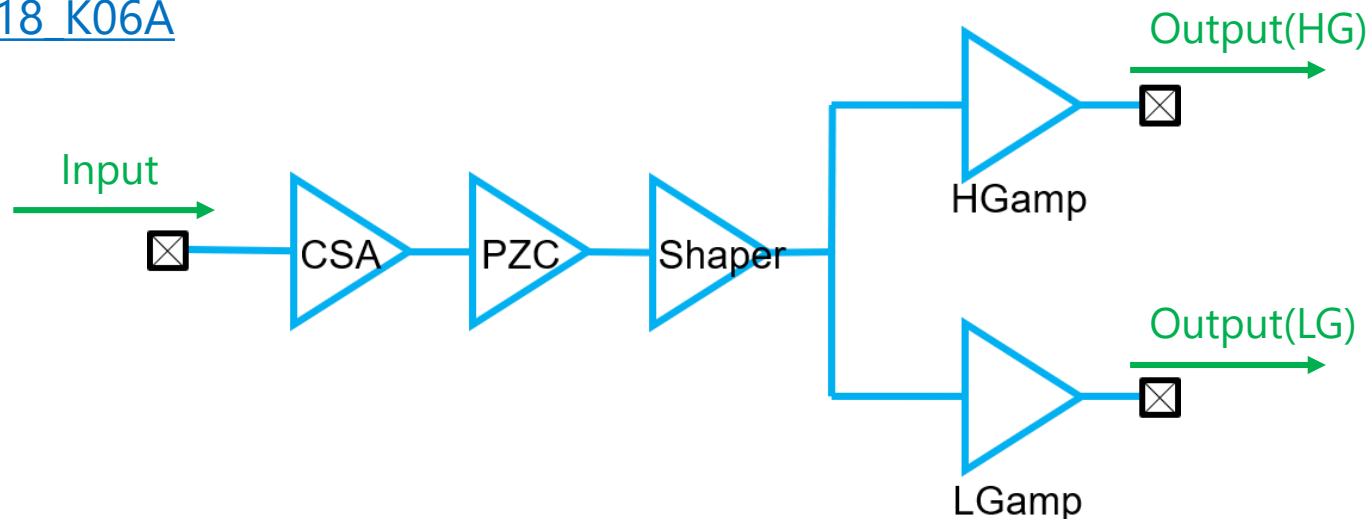
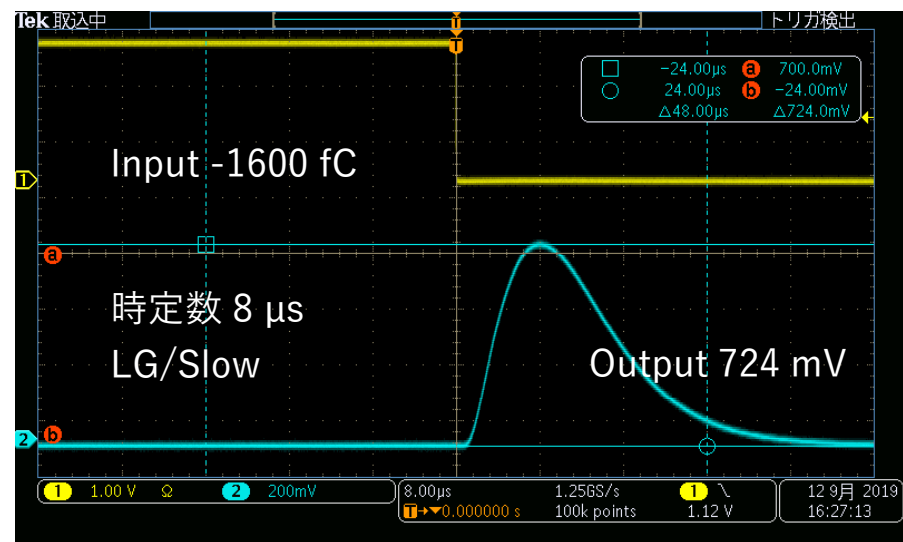
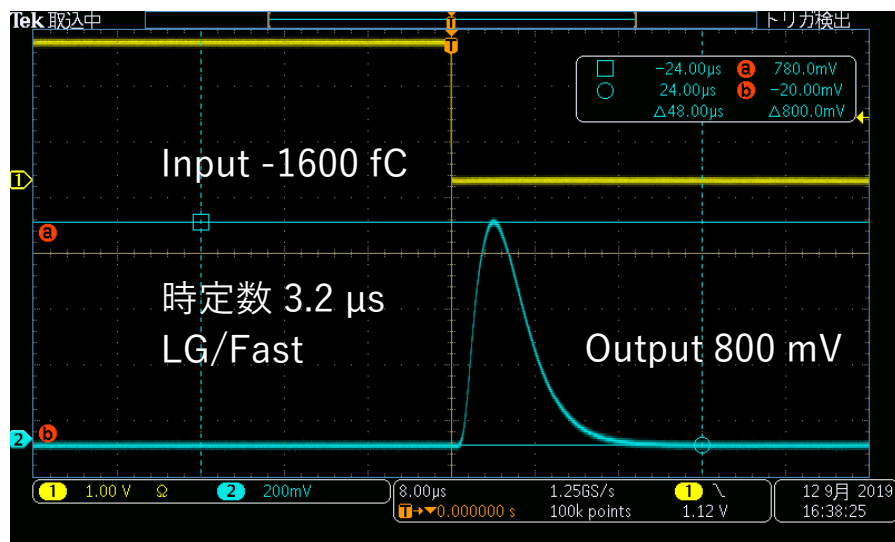
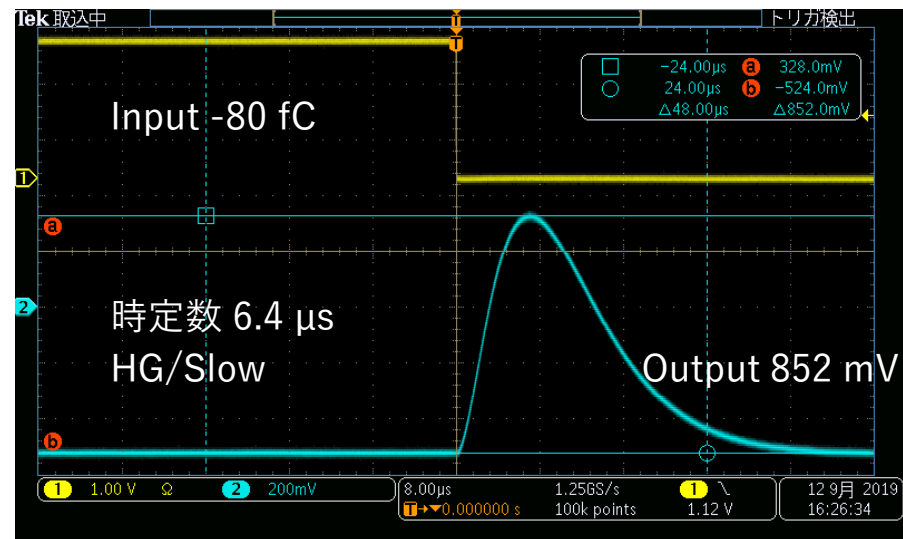
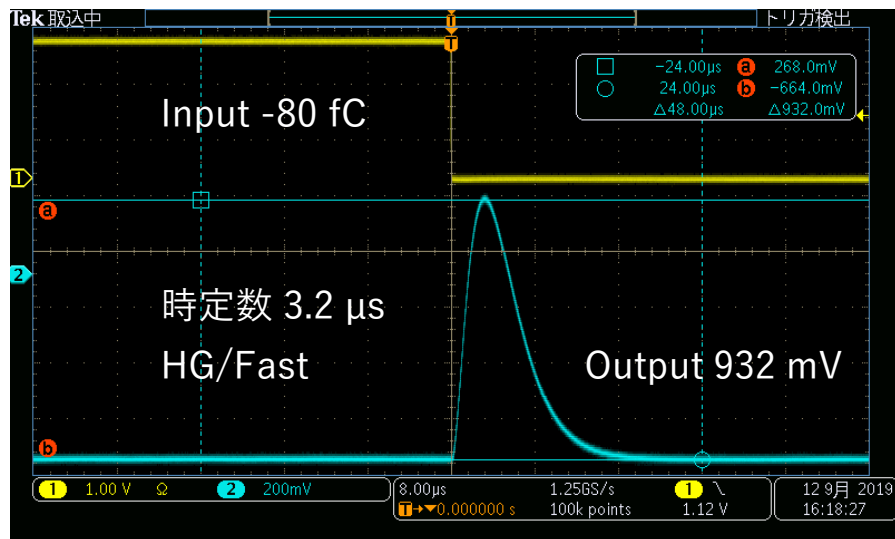


図 LTARS2018_K06A回路構成(1 ch)

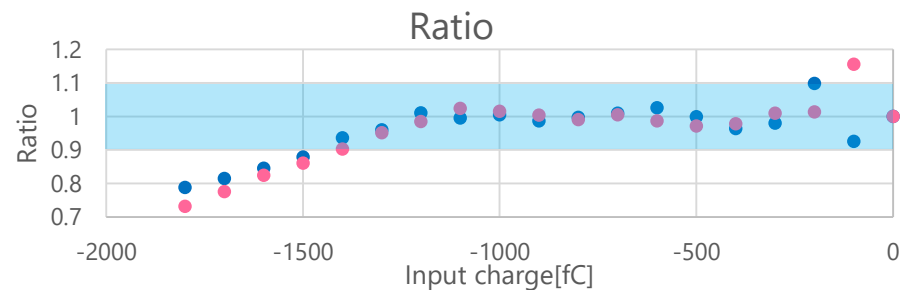
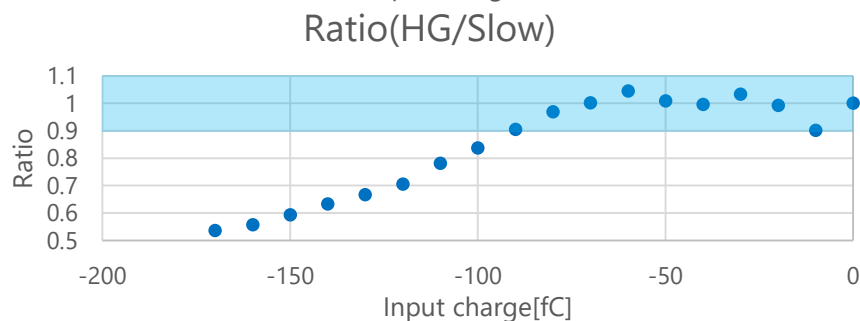
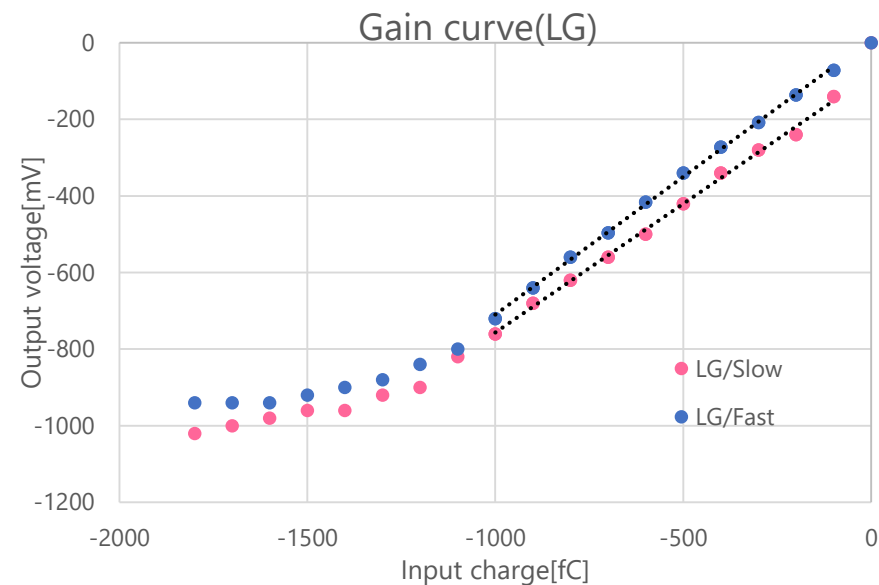
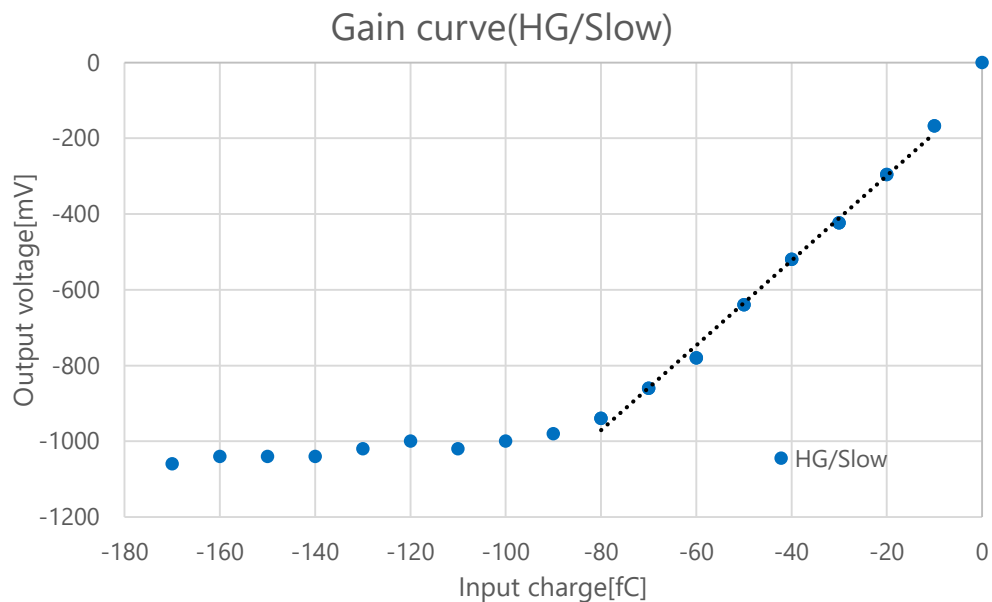
ASICの回路構成と特徴

- CSA ... 電荷/電圧変換。
- PZC(ポールゼロキャンセル回路) ... アンプの長い時定数をキャンセル
- Shaper ... 電圧信号の増幅・波形整形。内部の帰還抵抗値の調整により、**時定数の切り替えが可能**
- 一つの入力に対して、**二つの波形を同時に出力可能**

K06A出力波形



SIRONEKOボード入出力特性



入力電荷0~-180 fC(10 fC刻み)時のゲインカーブ

入力電荷0~-1800 fC(100 fC刻み)時のゲインカーブ

Conversion gain=11.2 [mV/fC]
Dynamic range=0~-90 [fC]

Conversion gain=0.72(LG/Fast), 0.67(LG/Slow) [mV/fC]
Dynamic range=0~-1400 [fC]

SIRONEKOボード特性評価

LTARS2018_K06Bの性能要請値と設計値

	要請値				設計値			
	HG		LG		HG		LG	
	Fast	Slow	Fast	Slow	Fast	Slow	Fast	Slow
コンバージョンゲイン[mV/fC]	10		0.5		12.59	10.36	0.58	0.57
ダイナミックレンジ[fC]	-80		-1600		-100	-80	-2200	-1400

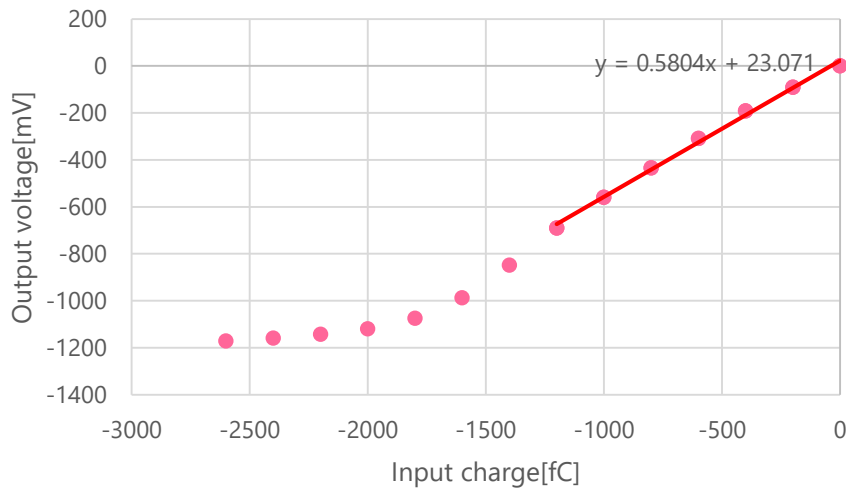
SIRONEKOボード特性評価

	測定値				測定と同条件下でのSim値			
	HG		LG		HG		LG	
	Fast	Slow	Fast	Slow	Fast	Slow	Fast	Slow
コンバージョンゲイン[mV/fC]	ND	11.2	0.72	0.67	ND	6.92	0.63	0.60
ダイナミックレンジ[fC]	ND	-90	-1400	-1400	ND	-170	-1200	-1300

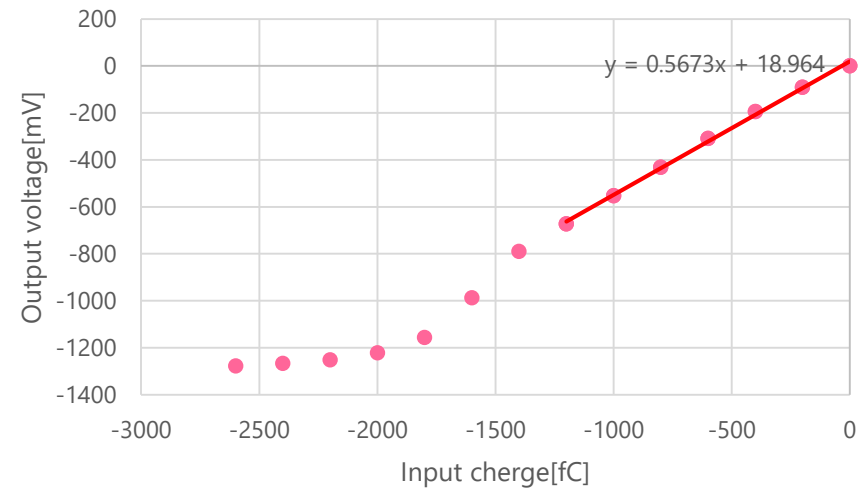
- コンバージョンゲインについては、測定値が要請値を満たしている
- ダイナミックレンジは、要請値を満たさない項目がある。バイアス電圧等を調整を検討中
- HG時、Simulationと測定値の違いが大きい

レンジ、ゲイン(負極性, LG@Cdet=300 pF)

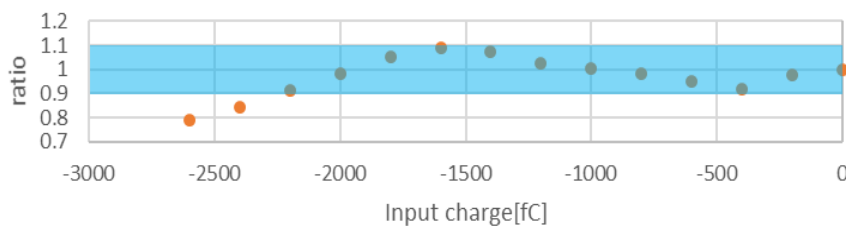
Gain curve(LG/Fast)



Gain curve(LG/Slow)

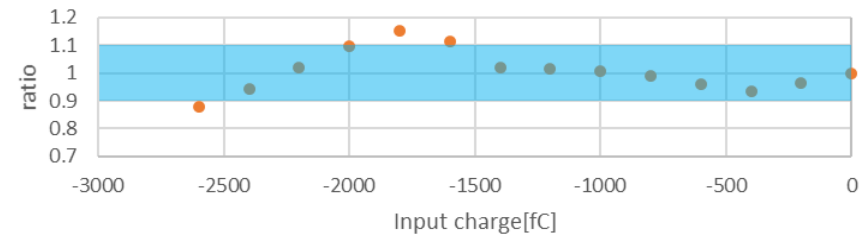


ratio(nLF)



- コンバージョンゲイン 0.58 mV/fC
- ダイナミックレンジ -2200~0 fC

ratio(nLS)

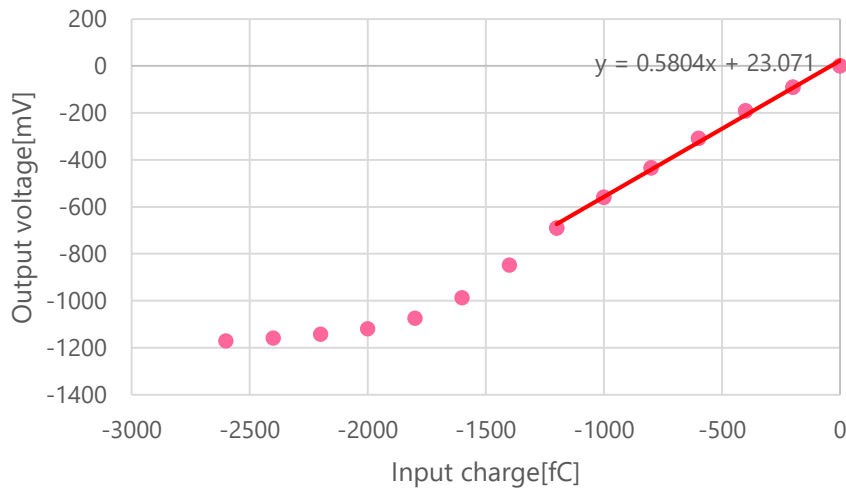


- コンバージョンゲイン 0.57 mV/fC
- ダイナミックレンジ -1400~0 fC

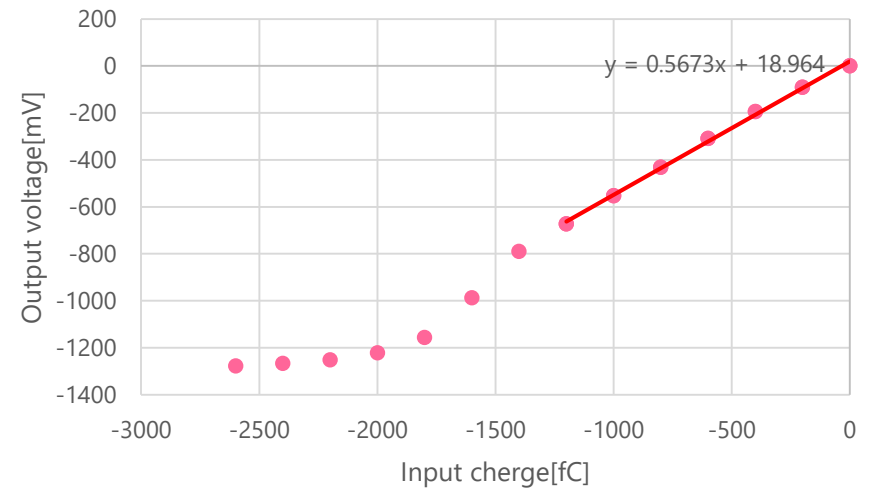
※目標は-1600 fC

レンジ、ゲイン(負極性, LG@Cdet=300 pF)

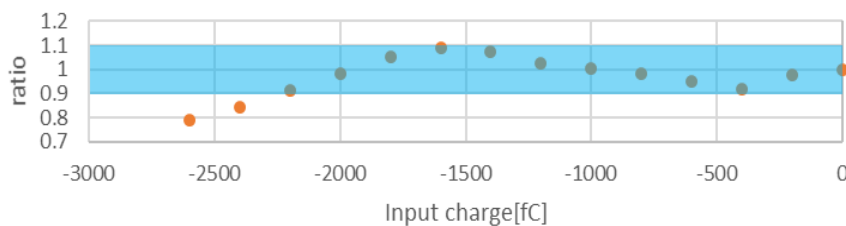
Gain curve(LG/Fast)



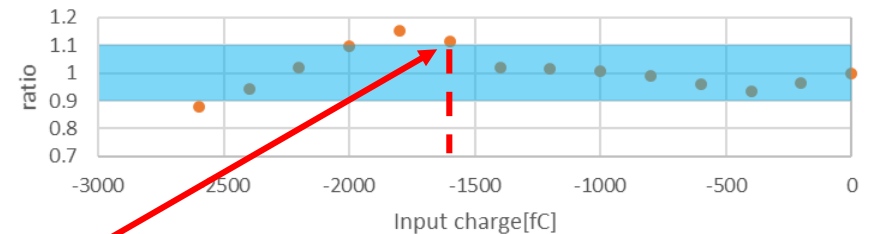
Gain curve(LG/Slow)



ratio(nLF)



ratio(nLS)

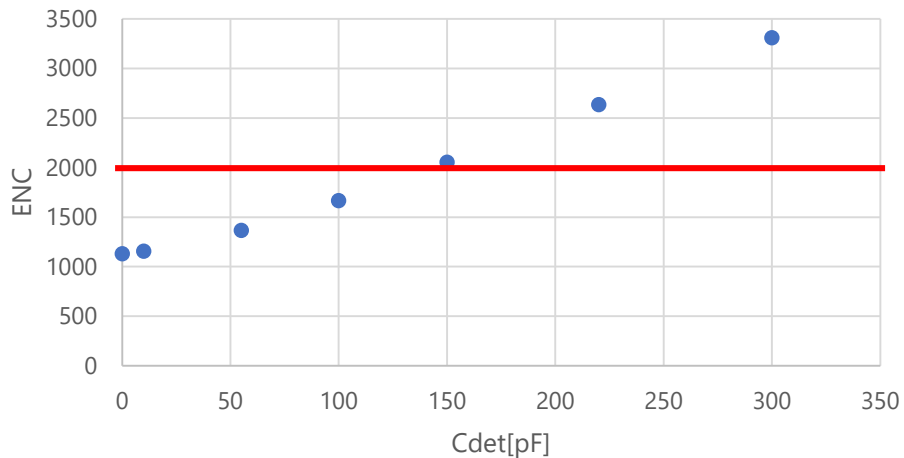


わずかに、ratio=1.1を超えている。これは、オフセットの電圧等のパラメータを調整することで、要請範囲内に収められる。(実際にオフセットを変更したシミュレーションも行ったが、今回は割愛)また、フィッティングに使うプロットの選択によっても変化すると考えられる。

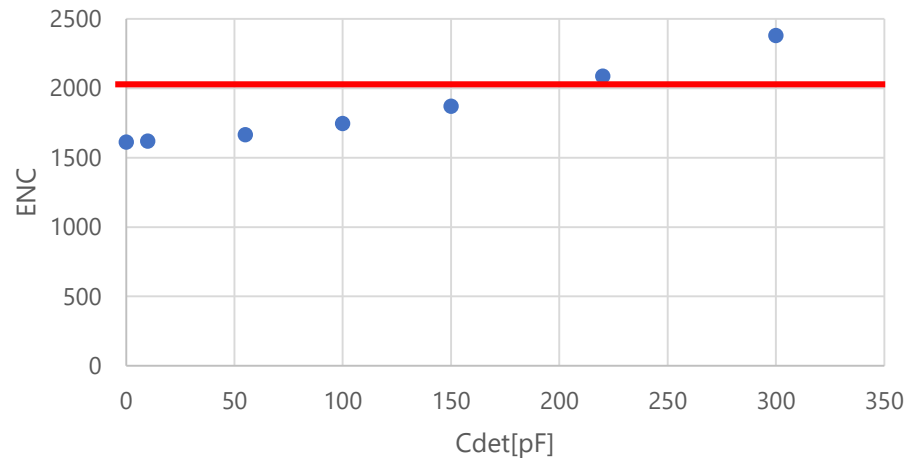
ノイズ特性(+)

- 赤線、赤字はENC要請値
- HG時は、Cdet増加に従いノイズ量は要請値を超えてくる
- LG時は、ノイズ量は要請値以下に抑えられている

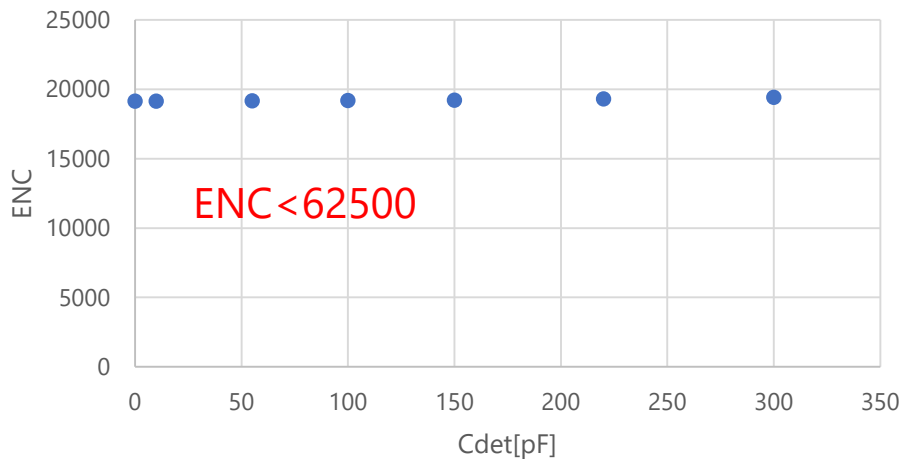
Noise@ + HG/Fast



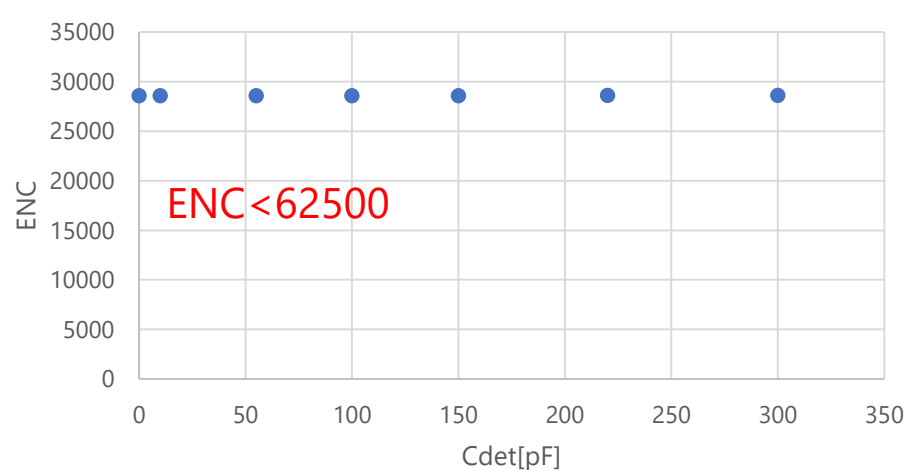
Noise@ + HG/Slow



Noise@ + LG/Fast



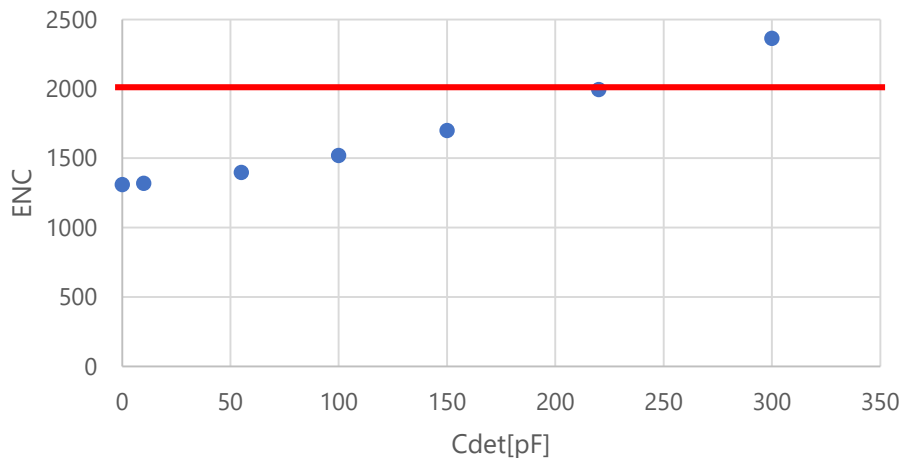
Noise@ + LG/Slow



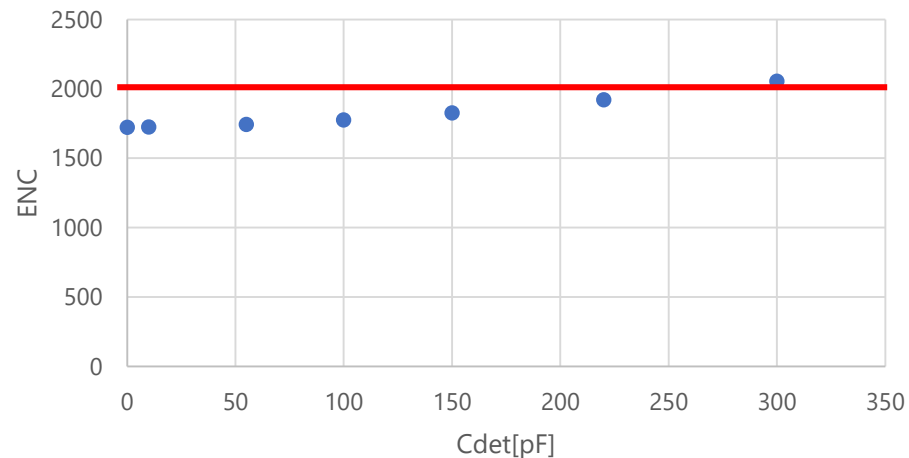
ノイズ特性(一)

- 赤線、赤字はENC要請値
- HG時は、Cdet増加に従いノイズ量は要請値を超えてくる
- LG時は、ノイズ量は要請値以下に抑えられている

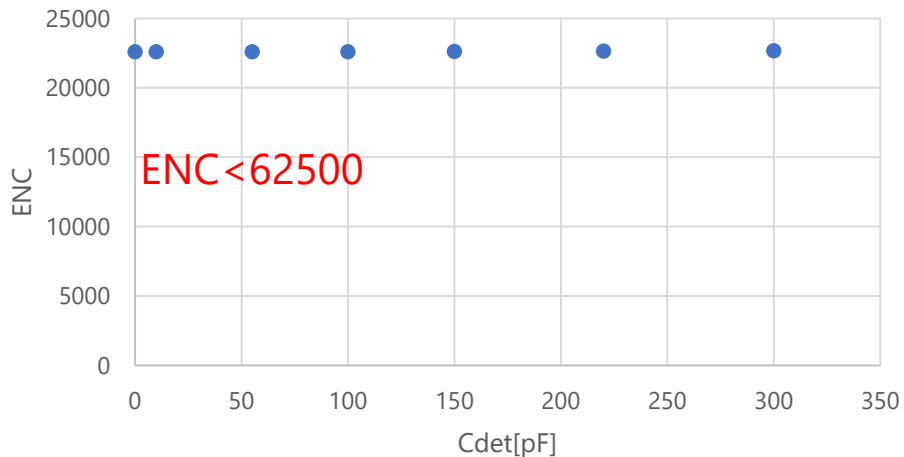
Noise@ – HG/Fast



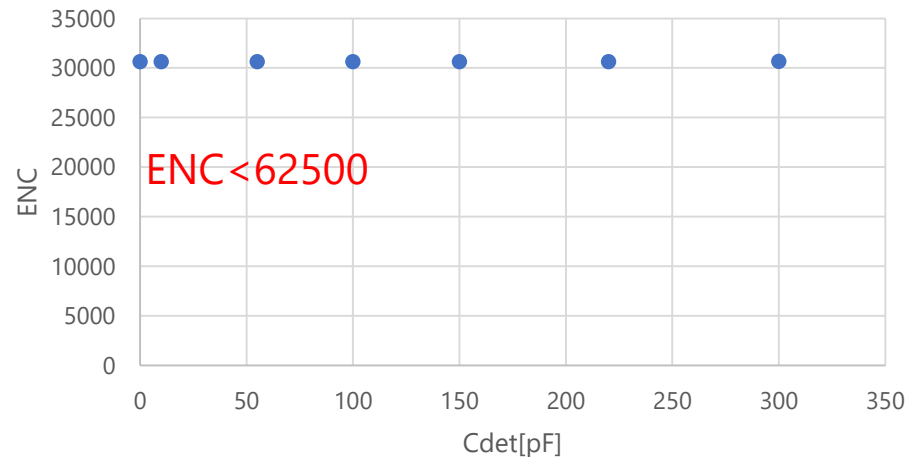
Noise@ – HG/Slow



Noise@ – LG/Fast



Noise@ – LG/Slow



1 chあたりで得る最小電荷信号量概算

- MIPを仮定
 - 電離電子9000 e⁻(=1.5 fC/mm)発生
 - イオンと再結合により2/3の6000 e⁻(=1.0 fC/mm)
 - LAr不純物濃度100 ppt(電子寿命3 ms)を仮定して、1/10に減衰→0.1 fC/mm
- ※コンサバな値。エレキに対しては厳しい要求。
- GEMによる増幅(20倍を仮定)→2 fC/mm
- 信号読み出しパッドピッチが3 mm/ch→2 fC/mm × 3 mm/ch=6 fC/ch
- X,Y方向に二分され、1ch あたりに得られる電荷信号量は、3 fC/ch

SNについて

DUNE 10kton液体アルゴン検出器での信号読み出しを仮定した時...

信号減衰、GEMによる増幅を考慮すると、

- 1 chあたり3 fC (=18750electron)の電荷量がエレクトロニクスに入る

※LAr不純物濃度100 ppt(自由電子寿命3 ms)、GEM増幅率20倍を仮定。

表 LTARS2018_K06BのSN一覧(HG時)

	+ HG/Fast	-HG/Fast
ENC	3310	2364
S/N	5.7	7.9

※液体アルゴンTPCを仮定しているため、Slowの検討は除いた

S/N=10達成のためにはさらなる検討が必要

ASIC性能まとめ

要請値とシミュレーション値(正極性@Cdet=300 pF)

	要請値		Sim(K06A)		Sim(K06B)	
	HG	LG	HG	LG	HG	LG
時定数[μs]	1(Fast)/ 4(Slow)	1(Fast)/ 4(Slow)	3.7/7.7	3.7/7.7	1.06/3.62	0.69/2.15
ノイズ(ENC)	<2000	<62500	2015/ 1635	5409/ 5557	3310/ 2380	19407/ 28614
コンバージョンゲイン [mV/fC]	10	0.5	9.45/8.9	0.5/0.47	9.92/9.57	0.61/0.59
ダイナミックレンジ[fC]	80	1600	80/80	2200/ 2200	100/100	1600/ 1400

<正極性>

- LG時には、K06A, Bともに、要請値をクリア。
- HG時は、ほとんどの条件において要請値を超えてしまう。

<負極性>

- 負極性も、ノイズについて同様

要請値とシミュレーション値(負極性@Cdet=300 pF)

	要請値		Sim(K06A)		Sim(K06B)	
	HG	LG	HG	LG	HG	LG
時定数[μs]	1(Fast)/ 4(Slow)	1(Fast)/ 4(Slow)	3.5/7.1	3.5/7.1	0.79/2.15	0.79/2.56
ノイズ(ENC)	<2000	<62500	2157/ 1865	4847/ 5217	2364/ 2055	22668/ 30650
コンバージョンゲイン [mV/fC]	10	0.5	10.07/ 9.56	0.57/0.51	12.59/ 10.36	0.58/0.57
ダイナミックレンジ[fC]	-80	-1600	-80/-80	-1800/ -1800	-100/ -80	-2200/ -1400

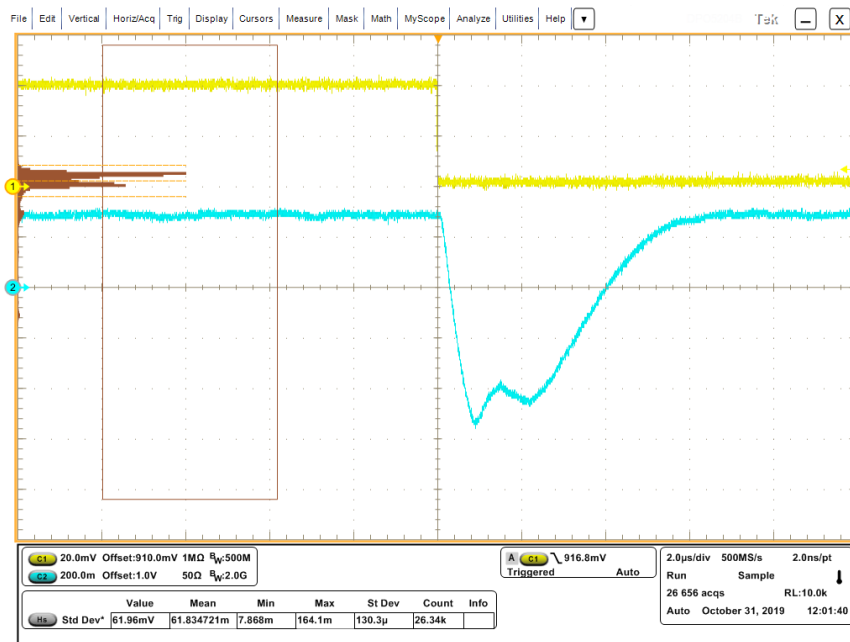
<ダイナミックレンジ>

- 要請値を満たさない場合は、シミュレーション時のパラメータを設定しなおすことで調整可能

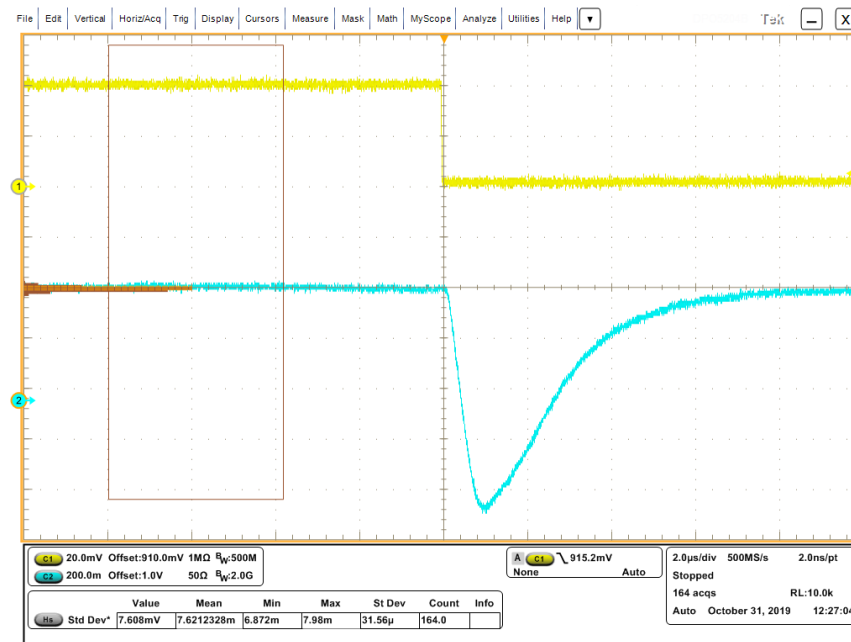
バイアス調整による出力波形の変化

Input=-80 fC

VBASELINE=1.25 V



VBASELINE=1.45V

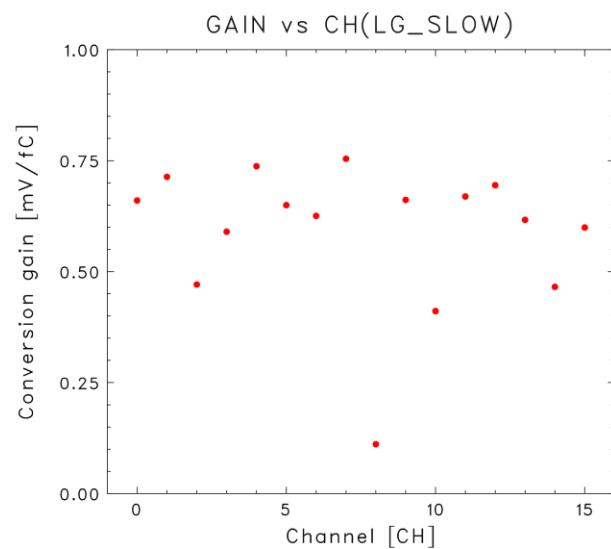
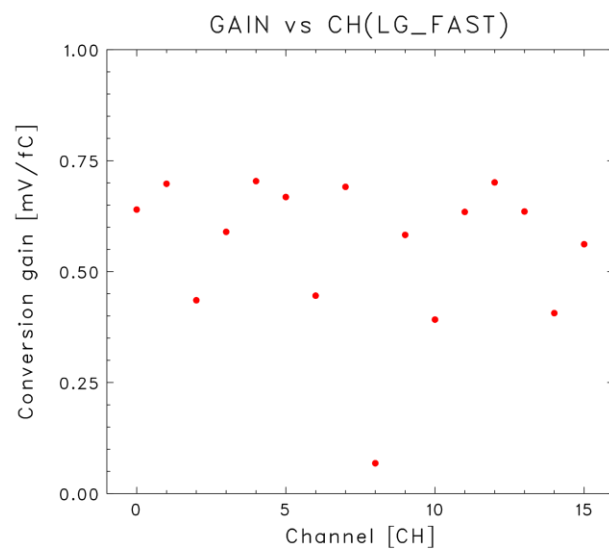
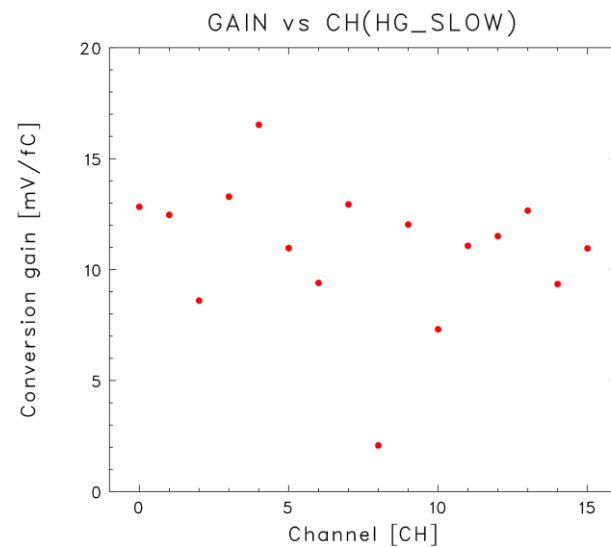
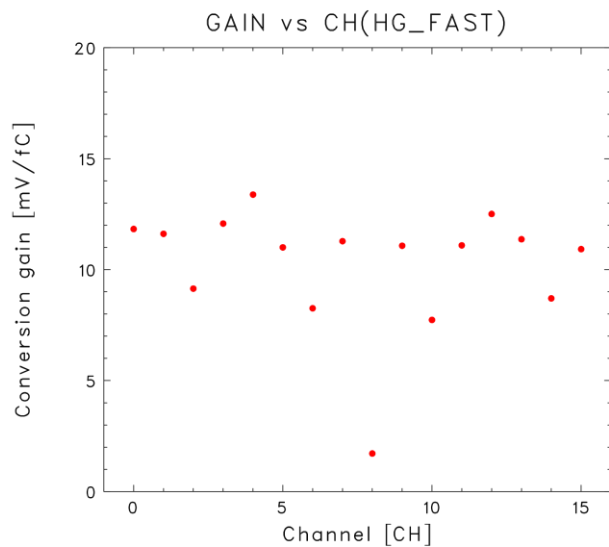


- VBASELINEは、出力電圧のオフセット電圧を変更できるパラメータ
- 同じ入力(-80 fC)に対し、左図は波形がつぶれているが、右図は綺麗な波形になっている



Conversion gainやDynamic rangeの調整が可能

チャンネル間のゲインのばらつきの調査

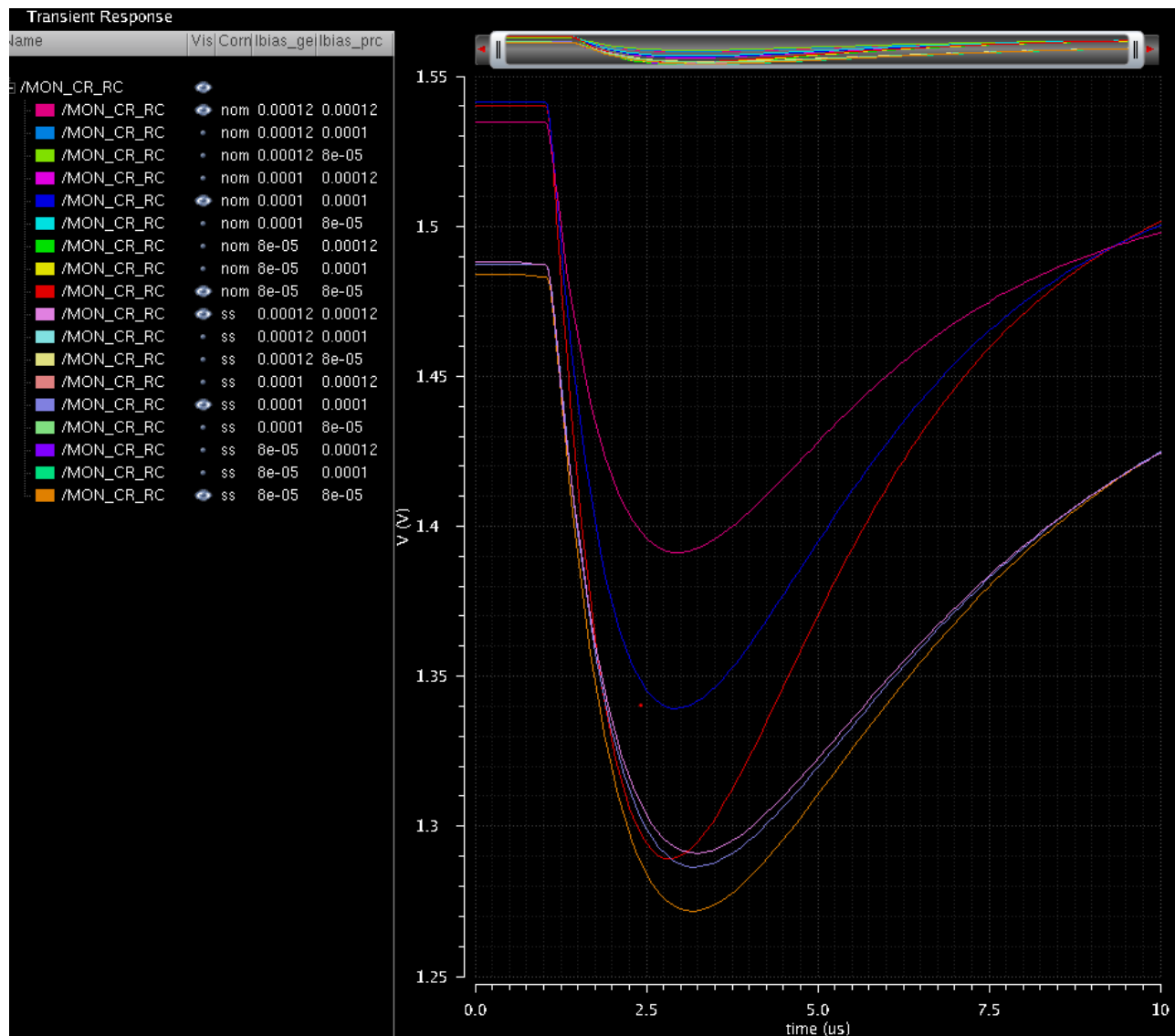


バイアス電流とコーナーパラメータによる 出力波形への影響

コーナーパラメータNominal, SSそれぞれにおけるIBIAS_GEN, IBIAS_PRCVL=120, 100, 80 μA の時の出力波形

Input=-40 fC
HG/SLOW

- バイアス電流を変えても時定数にはほとんど影響しない
- 時定数は、Nominal \rightarrow 1.85 μs 、SS \rightarrow 2.15 μs
- バイアス電流を下げるとゲインが大きくなる
- Nominalは、バイアス電流の変化に対するゲインの変化が顕著



AGNDとコーナーパラメータによる出力波形への影響

コーナーパラメータNominal, SSそれぞれにおけるAGND=0.3, 0.6, 0.9, 1.2, 1.5 Vの時の出力波形

Input=-40 fC
LG/FAST

- SSのほうがピーキングタイムは伸びるが、大きな差ではない
- SSはNominalに比べて、AGNDの変化による、ゲインの変化は大きい

