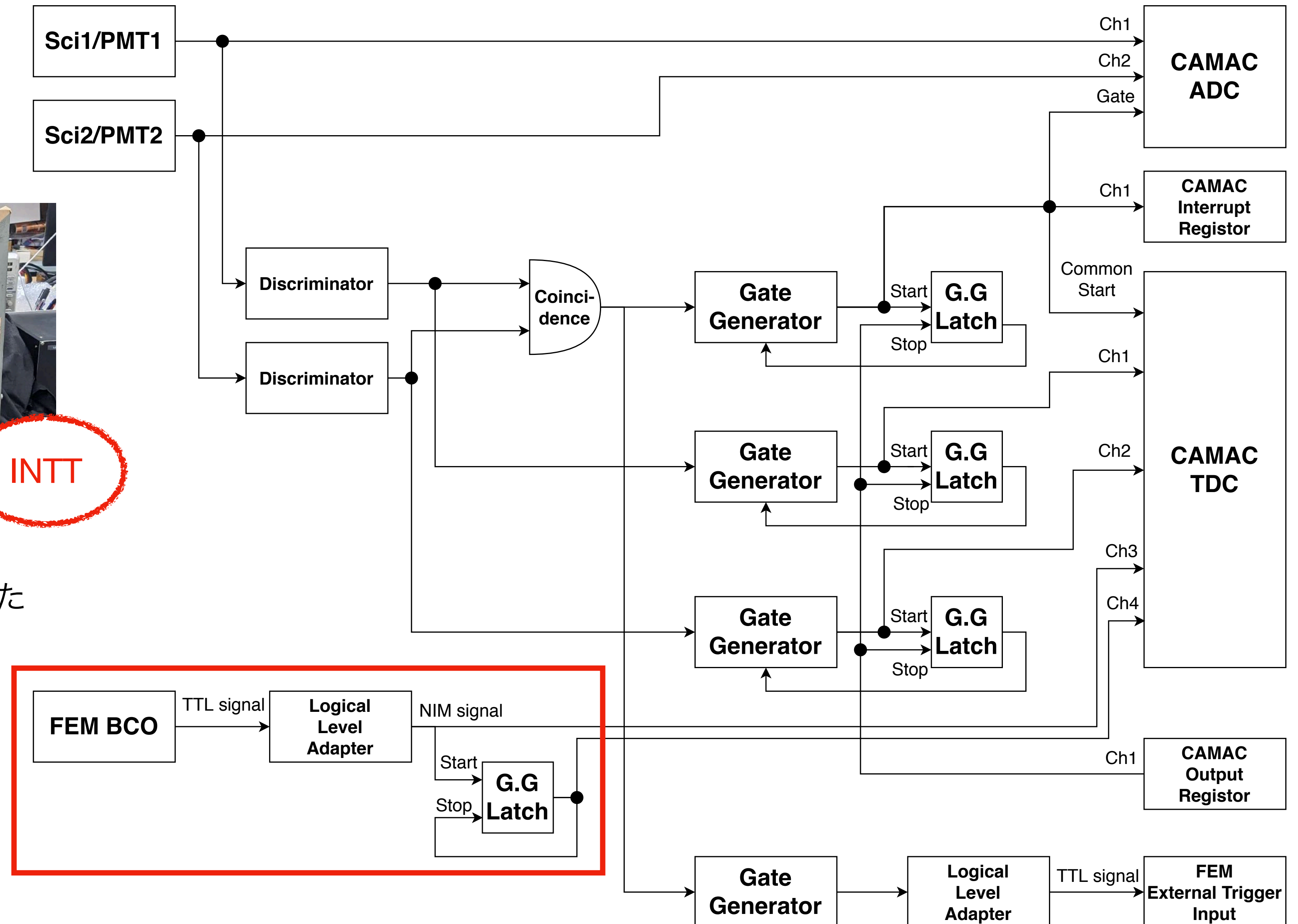
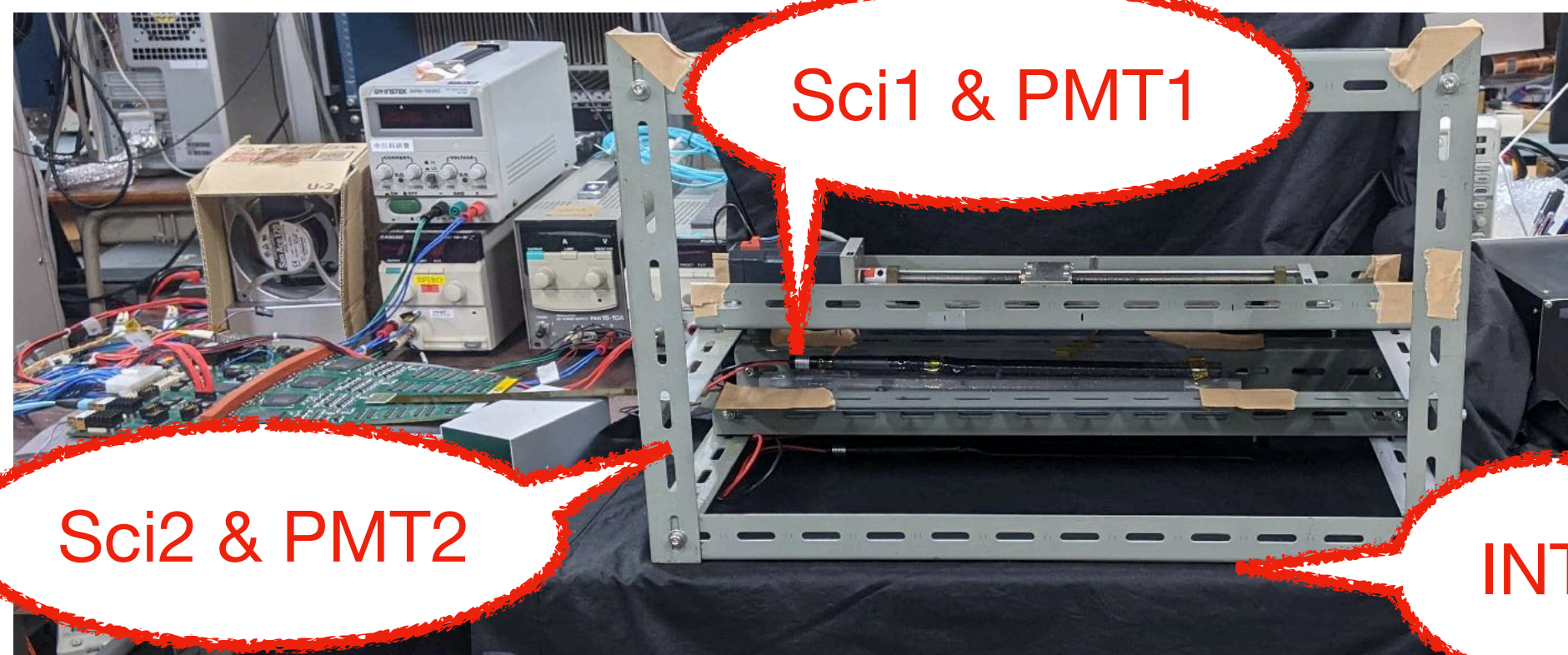


INTT の検出効率測定

糠塚元気 (RBRC)

ロジックダイアグラム

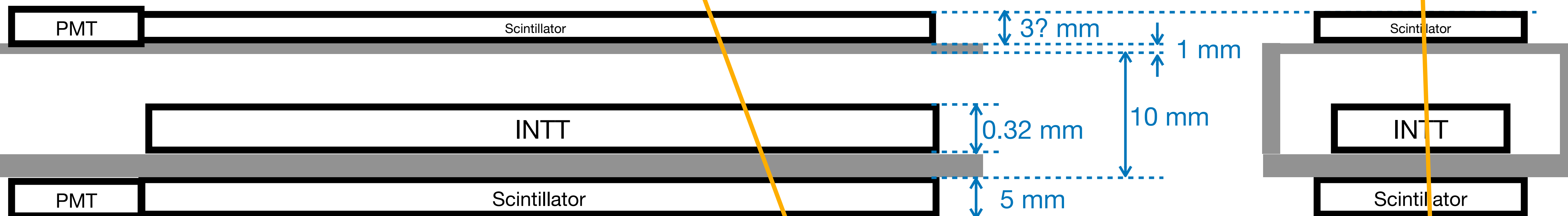
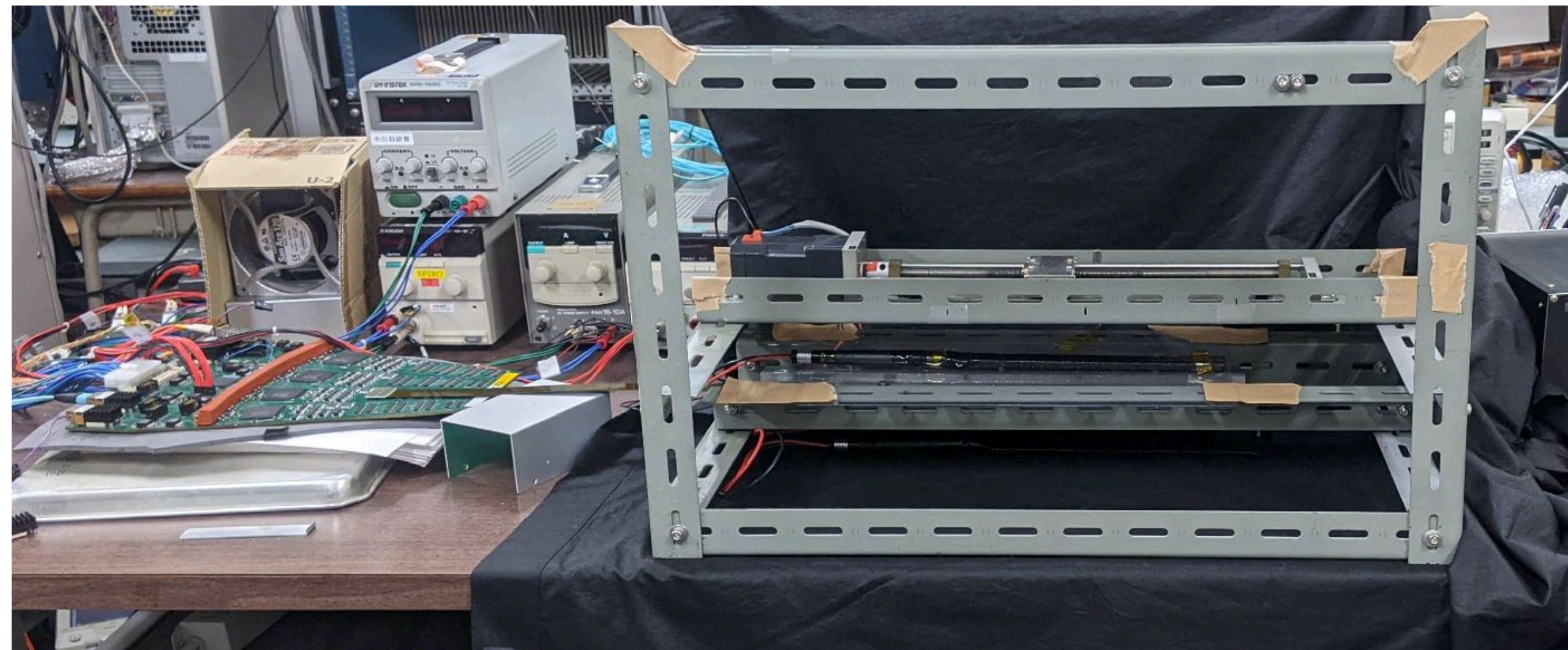


- FEM のテストアウトピンから BCO を取り出した TTL を NIM 信号に変換し、TDC ch3 へ入力
- Sci1 & PMT1 を INTT 保管箱の蓋に設置した位置決めをなるべく正確になるよう努力した INTT の中心に設置できているはず
- Sci2 & PMT2 を INTT の下に設置した可能な限り INTT に近づけた

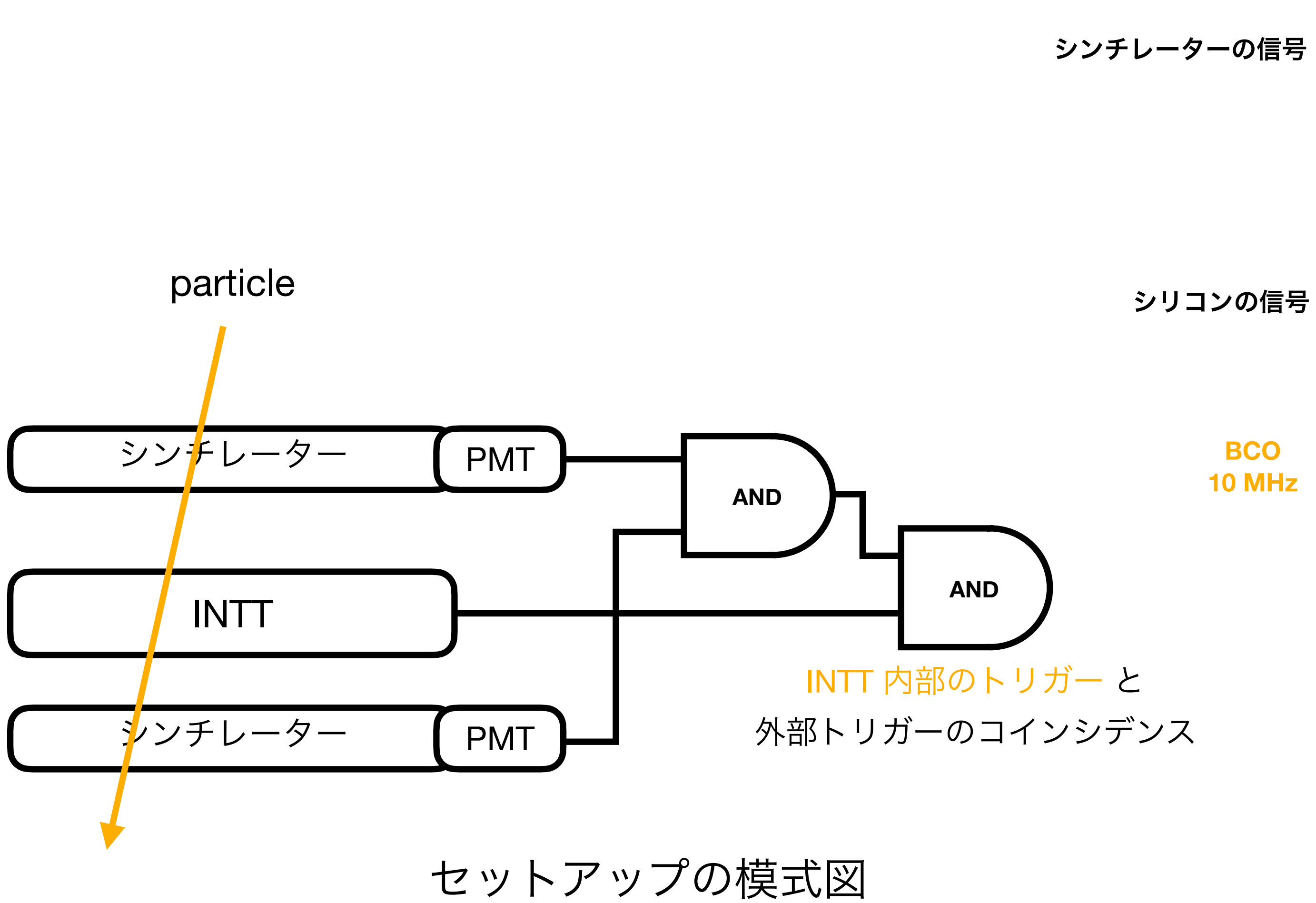
セットアップ

シンチレーター（上）：230 × 24 × 3 (?) mm

シンチレーター（下）：230 × 24 × 5 mm



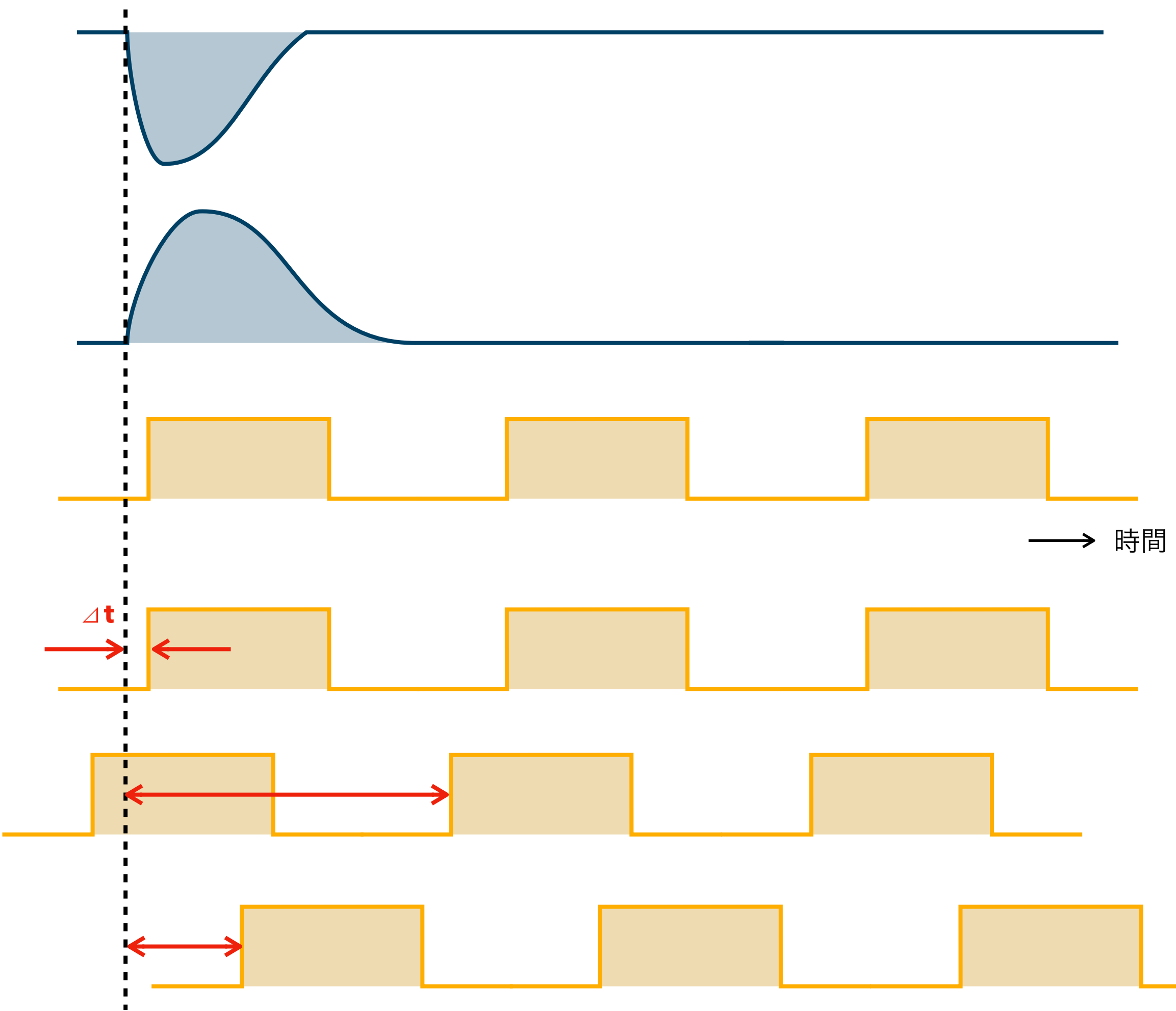
外部トリガーのタイミングと BCO の位相



シンチレーターの信号

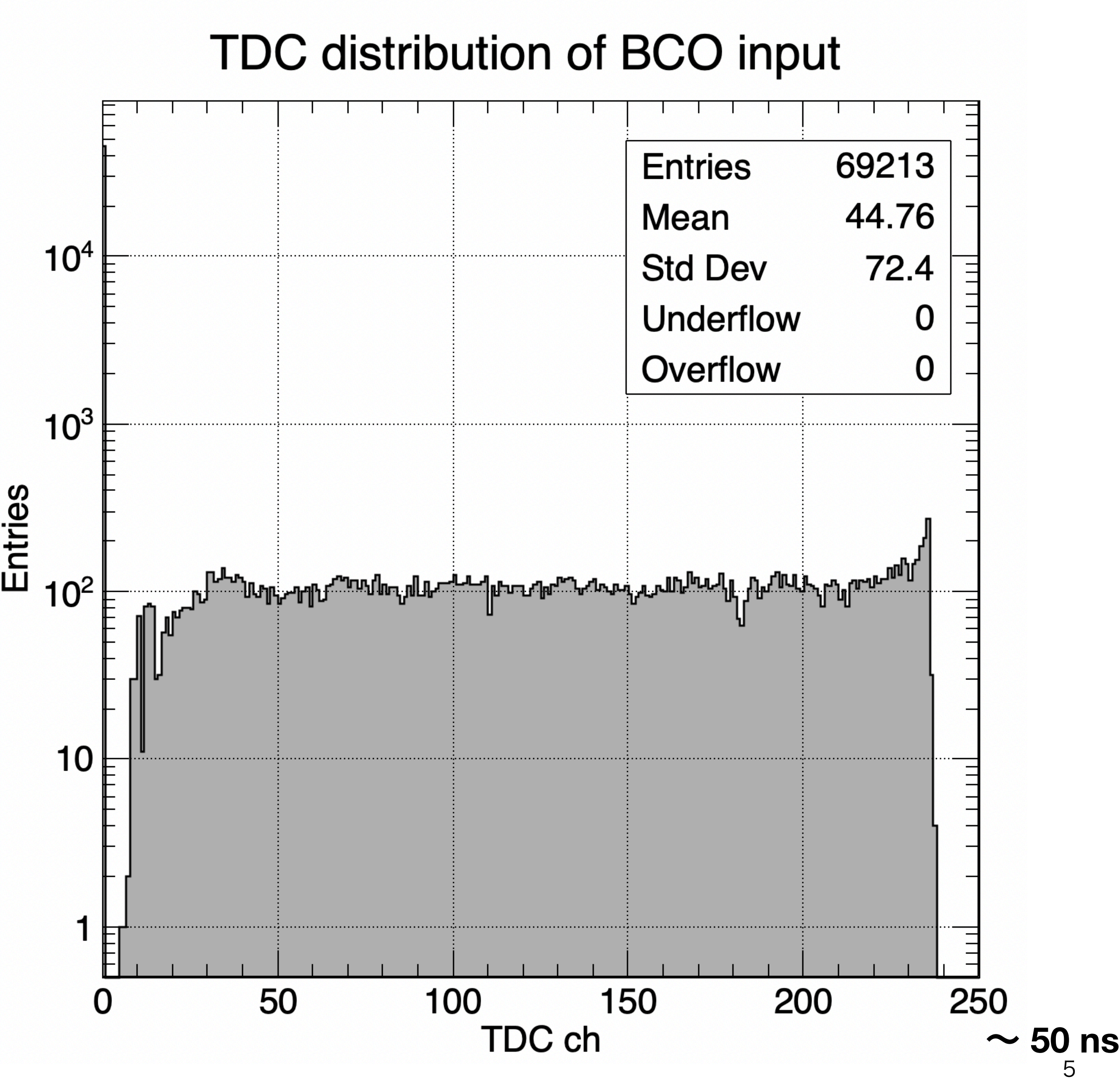
シリコンの信号

BCO
10 MHz



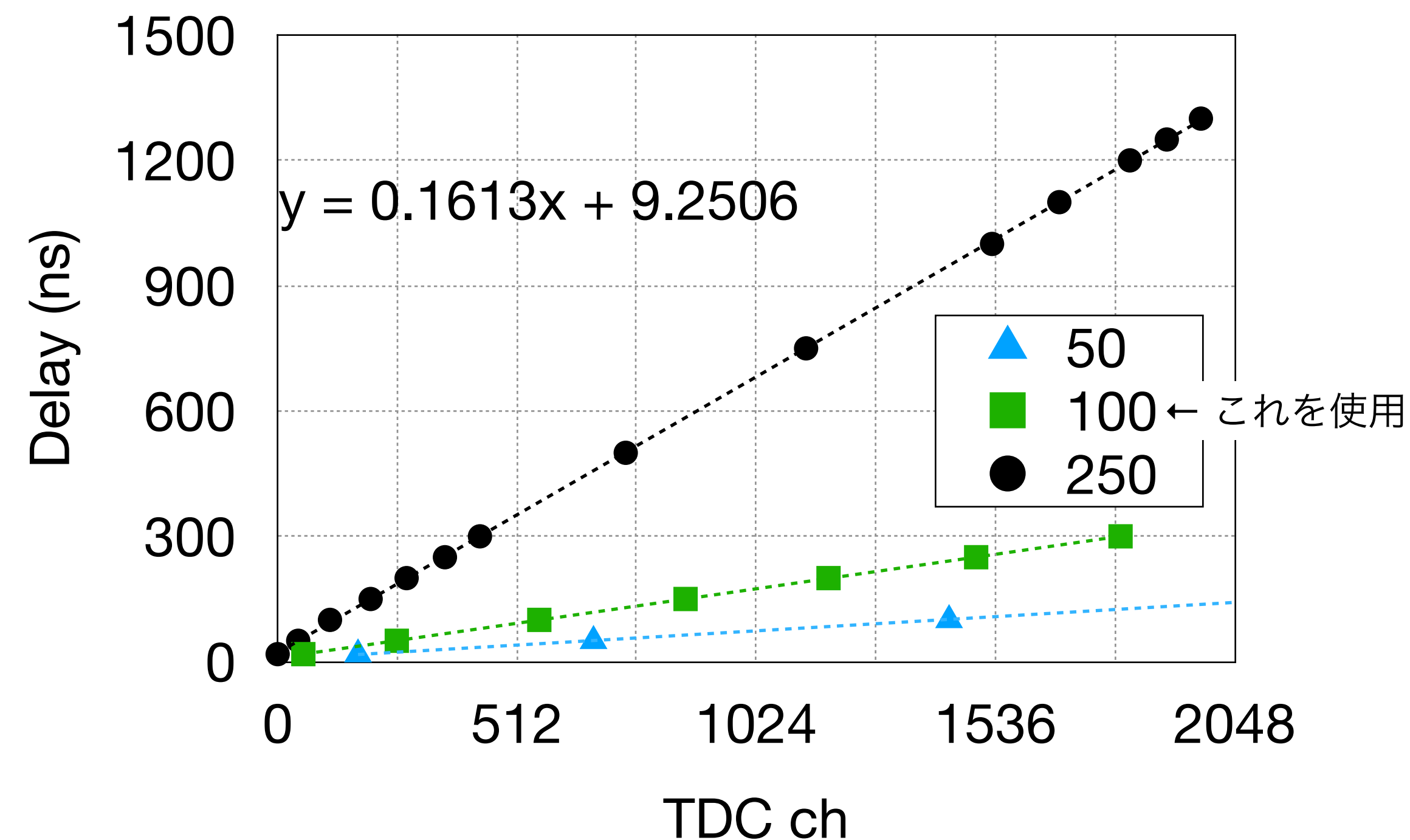
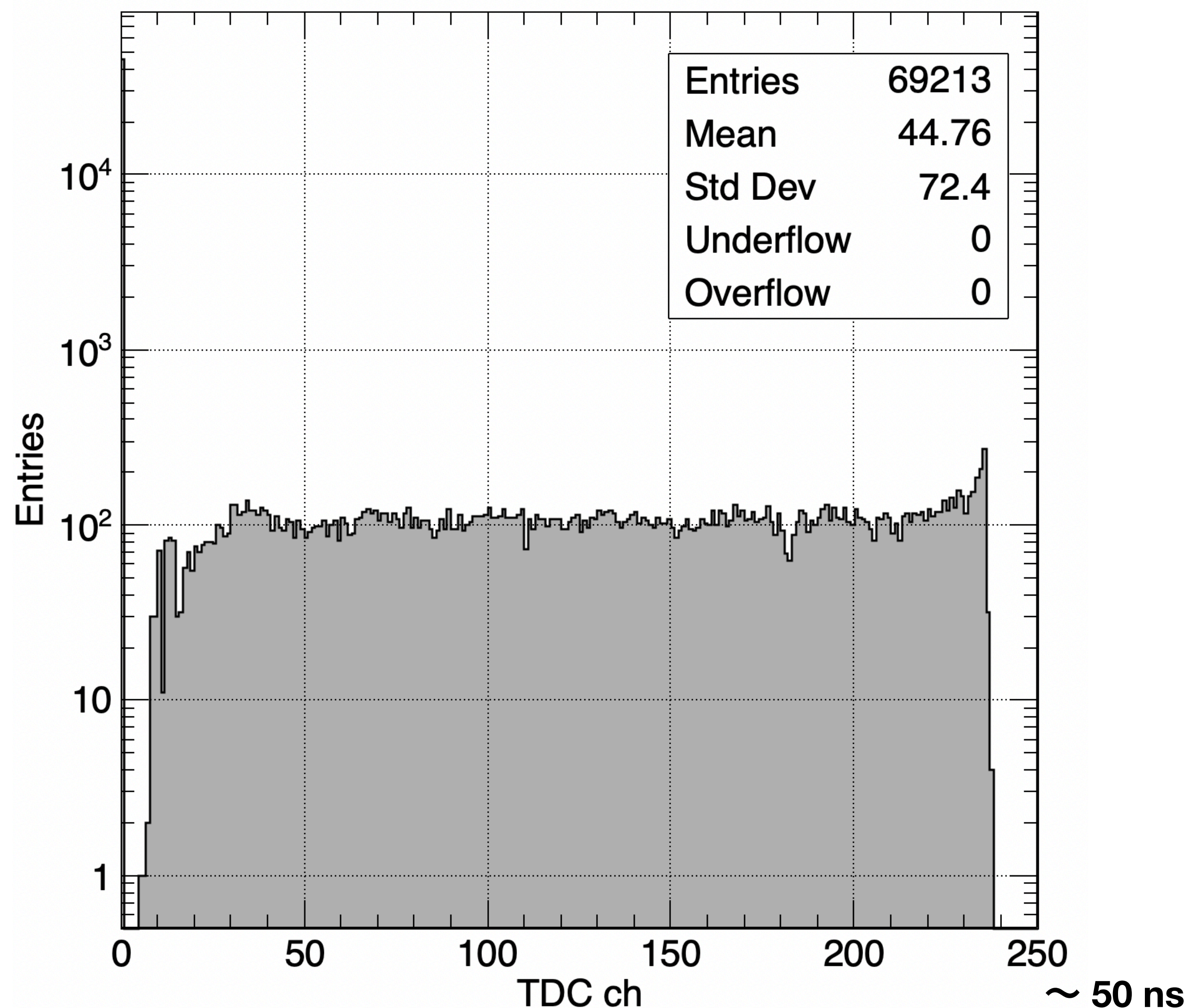
外部トリガーと BCO のタイミングが INTT の検出効率に
影響しているかもしれない

解析, BCO 分布



解析, BCO 分布

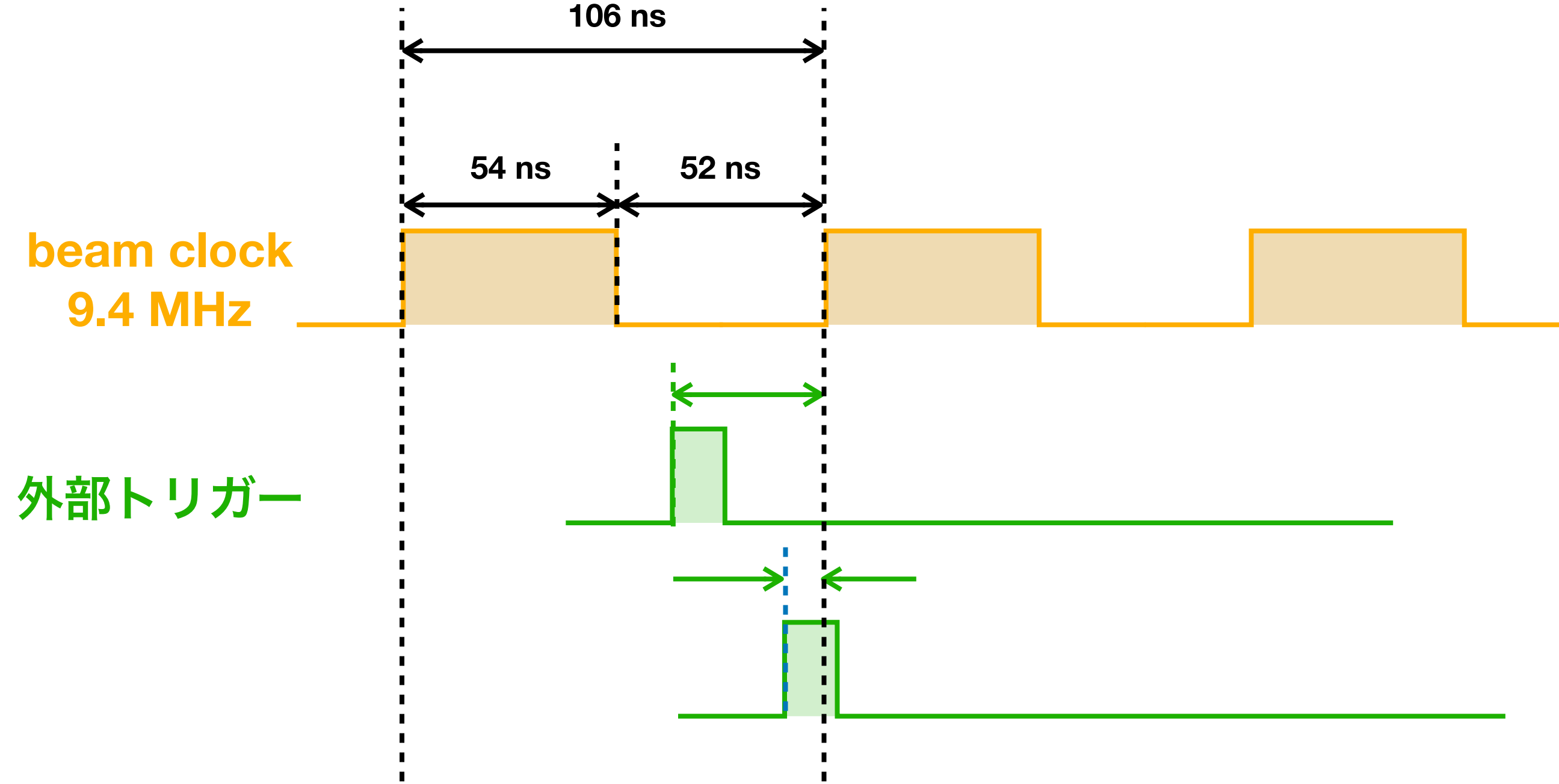
TDC distribution of BCO input



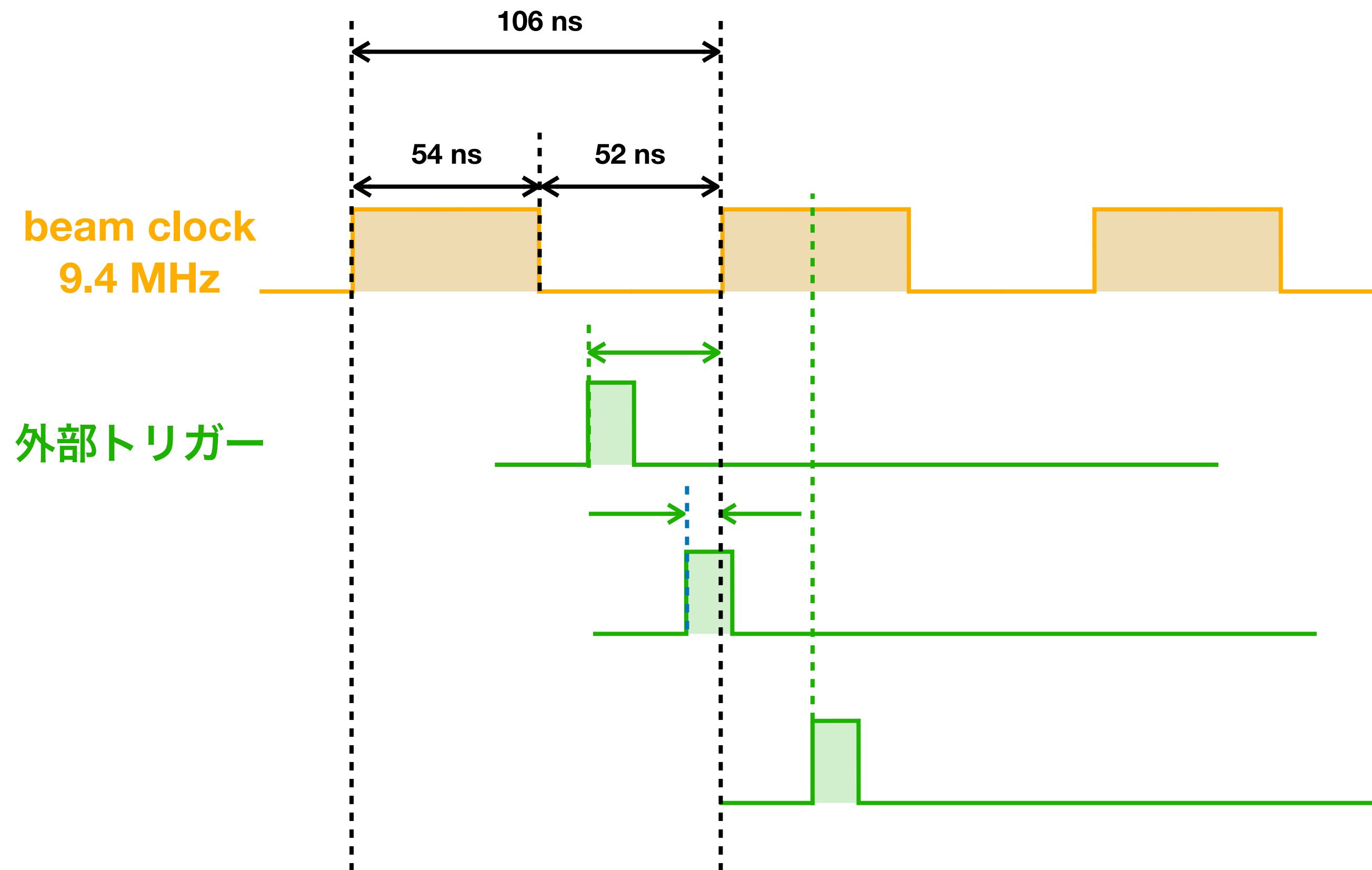
TDC チャンネルと測定した delay の対応

- ほとんど一様な TDC 分布が得られた
- 0 ch に多くのイベントがある
- 1 ~ 10 ch はほぼイベントがない
- 分布の終わり (<230 ch) はイベント数が増加している
- 240 ch (~48 ns) までしかイベントが得られていない

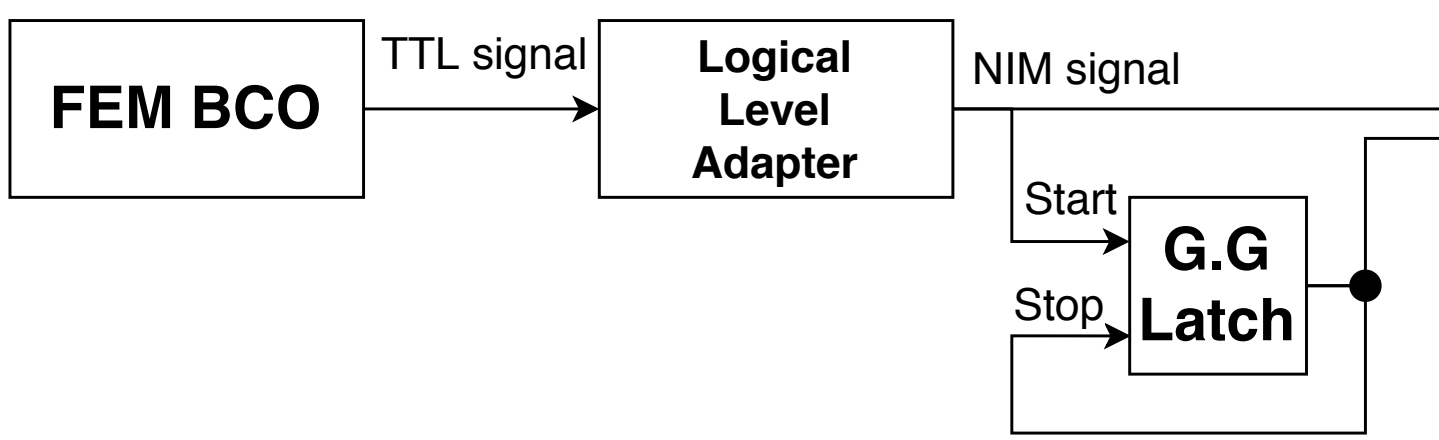
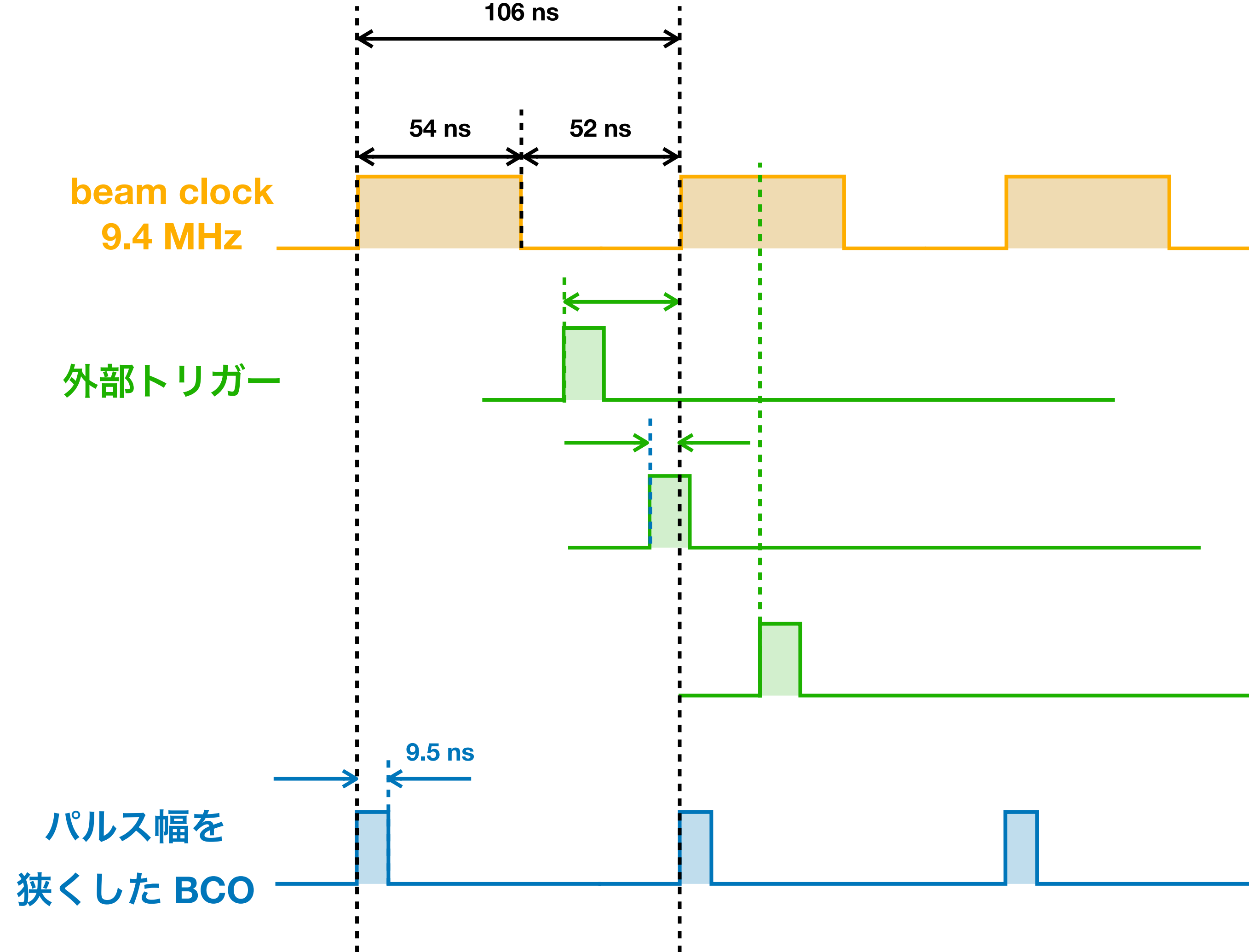
解析, BCO 分布



解析, BCO 分布

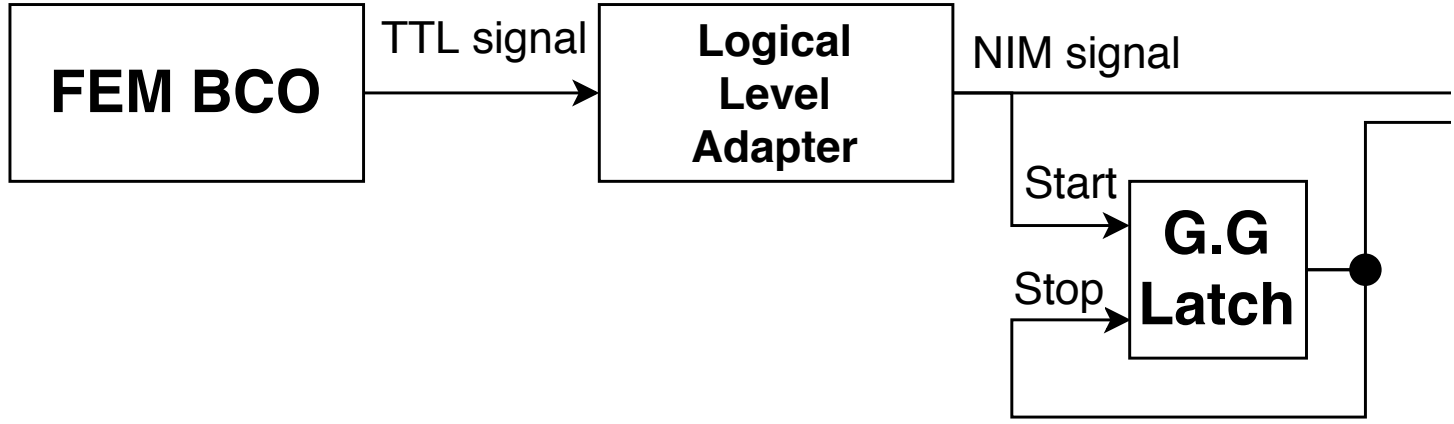
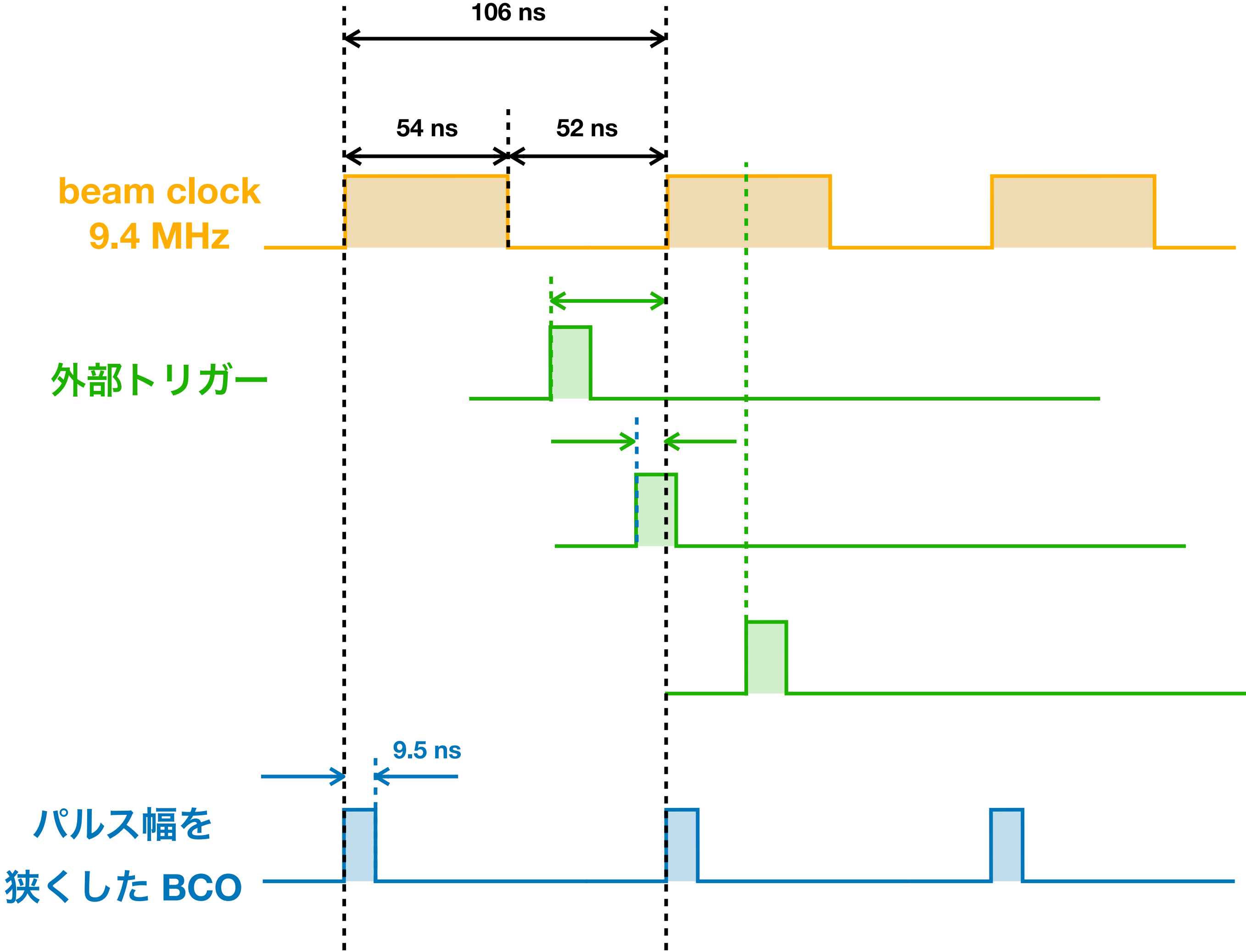


解析, BCO 分布

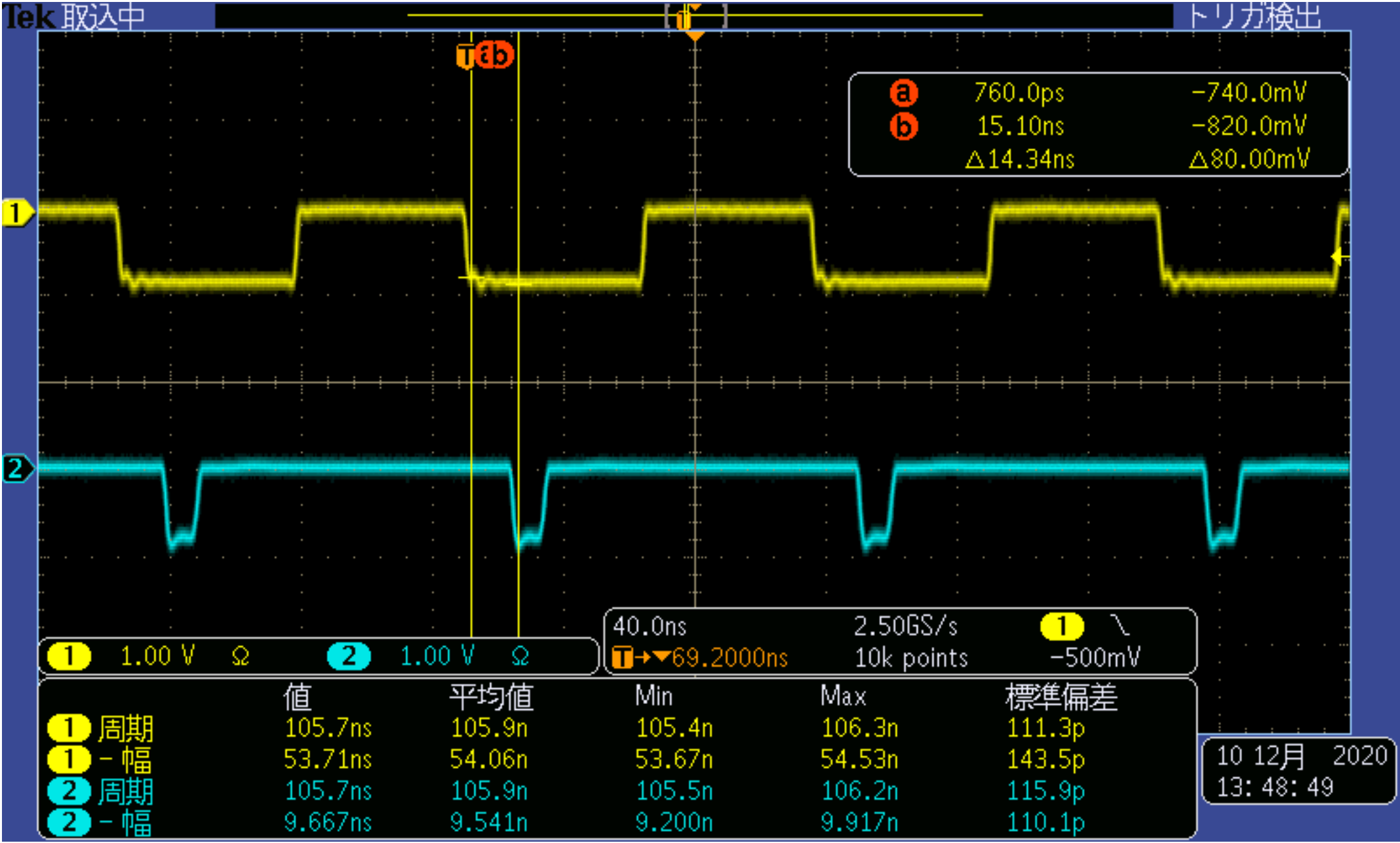


自らの出力を stop に入力
→ 伝送時間 + モジュールの処理時間
しかパルスを発しない

解析, BCO 分布

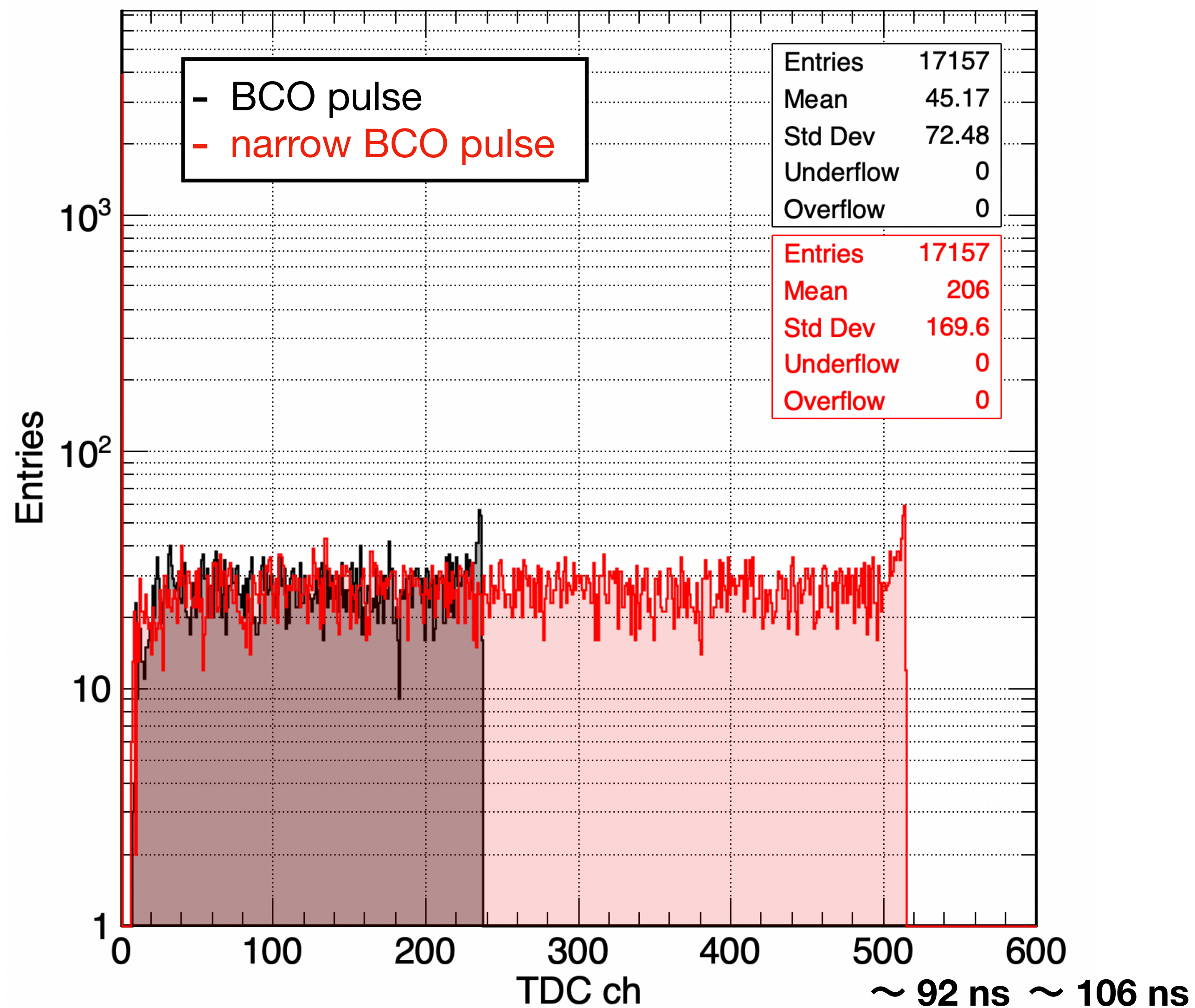


自らの出力を stop に入力
→ 伝送時間 + モジュールの処理時間
しかパルスを発しない

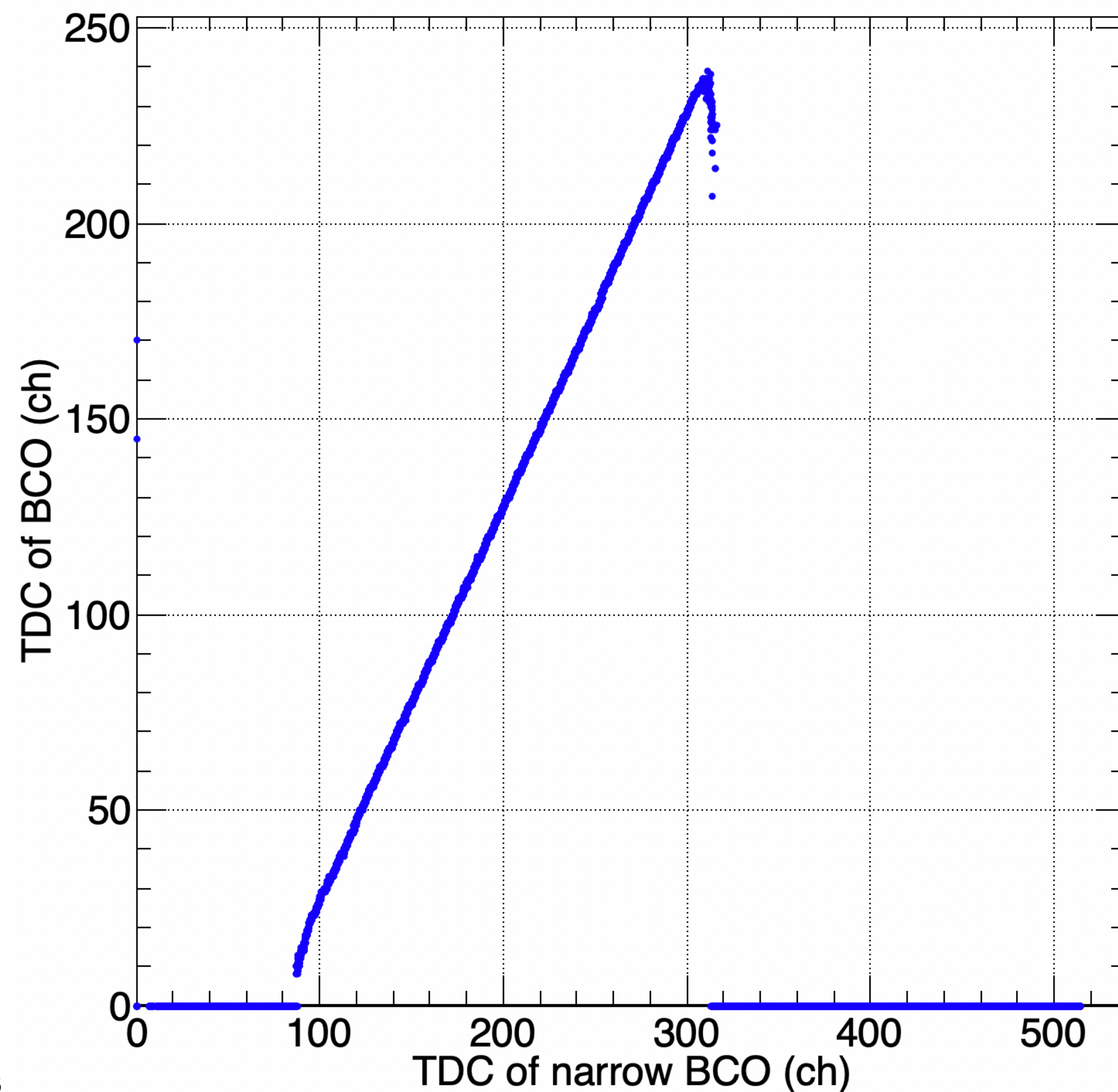


解析, BCO 分布

TDC distribution of BCO inputs

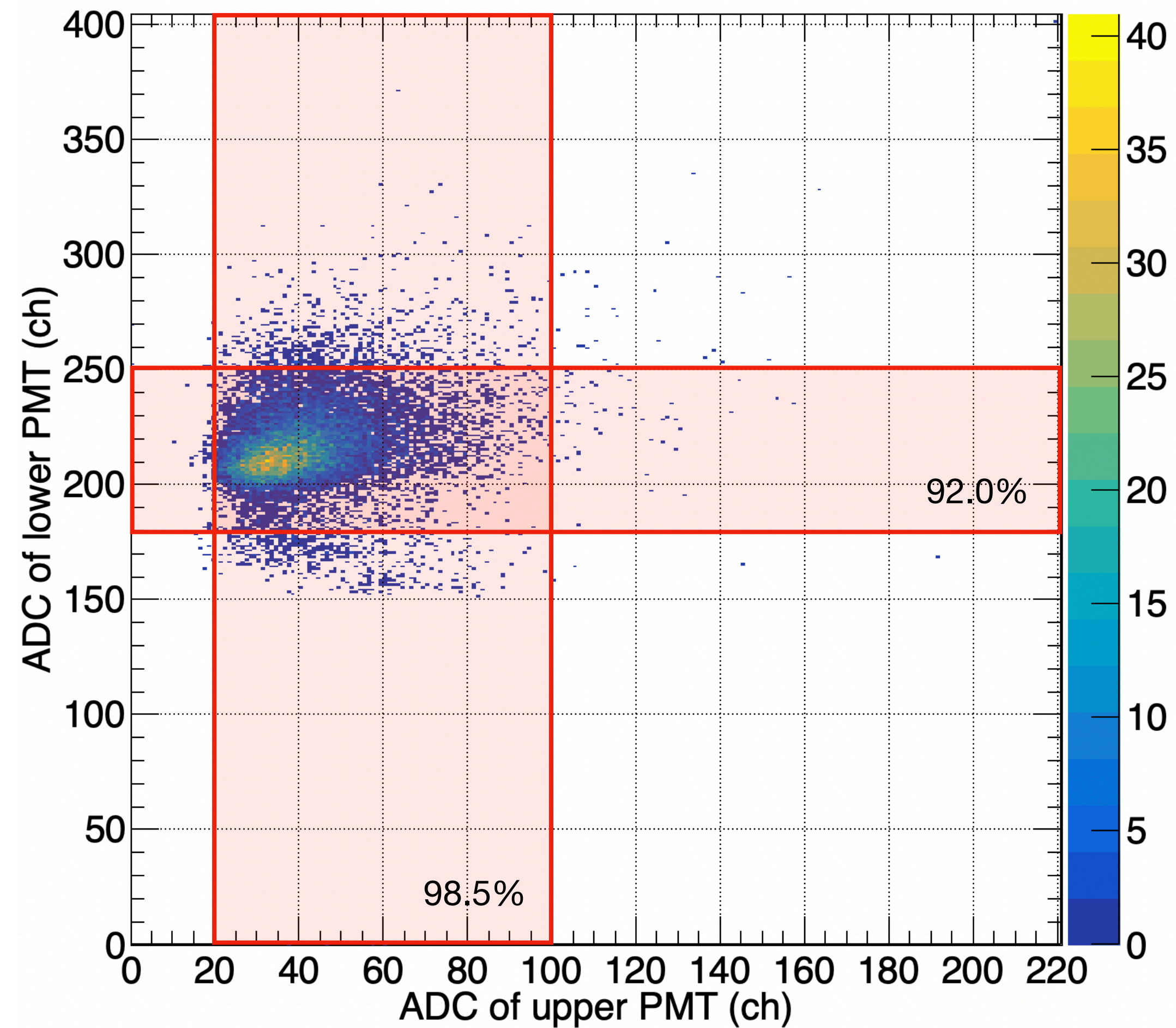


BCO パルスの TDC 対
幅を狭くした BCO パルスの TDC



解析, 外部トリガーデータ

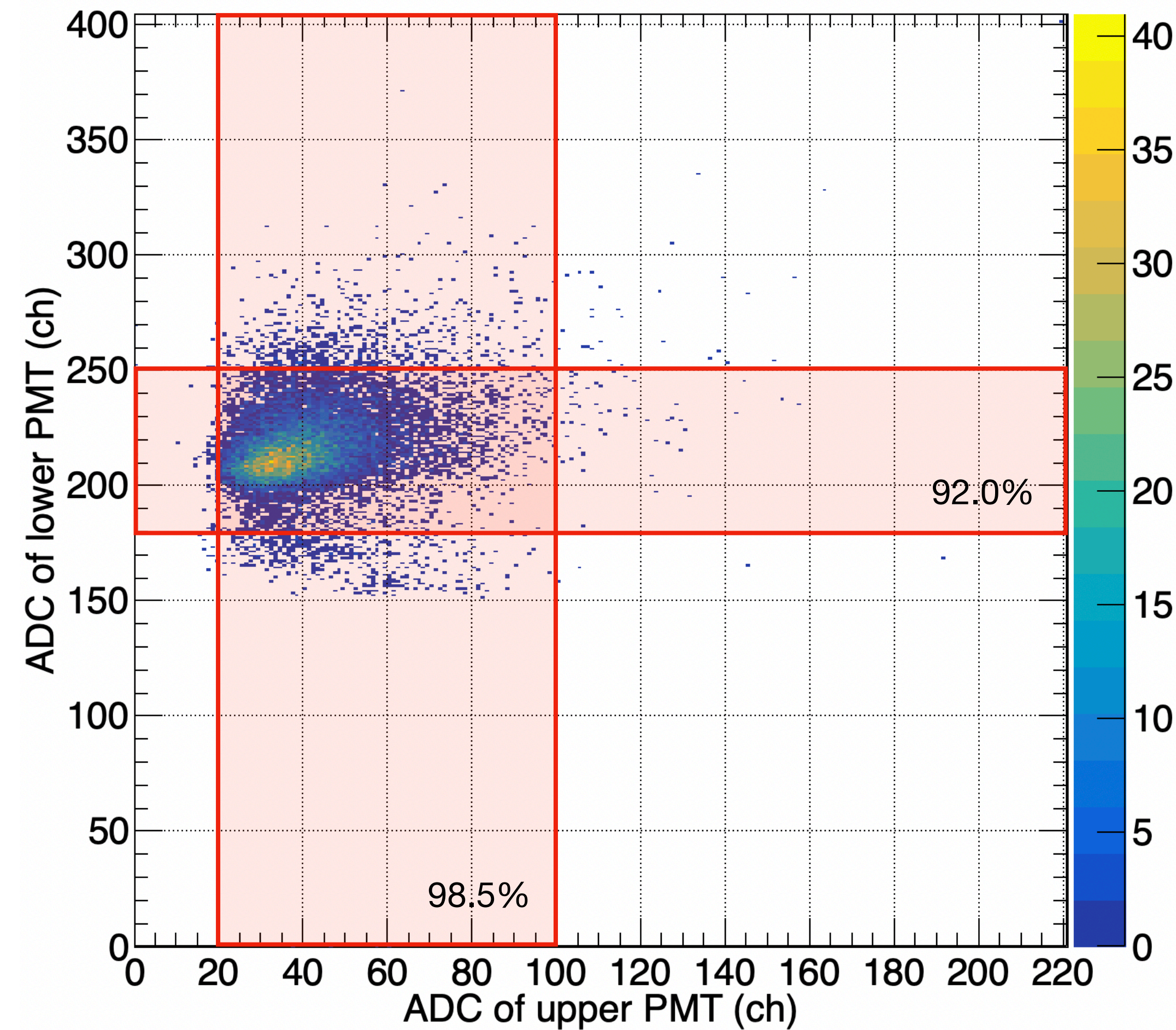
PMT の ADC 分布



$20 < \text{ADC ch1} < 100,$
 $180 < \text{ADC ch2} < 250$

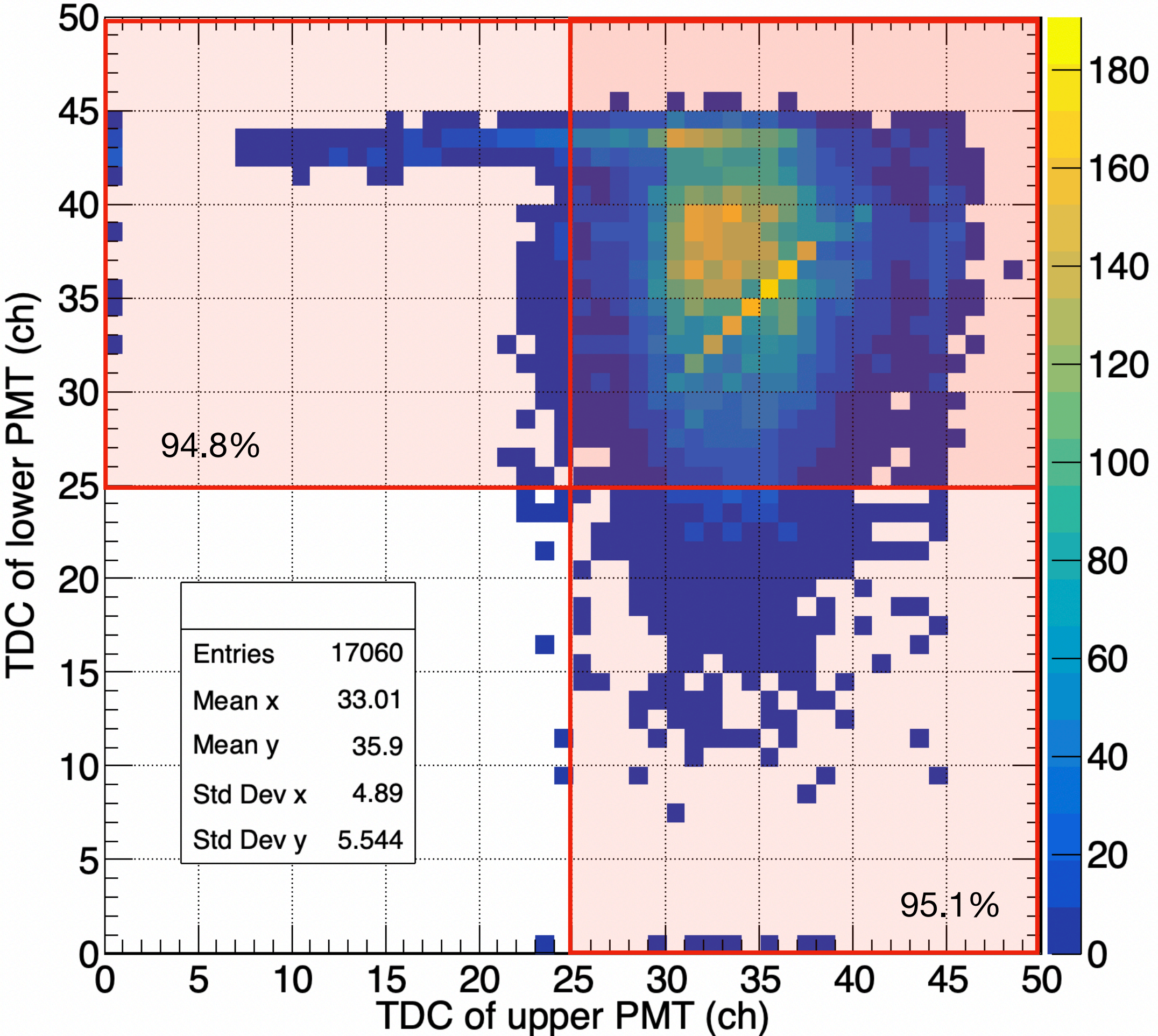
解析, 外部トリガーデータ

PMT の ADC 分布



$20 < \text{ADC ch1} < 100,$
 $180 < \text{ADC ch2} < 250$

PMT の TDC 分布



$25 < \text{TDC ch1} < 50,$
 $25 < \text{TDC ch2} < 50$

解析, 検出効率

検出効率 =
$$\frac{\text{INTT へのヒット (除ノイズ) がある外部トリガーイベントの数}}{\text{外部トリガーイベントの数}}$$

例)

- 外部トリガーイベント：7
 - そのうち INTT へのヒットがあるもの：6
- ∴ 検出効率 = 6/7 = 0.86

```
-- CAMAC Data: ADC 154 249 ,   TDC 133  78  -----
module:   6 fem_id:   8 fpga_id:   0 chip_id: 18 chan_id: 111   bco:  58 bco_full: 39610   adc:   0  ampl:   0
Buffer 5: Data record, nwords = 7 checksum = 0xe1baafe

-- CAMAC Data: ADC 166 216 ,   TDC 122 102  -----
module:   6 fem_id:   8 fpga_id:   0 chip_id: 17 chan_id: 112   bco:  81 bco_full: 50129   adc:   0  ampl:   0
module:   6 fem_id:   8 fpga_id:   0 chip_id: 17 chan_id: 113   bco:  81 bco_full: 50129   adc:   7  ampl:   0
module:   6 fem_id:   8 fpga_id:   0 chip_id: 17 chan_id: 114   bco:  81 bco_full: 50129   adc:   1  ampl:   0
Buffer 7: Data record, nwords = 9 checksum = 0x9d2cf150

-- CAMAC Data: ADC 171 216 ,   TDC 126  98  -----
module:   6 fem_id:   8 fpga_id:   0 chip_id:  4 chan_id:  90   bco: 107 bco_full: 20715   adc:   2  ampl:   0
module:   6 fem_id:   8 fpga_id:   0 chip_id:  4 chan_id:  91   bco: 107 bco_full: 20715   adc:   2  ampl:   0
module:   6 fem_id:   8 fpga_id:   0 chip_id:  4 chan_id:  92   bco: 107 bco_full: 20715   adc:   1  ampl:   0
module:   6 fem_id:   8 fpga_id:   0 chip_id:  4 chan_id:  93   bco: 107 bco_full: 20715   adc:   1  ampl:   0
module:   6 fem_id:   8 fpga_id:   0 chip_id:  4 chan_id:  94   bco: 107 bco_full: 20715   adc:   2  ampl:   0
Buffer 9: Data record, nwords = 1 checksum = 0xcdcdca9

-- CAMAC Data: ADC 176 226 ,   TDC 133 113  -----

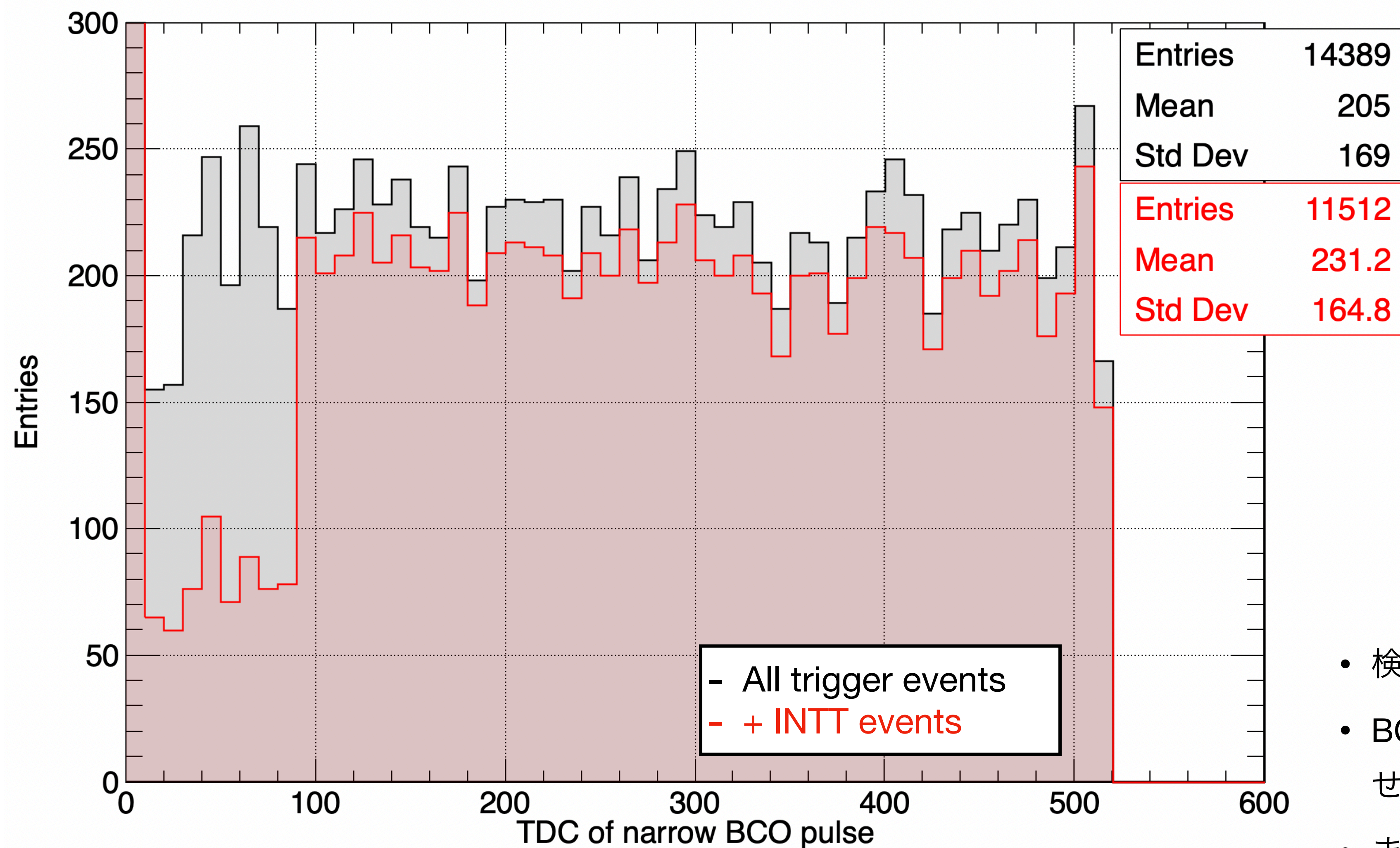
-- CAMAC Data: ADC 241 218 ,   TDC 133 134  -----
module:   6 fem_id:   8 fpga_id:   0 chip_id: 16 chan_id: 103   bco:  27 bco_full: 15771   adc:   0  ampl:   0

-- CAMAC Data: ADC 132 216 ,   TDC 131 104  -----
module:   6 fem_id:   8 fpga_id:   0 chip_id:  6 chan_id:  22   bco:  39 bco_full:  8871   adc:   0  ampl:   0
module:   6 fem_id:   8 fpga_id:   0 chip_id:  6 chan_id:  23   bco:  39 bco_full:  8871   adc:   5  ampl:   0
module:   6 fem_id:   8 fpga_id:   0 chip_id:  6 chan_id:  59   bco:  39 bco_full:  8871   adc:   0  ampl:   0
module:   6 fem_id:   8 fpga_id:   0 chip_id:  6 chan_id:  60   bco:  39 bco_full:  8871   adc:   6  ampl:   0
module:   6 fem_id:   8 fpga_id:   0 chip_id:  6 chan_id:  61   bco:  39 bco_full:  8871   adc:   1  ampl:   0
module:   6 fem_id:   8 fpga_id:   0 chip_id:  6 chan_id:  62   bco:  39 bco_full:  8871   adc:   3  ampl:   0
module:   6 fem_id:   8 fpga_id:   0 chip_id:  6 chan_id:  63   bco:  39 bco_full:  8871   adc:   2  ampl:   0
module:   6 fem_id:   8 fpga_id:   0 chip_id:  6 chan_id:  64   bco:  39 bco_full:  8871   adc:   2  ampl:   0
module:   6 fem_id:   8 fpga_id:   0 chip_id:  6 chan_id:  65   bco:  39 bco_full:  8871   adc:   2  ampl:   0
module:   6 fem_id:   8 fpga_id:   0 chip_id:  6 chan_id:  66   bco:  39 bco_full:  8871   adc:   3  ampl:   0
module:   6 fem_id:   8 fpga_id:   0 chip_id:  6 chan_id:  67   bco:  39 bco_full:  8871   adc:   1  ampl:   0

-- CAMAC Data: ADC 137 187 ,   TDC 133 139  -----
module:   6 fem_id:   8 fpga_id:   0 chip_id:  1 chan_id: 109   bco:  42 bco_full: 49450   adc:   0  ampl:   0
```

解析, 検出効率

$$\text{検出効率} = \frac{\text{INTT へのヒットがある外部トリガーイベントの数}}{\text{外部トリガーイベントの数}}$$



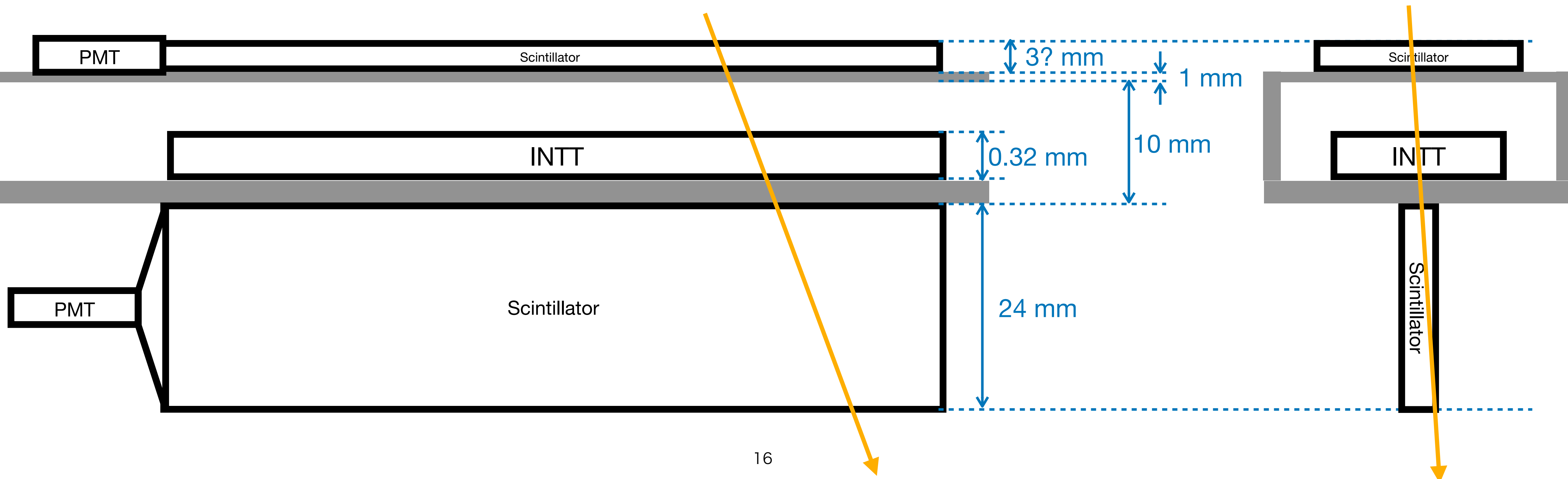
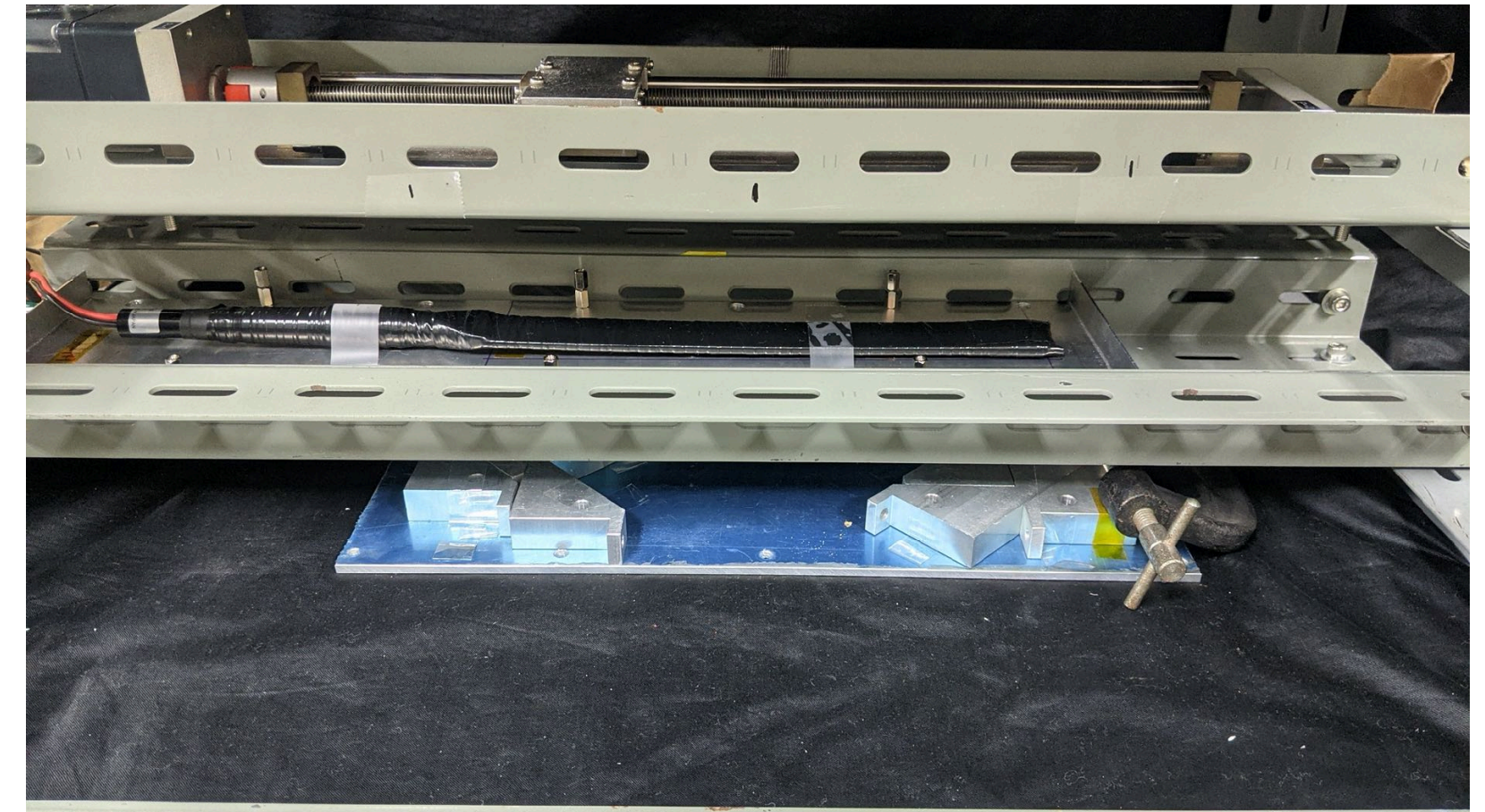
TDC の 範囲	外部 トリガー数	+ INTT イベント	割合
all	14389	11512	80%
0	3217	2150	67%
1 ~ 90	1867	647	35%
100 ~ 500	8851	8144	92%
500 ~	408	369	90%

- 検出効率と BCO の位相に明らかな相関がある
- BCO の位相を選んでも検出効率はせいぜい 92%
- まだ INTT を通過せず外部トリガーをならした宇宙線があるかもしれない

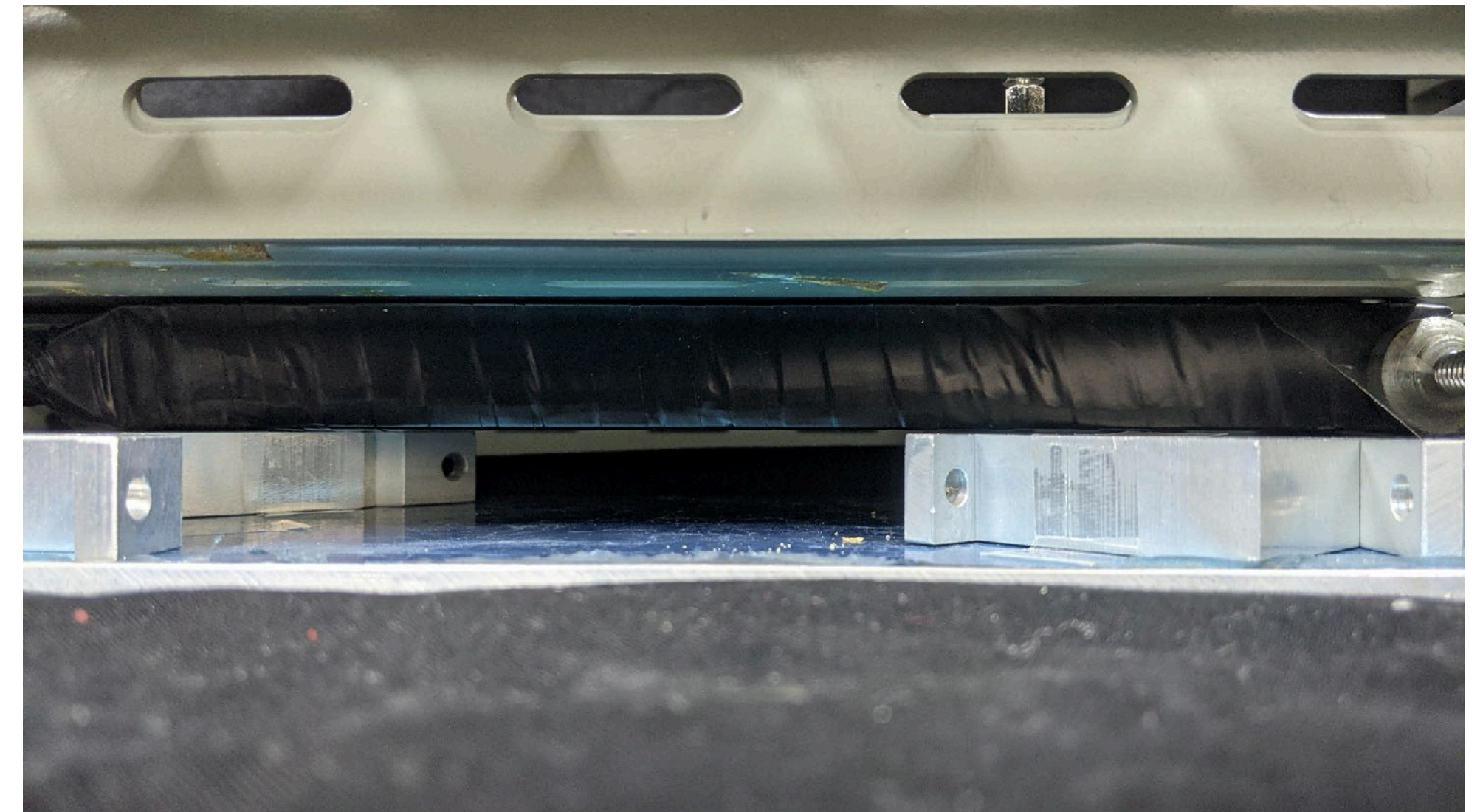
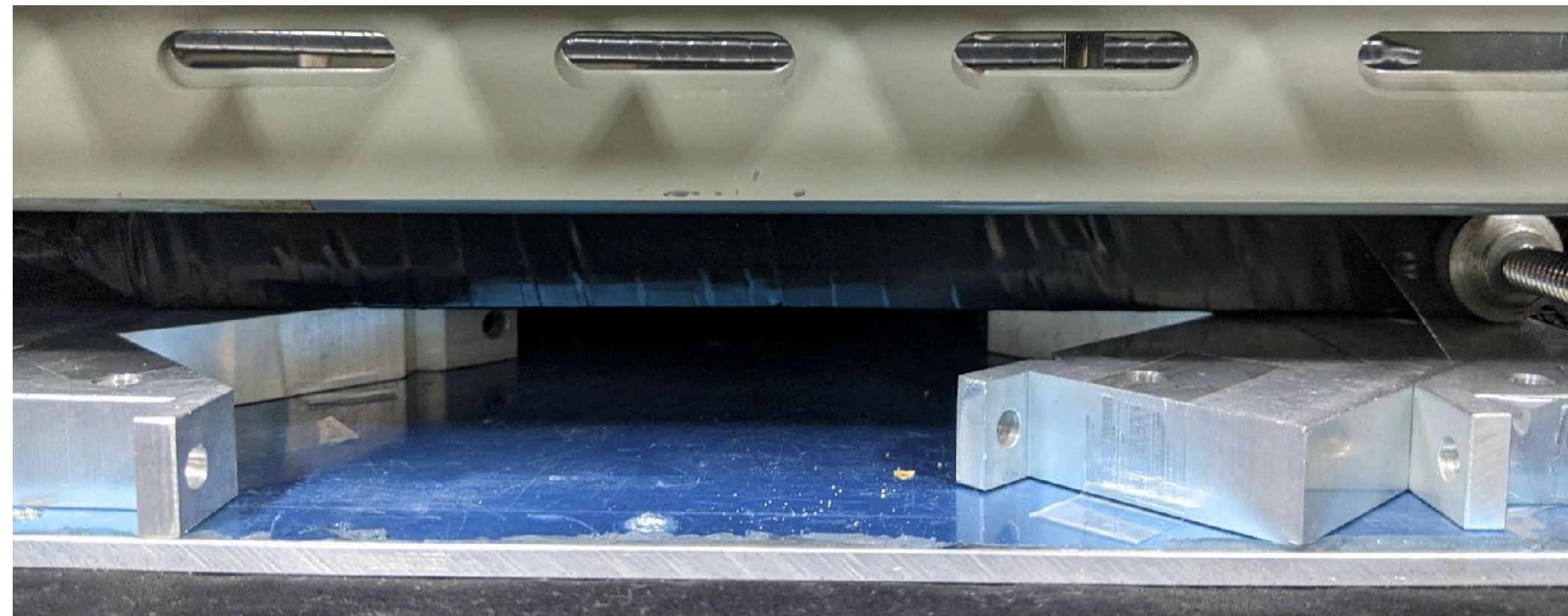
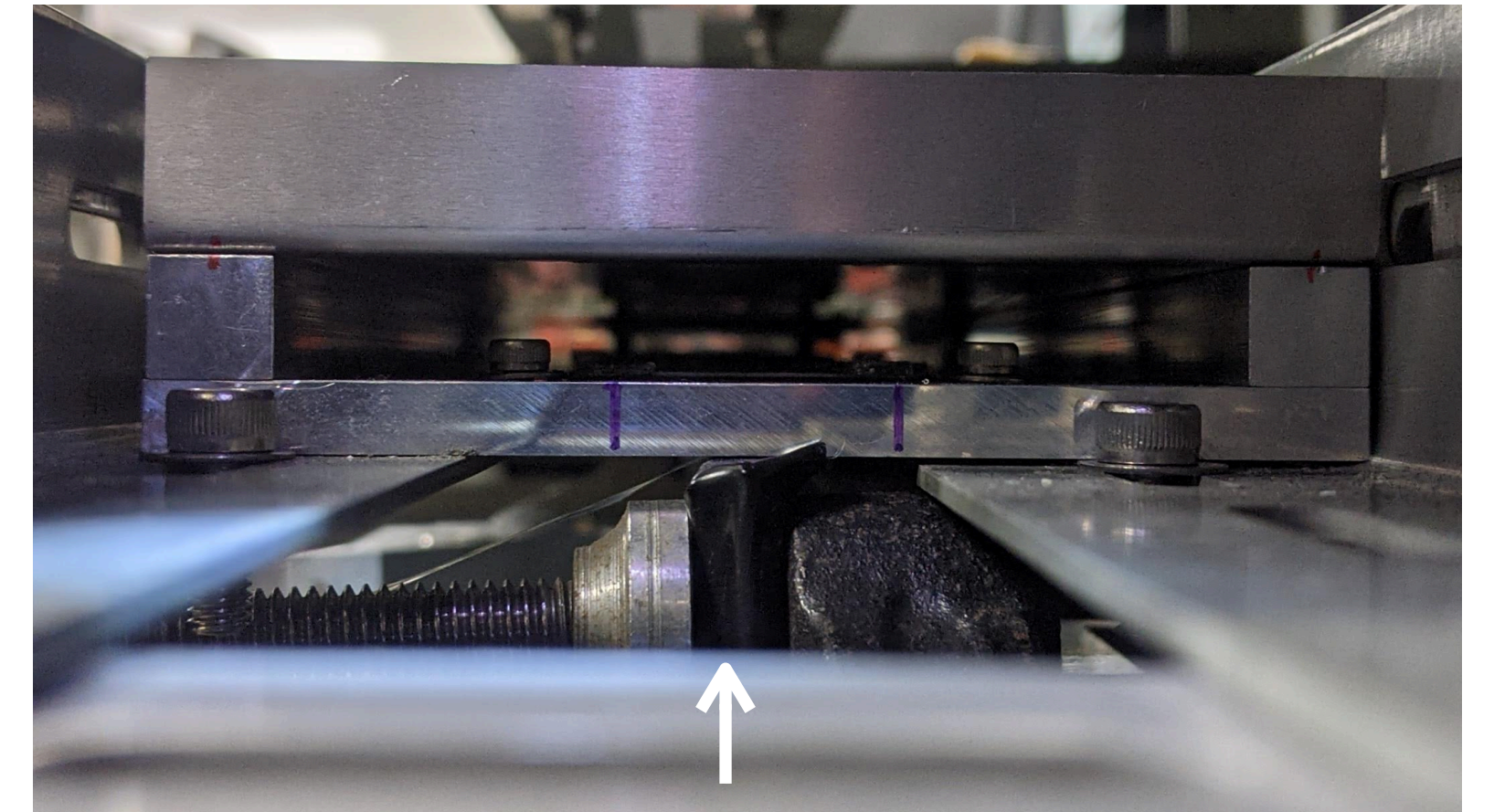
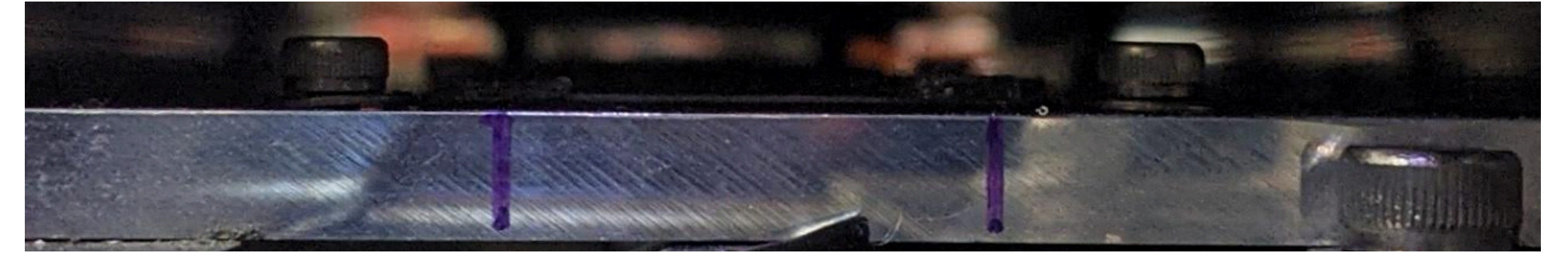
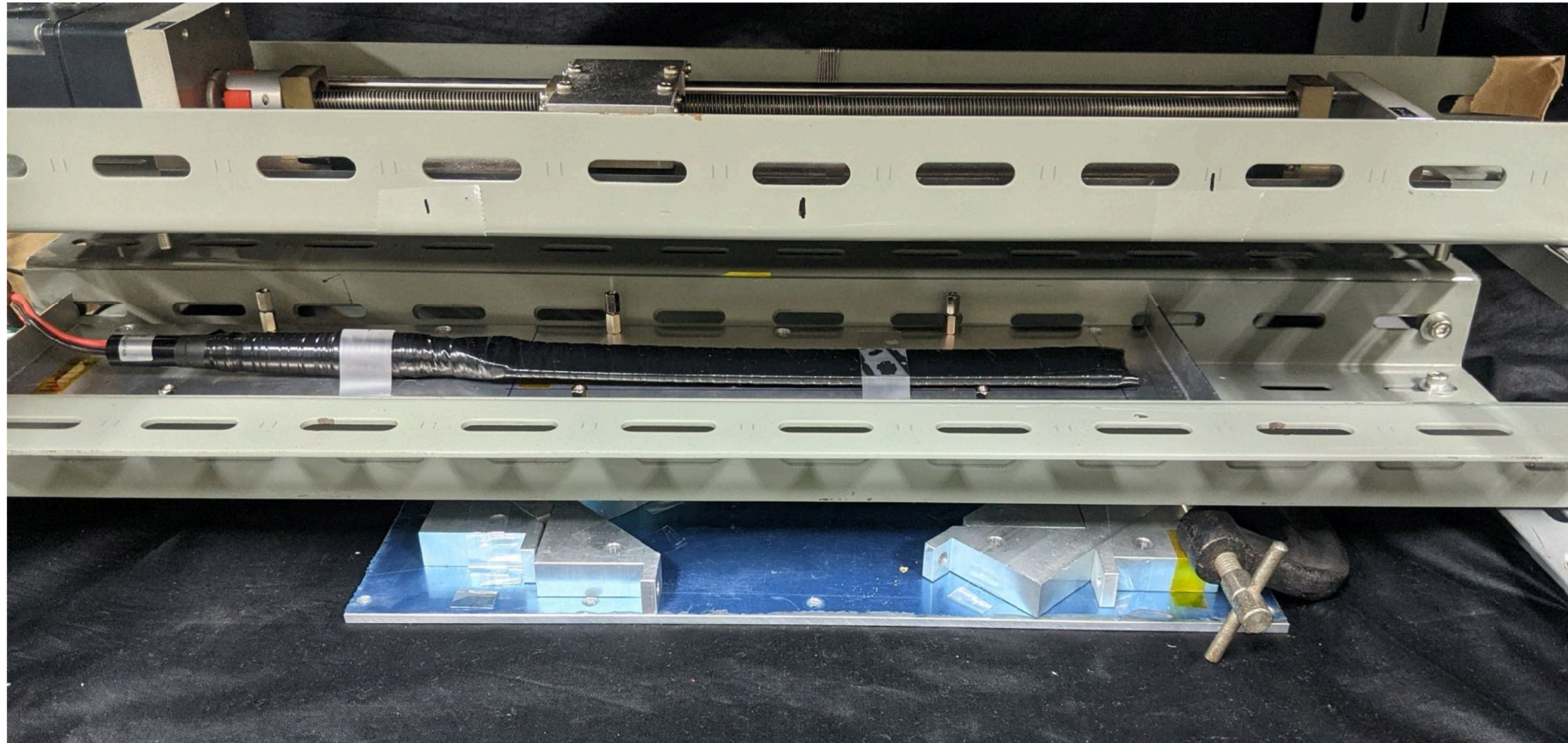
セットアップ, 縦置きシンチレーター

シンチレーター (上) : $230 \times 24 \times 3$ (?) mm

シンチレーター (下) : $230 \times 24 \times 5$ mm

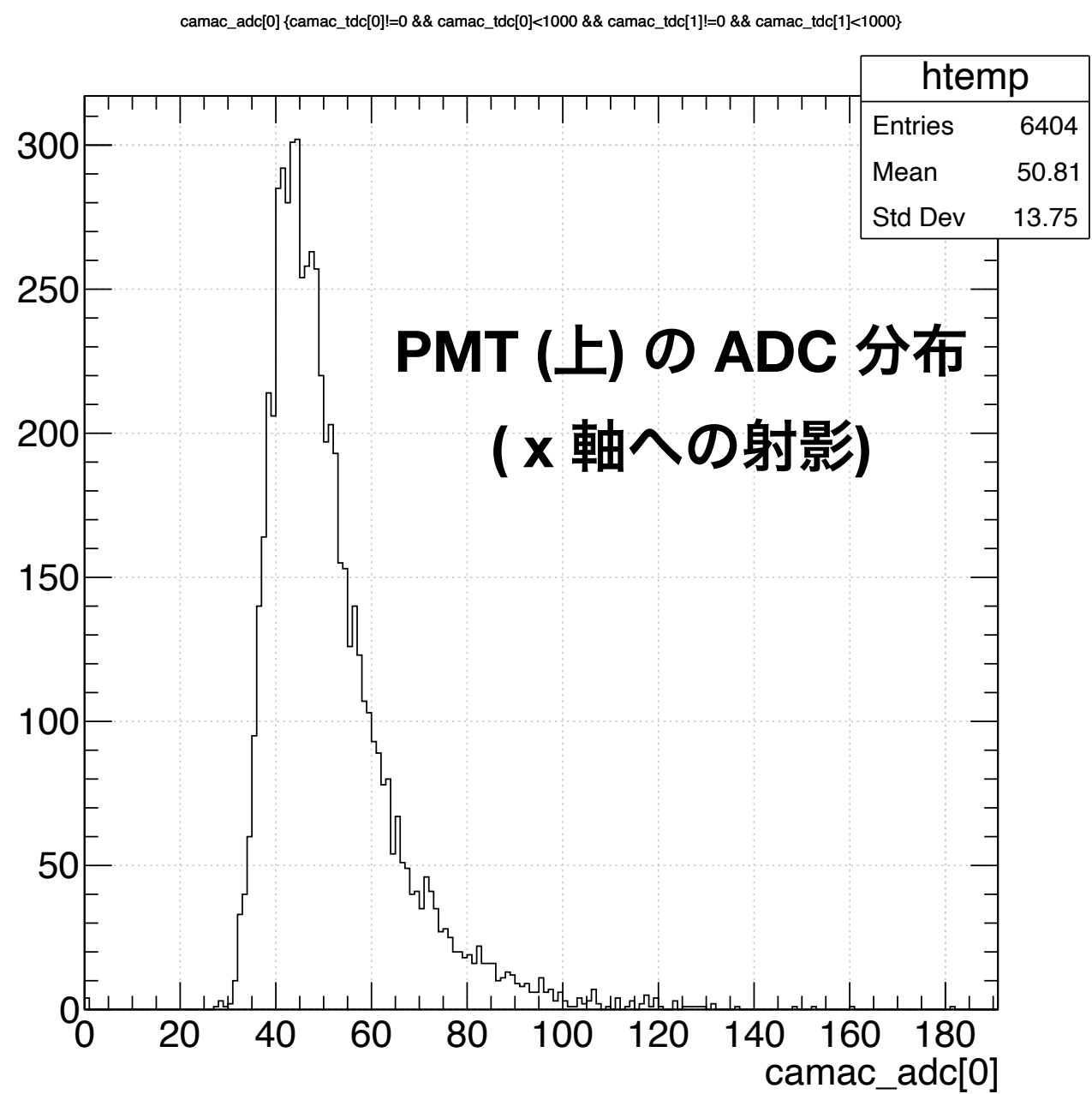
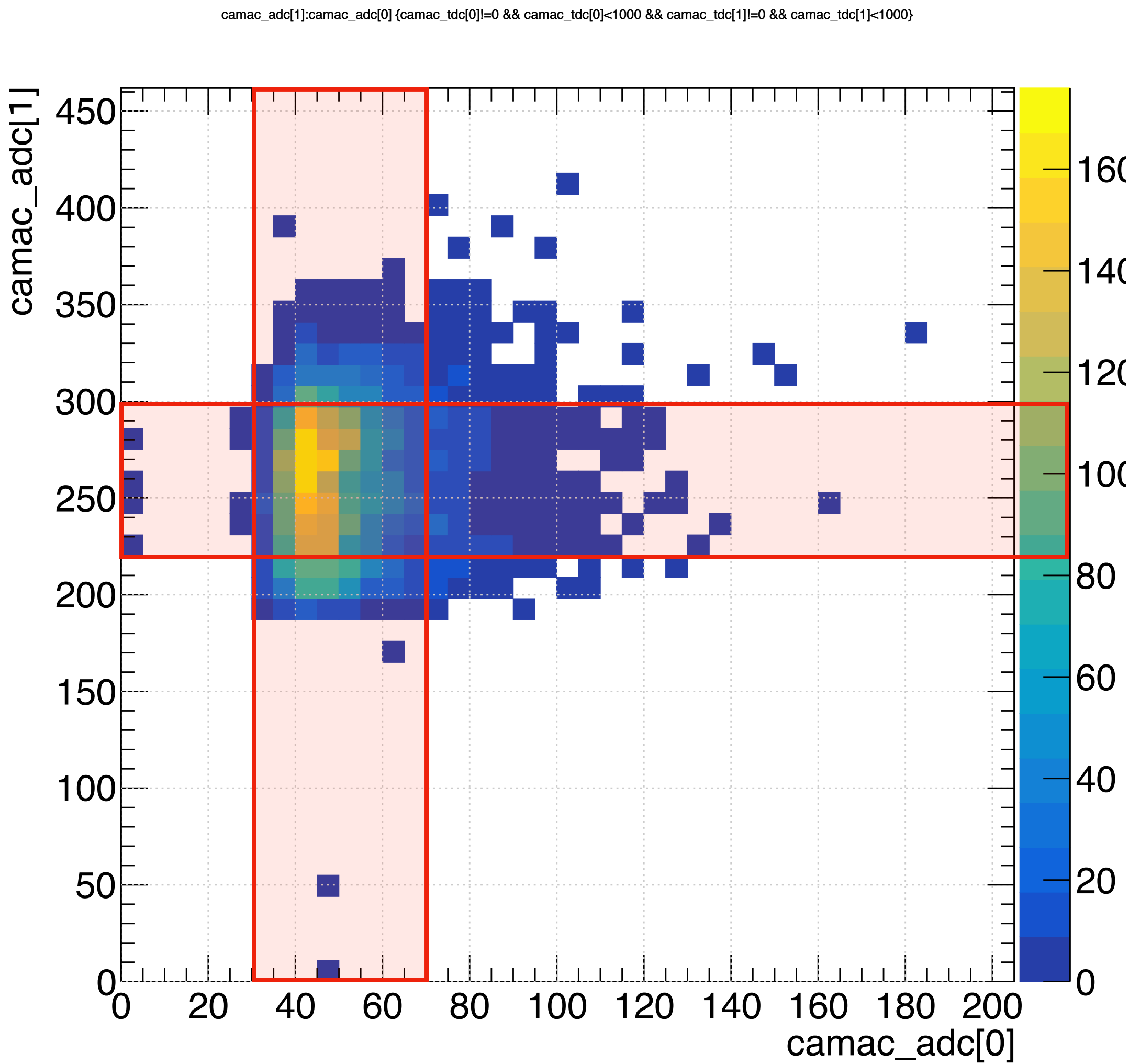


セットアップ, 縦置きシンチレーター

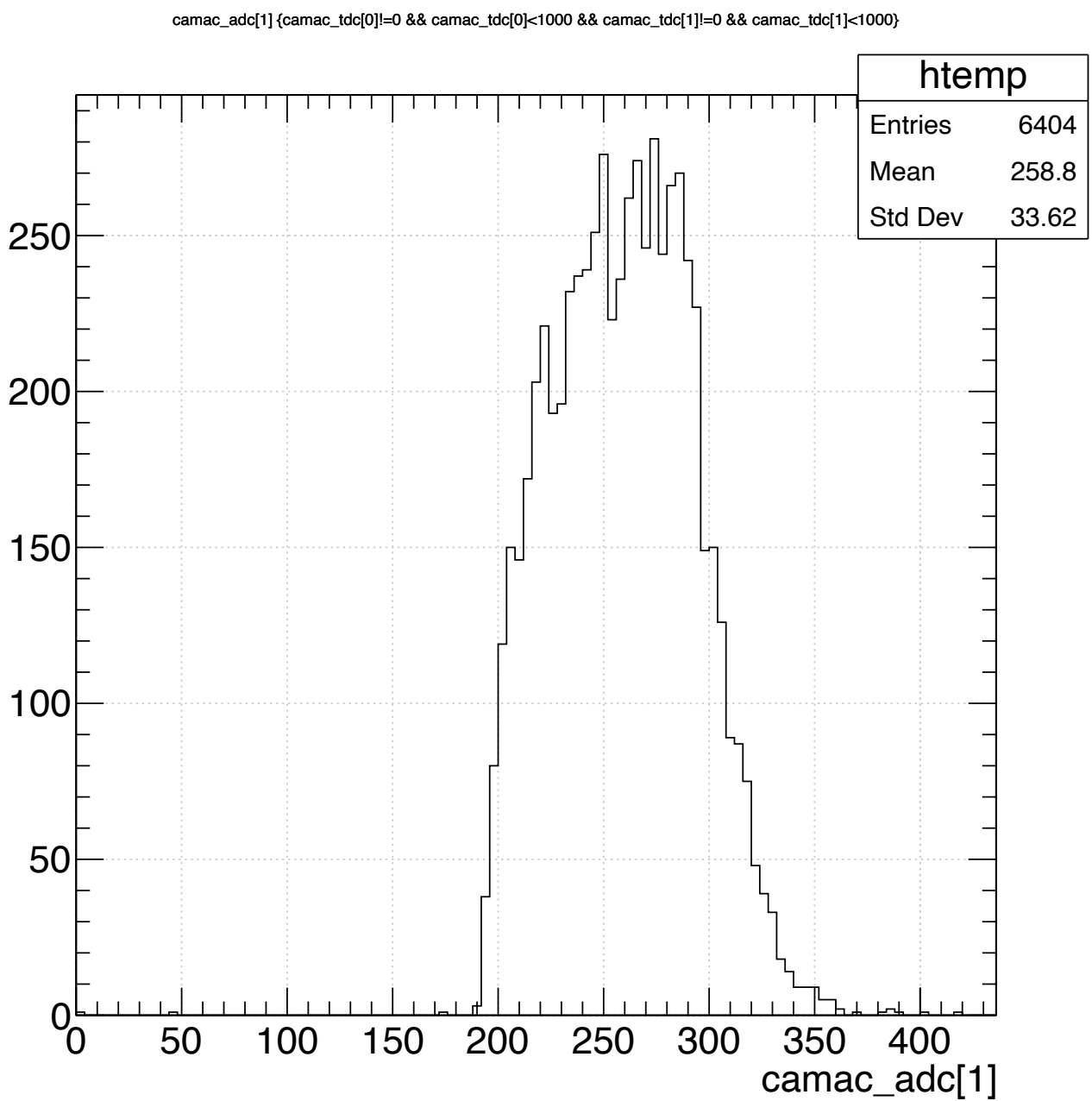


縦置きセットアップ, 解析, 外部トリガーデータ

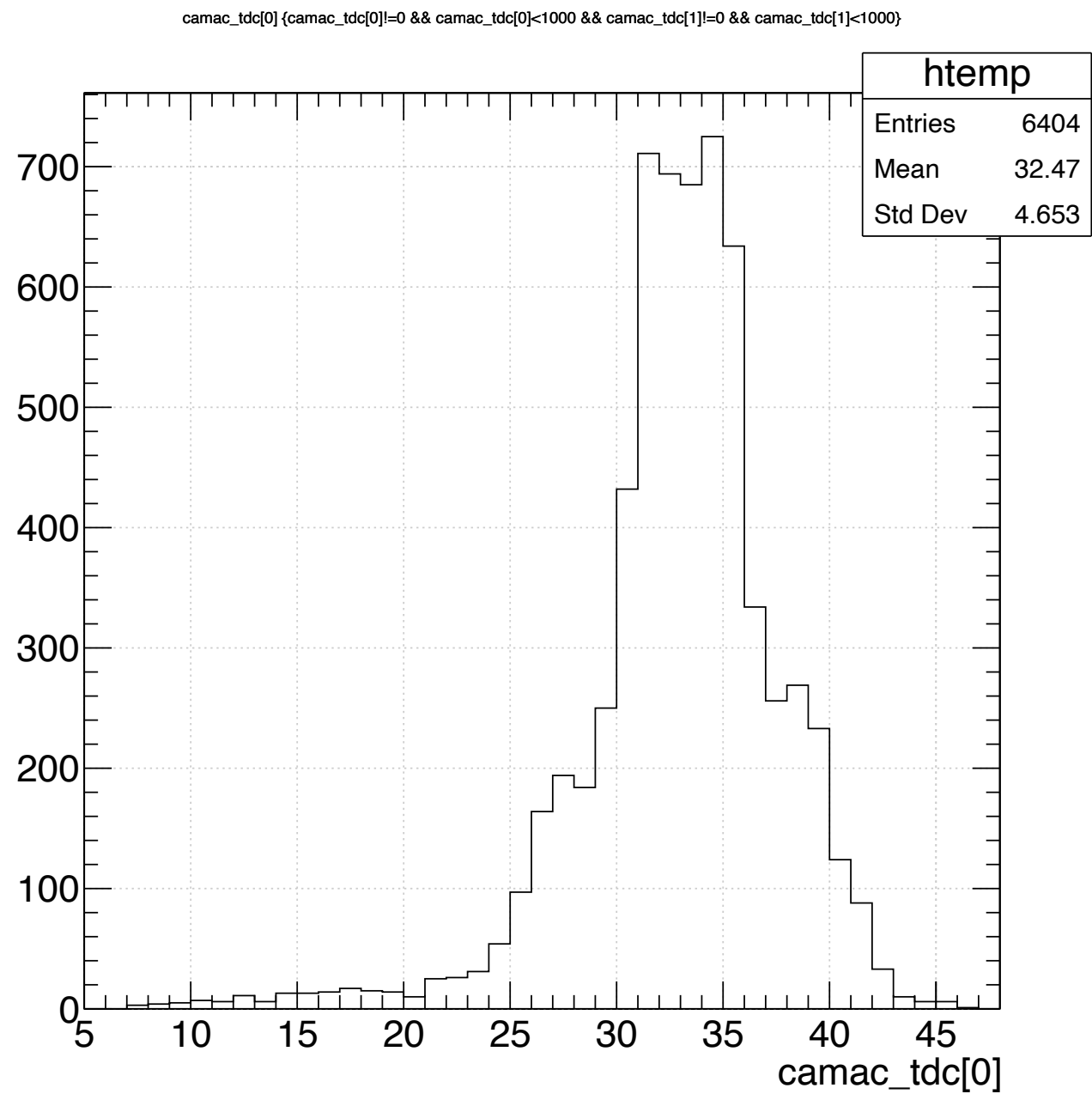
PMT の ADC 分布



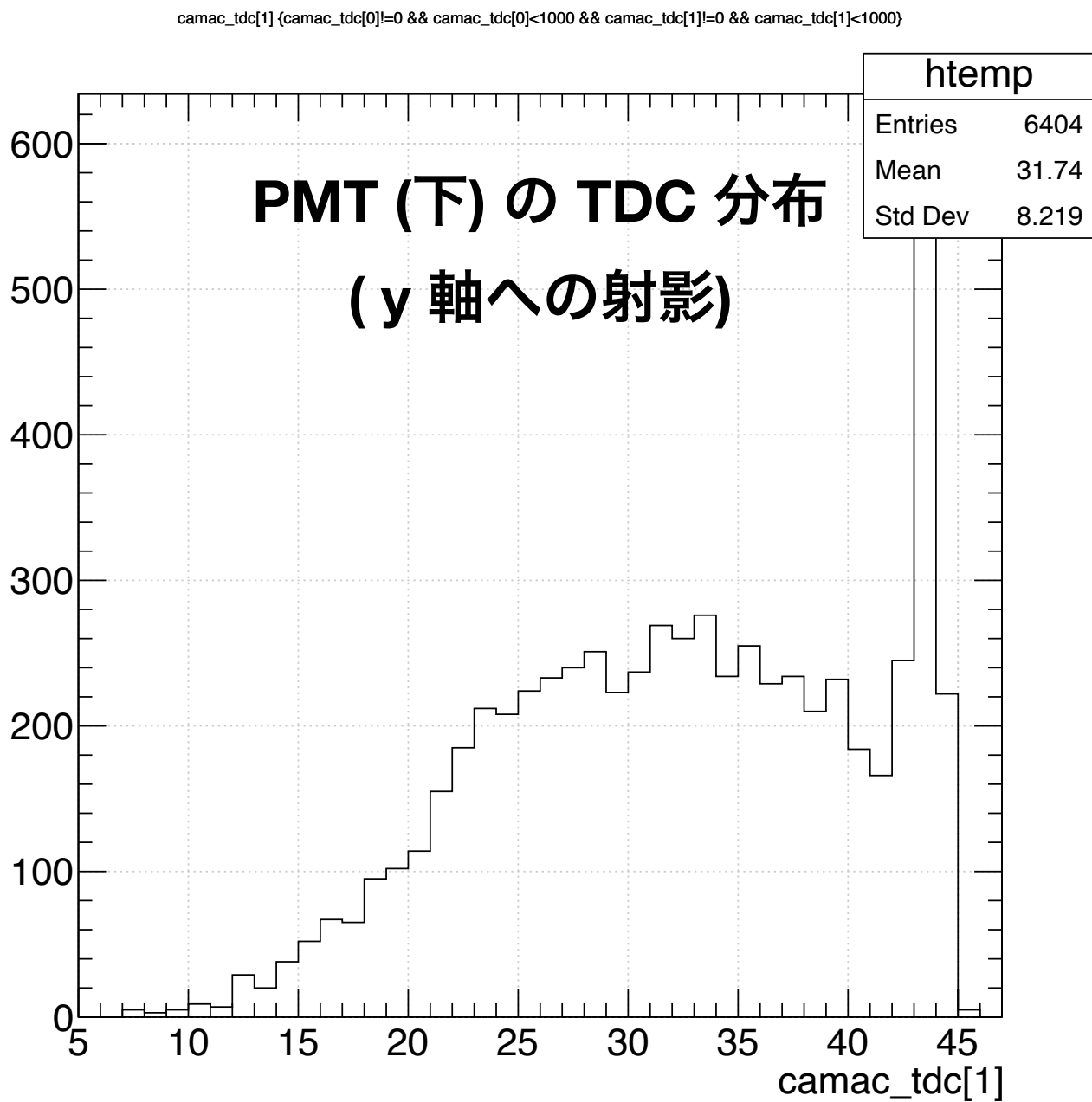
PMT (下) の ADC 分布
(y 軸への射影)



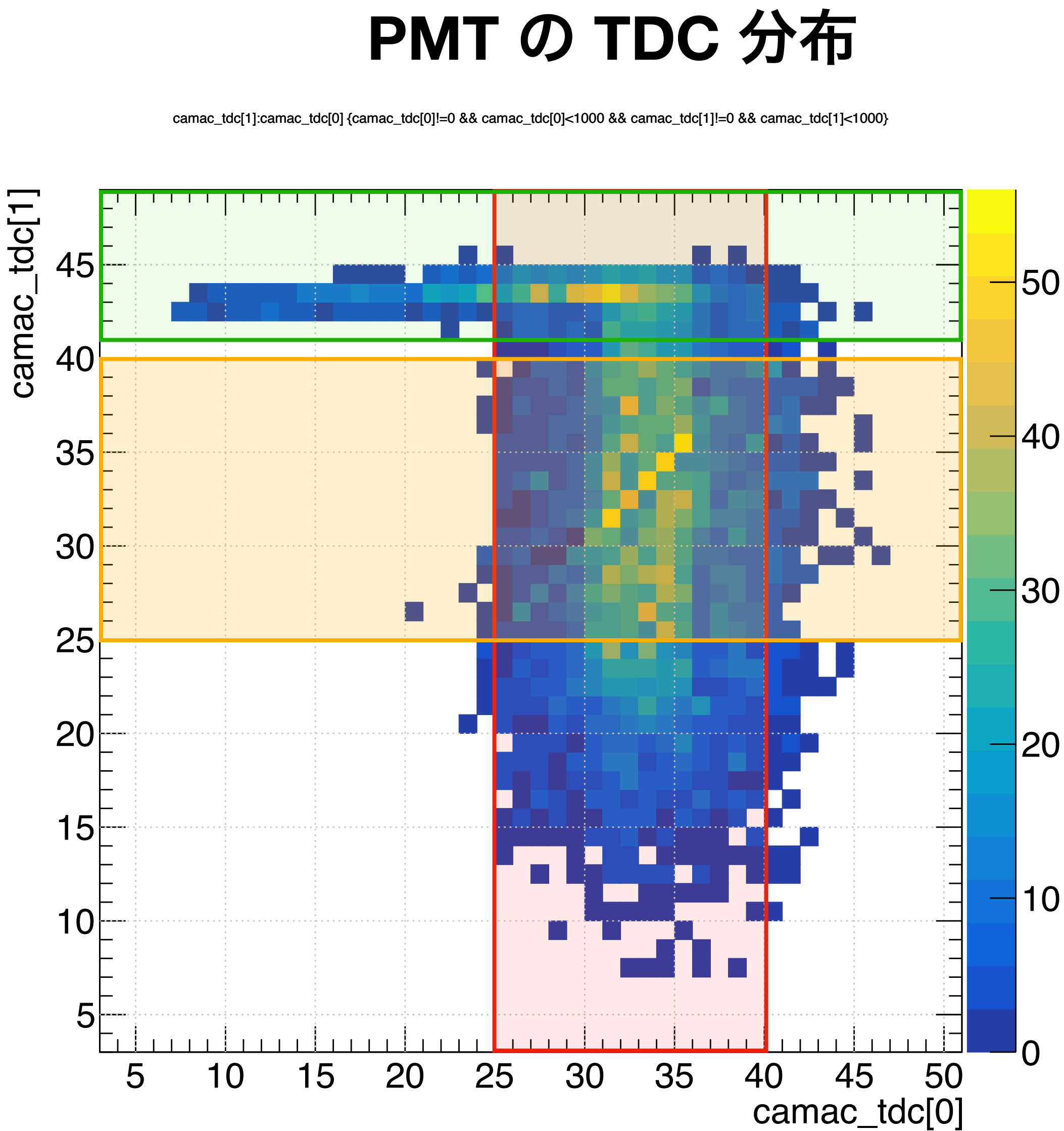
縦置きセットアップ, 解析, 外部トリガーデータ



PMT (上) の TDC 分布
(x 軸への射影)

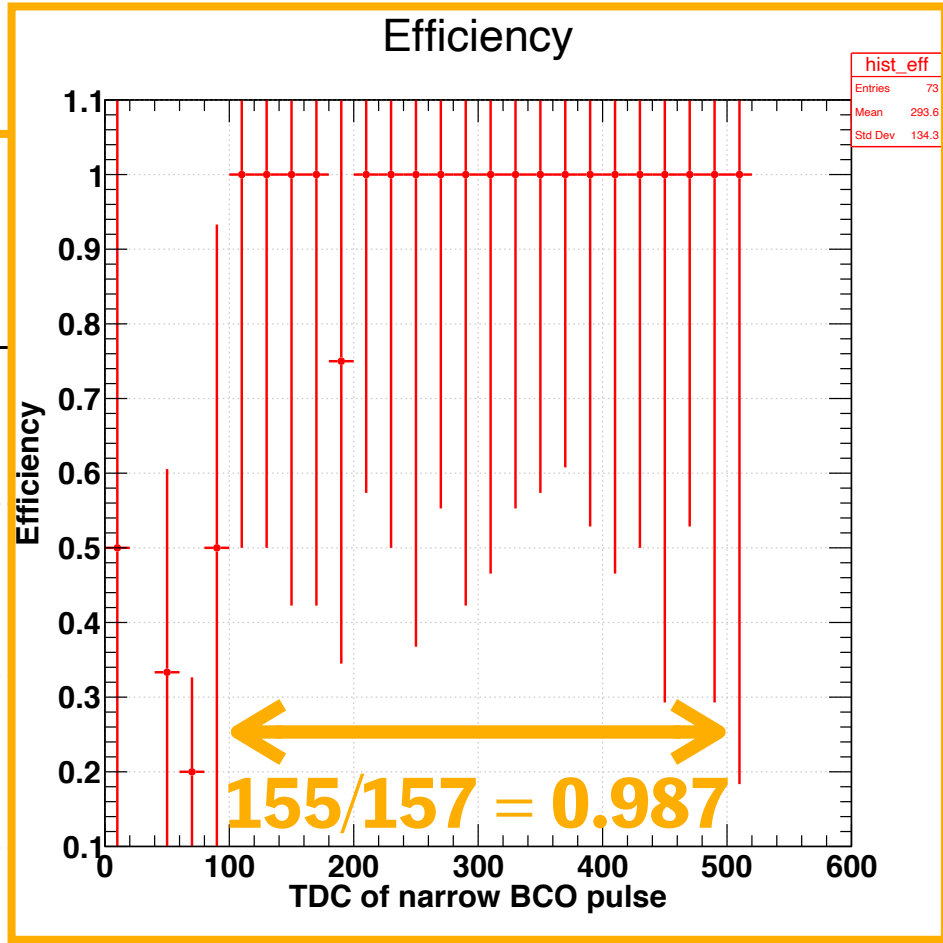
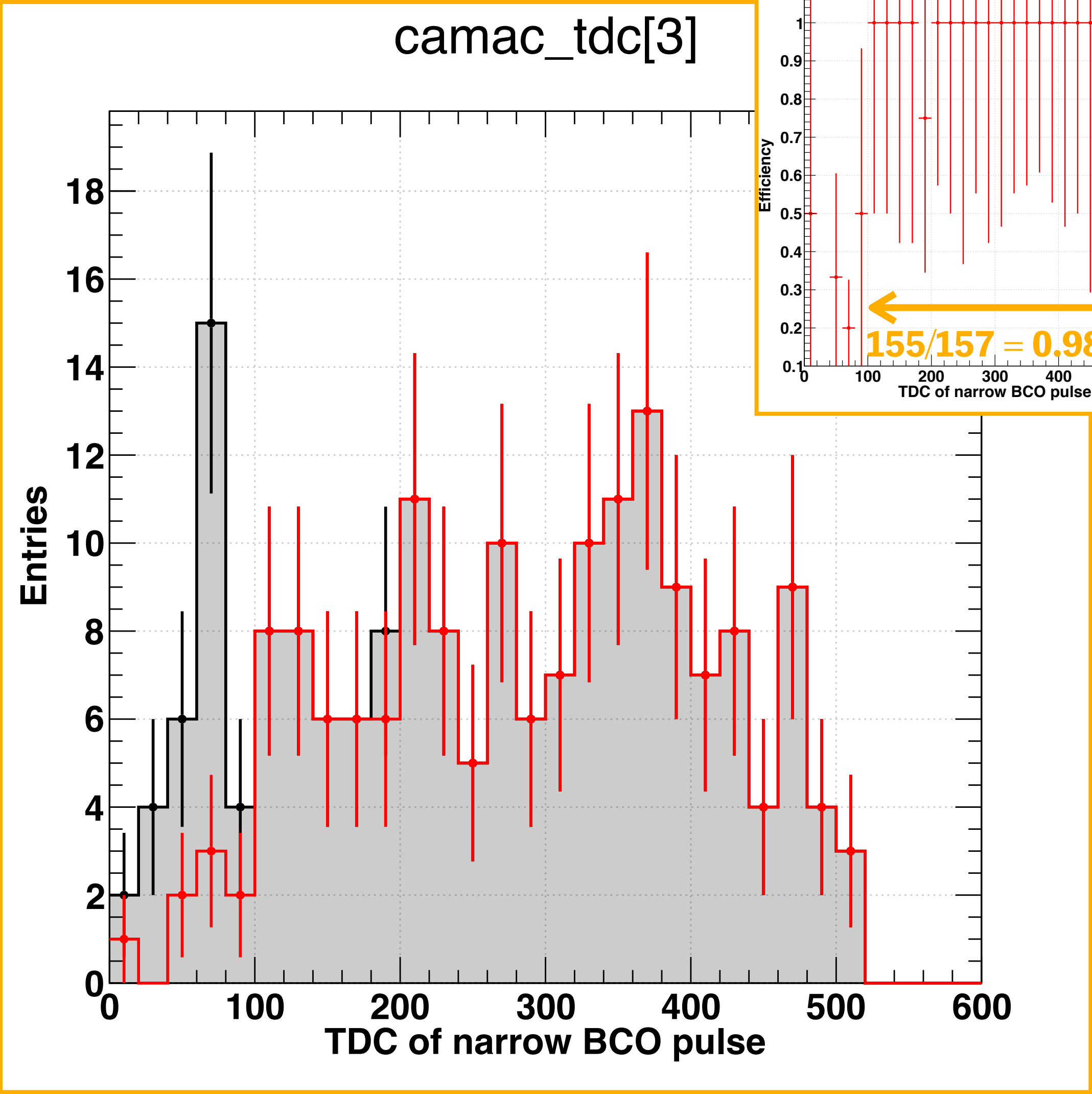
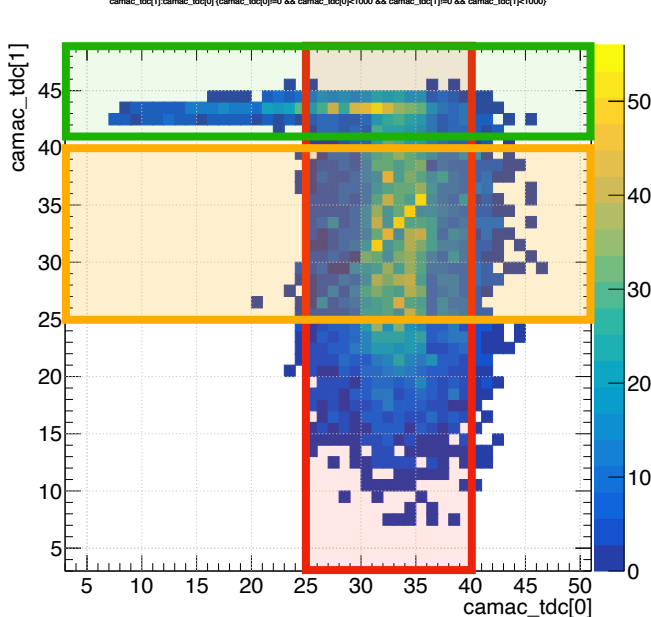


PMT (下) の TDC 分布
(y 軸への射影)



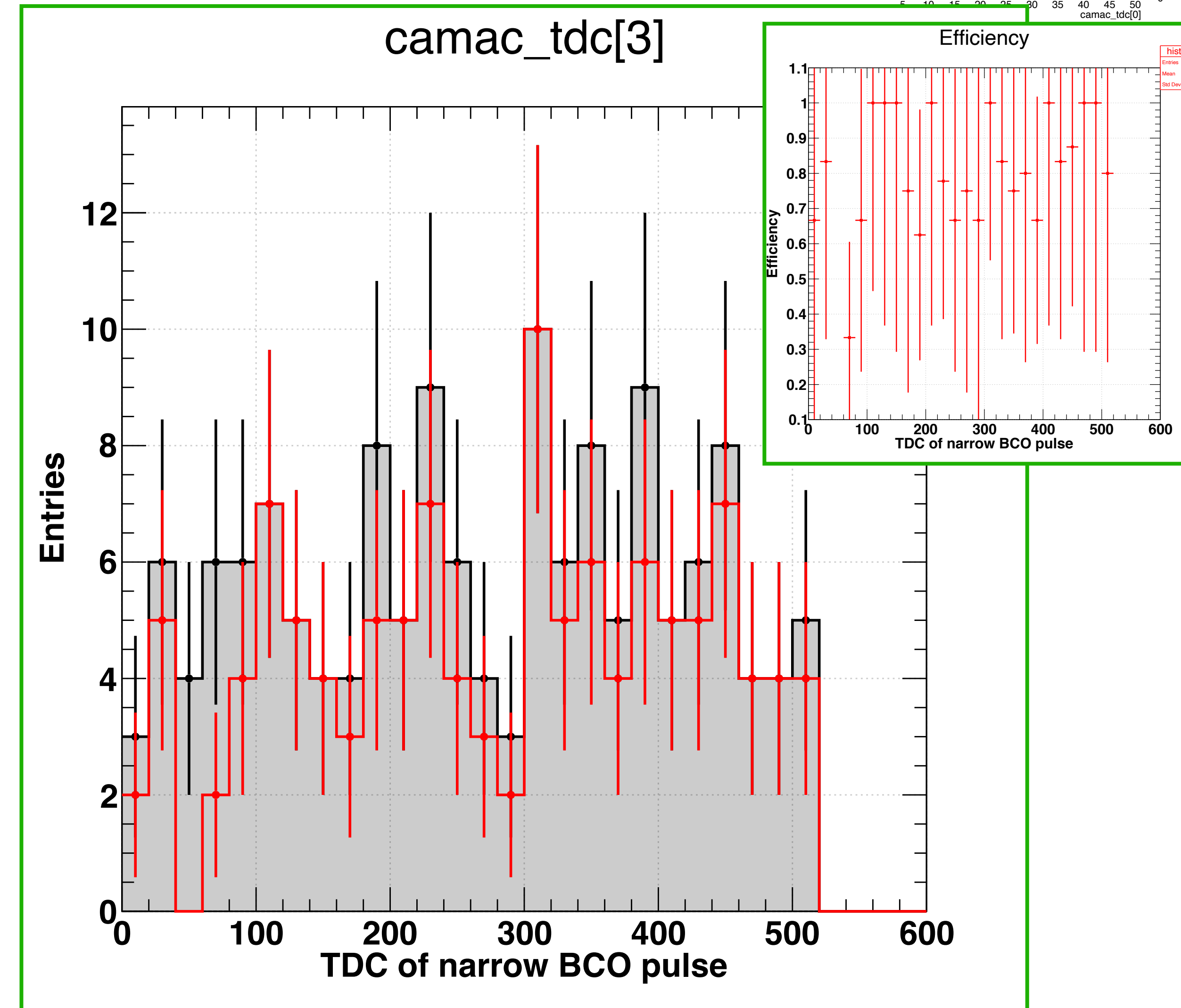
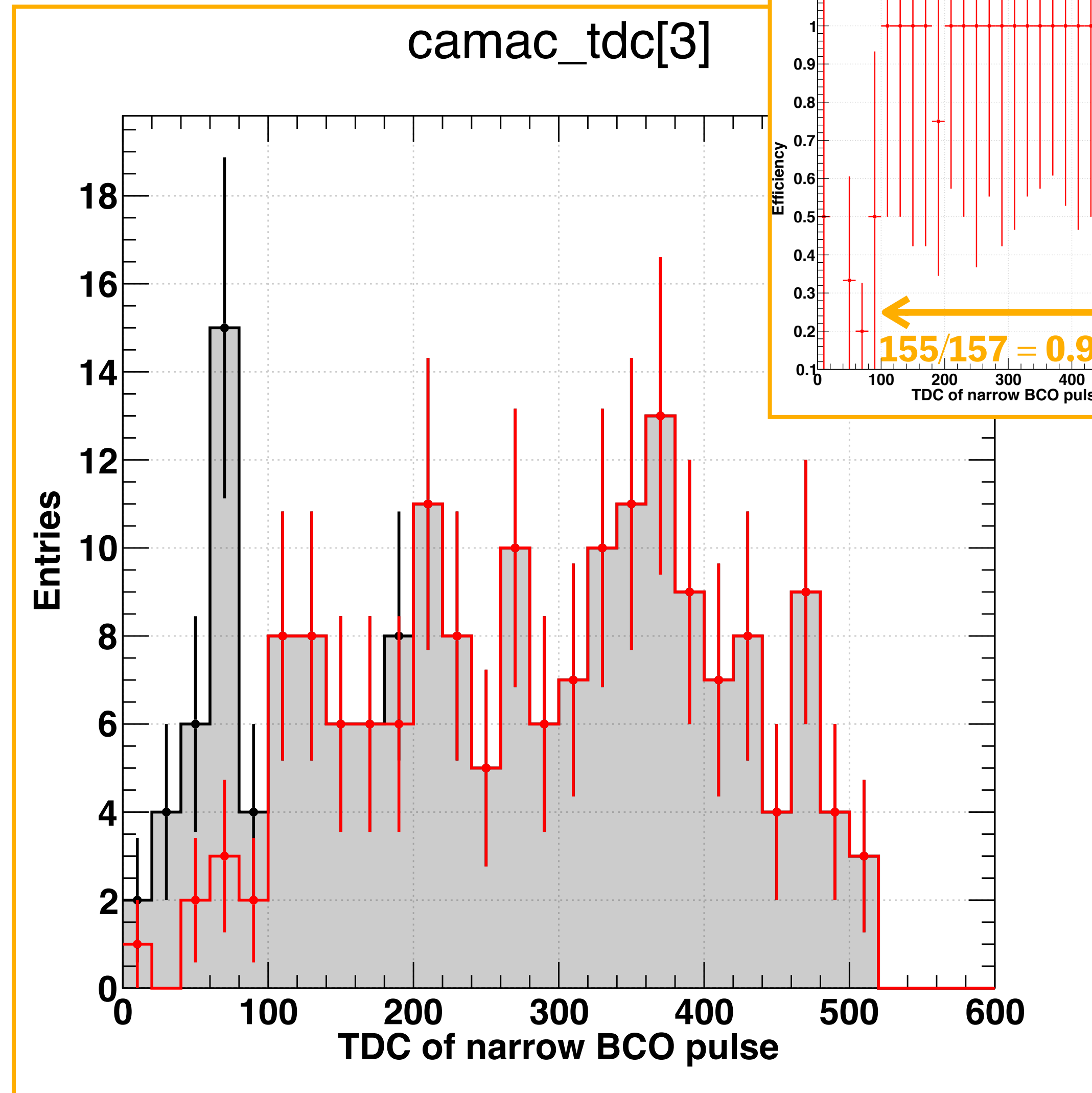
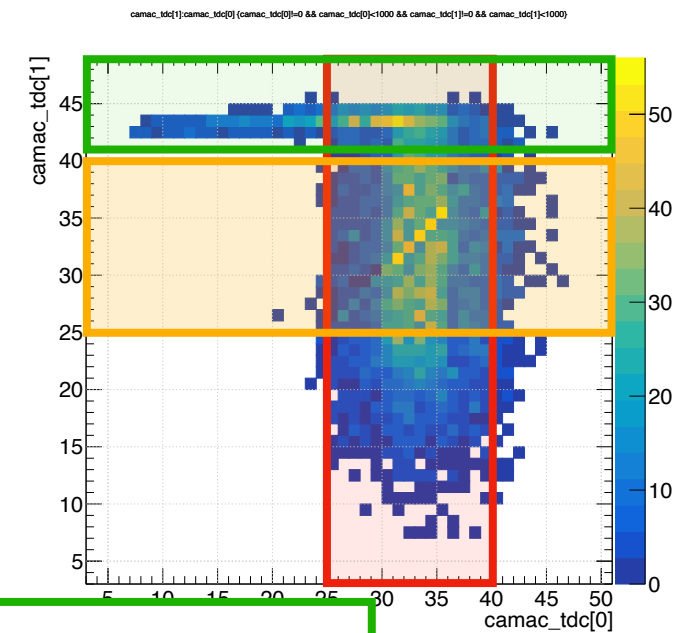
解析, 検出効率

検出効率 = $\frac{\text{INTT へのヒットがある外部トリガーイベントの数}}{\text{外部トリガーイベントの数}}$



解析, 検出効率

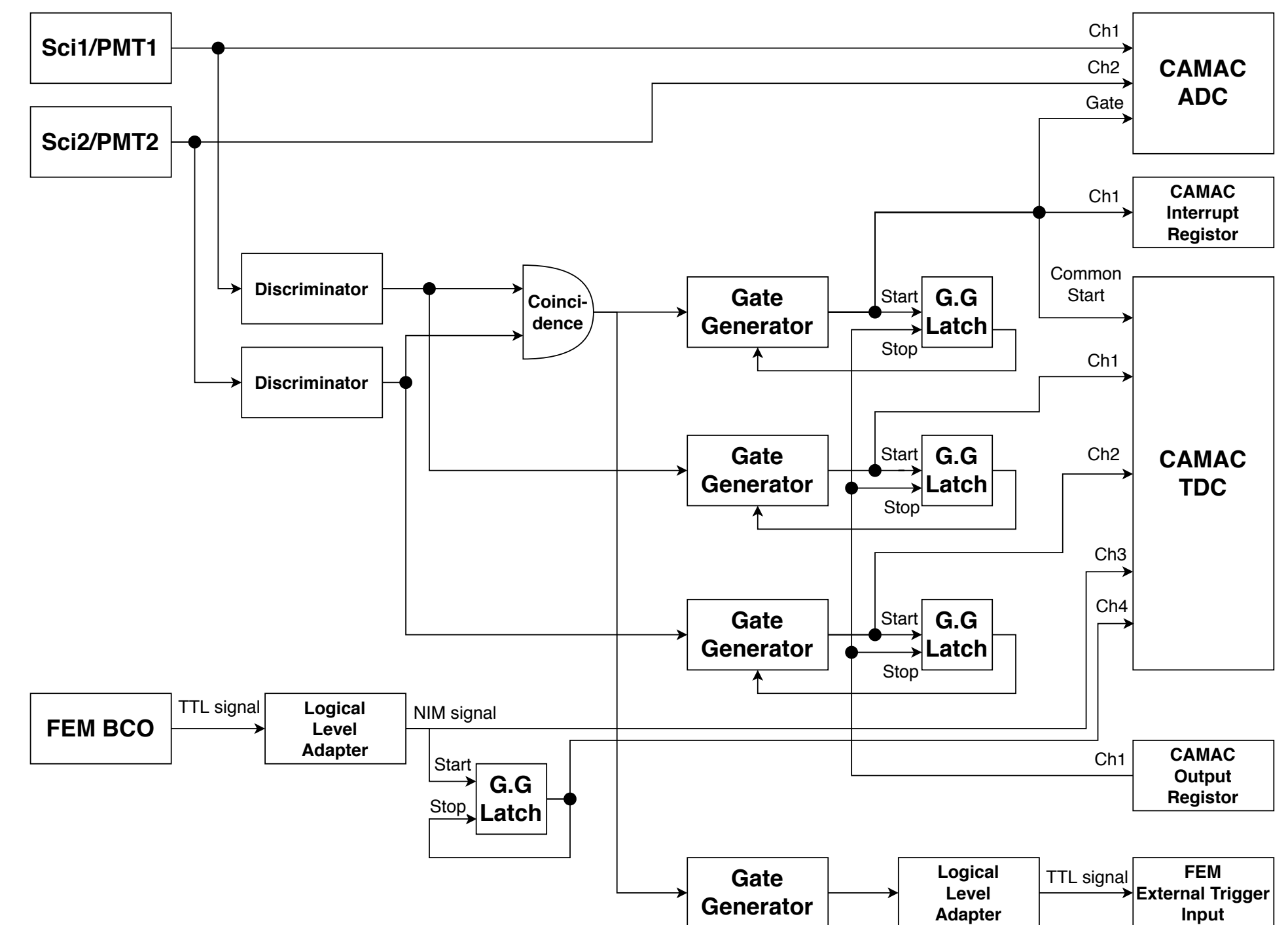
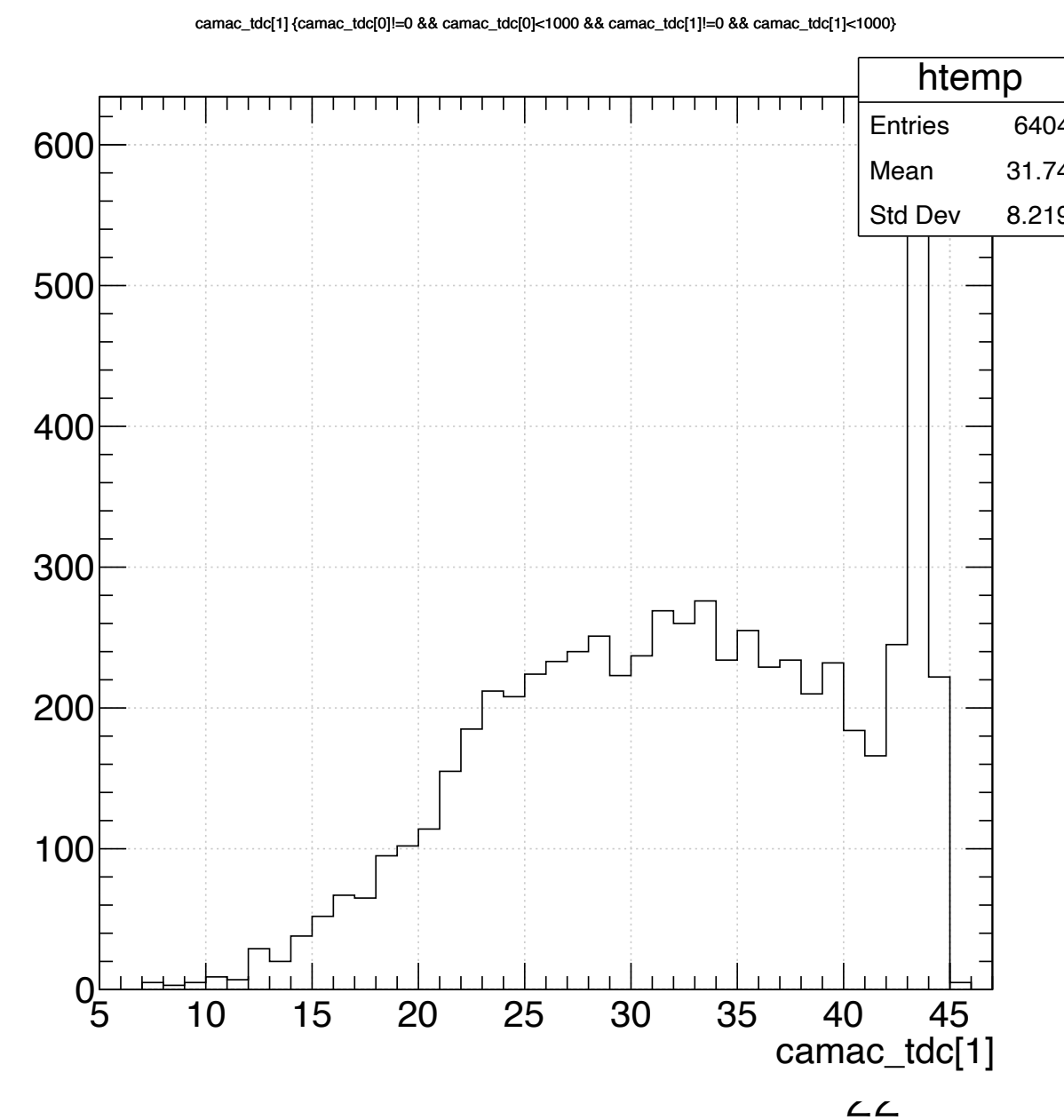
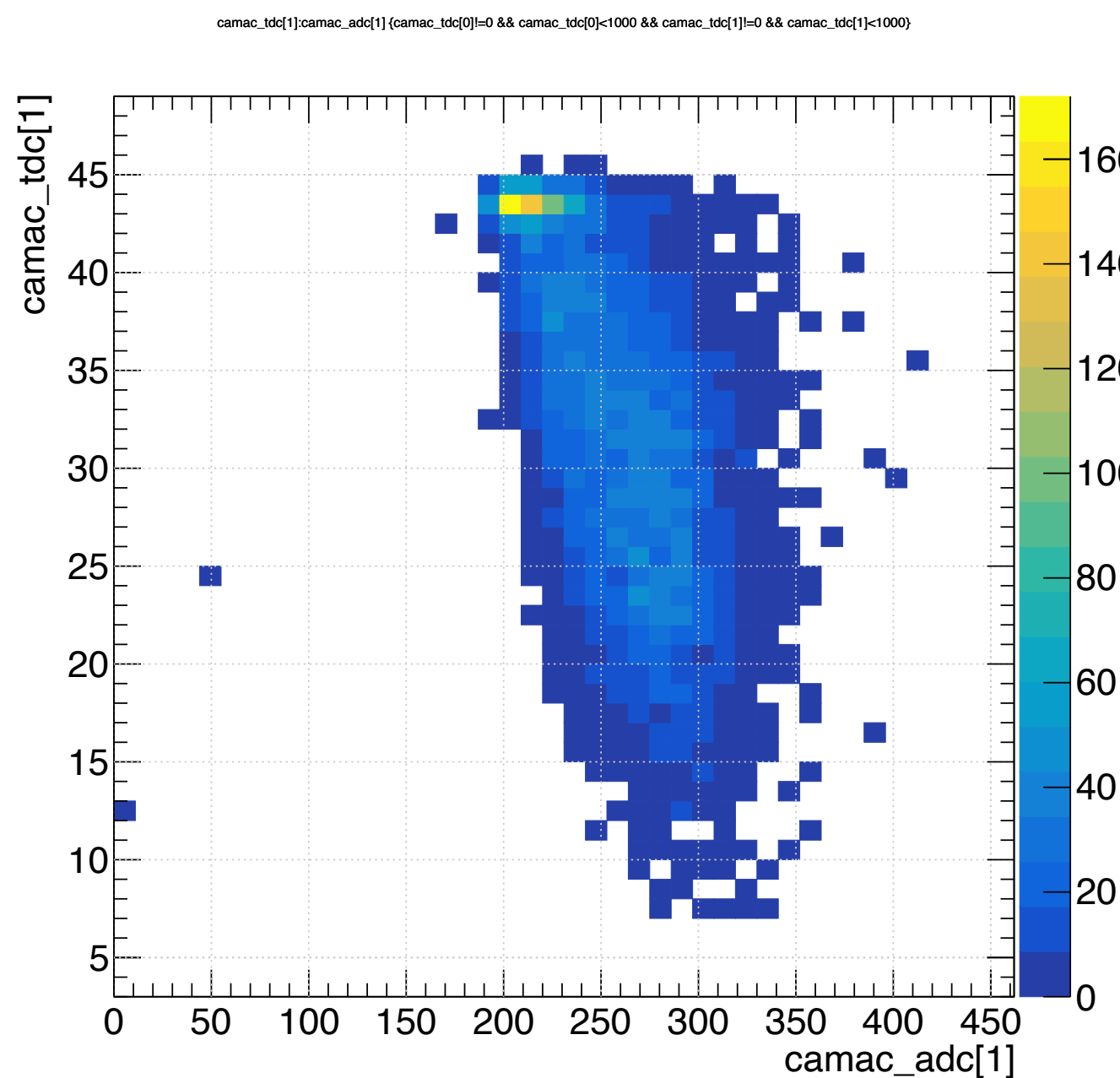
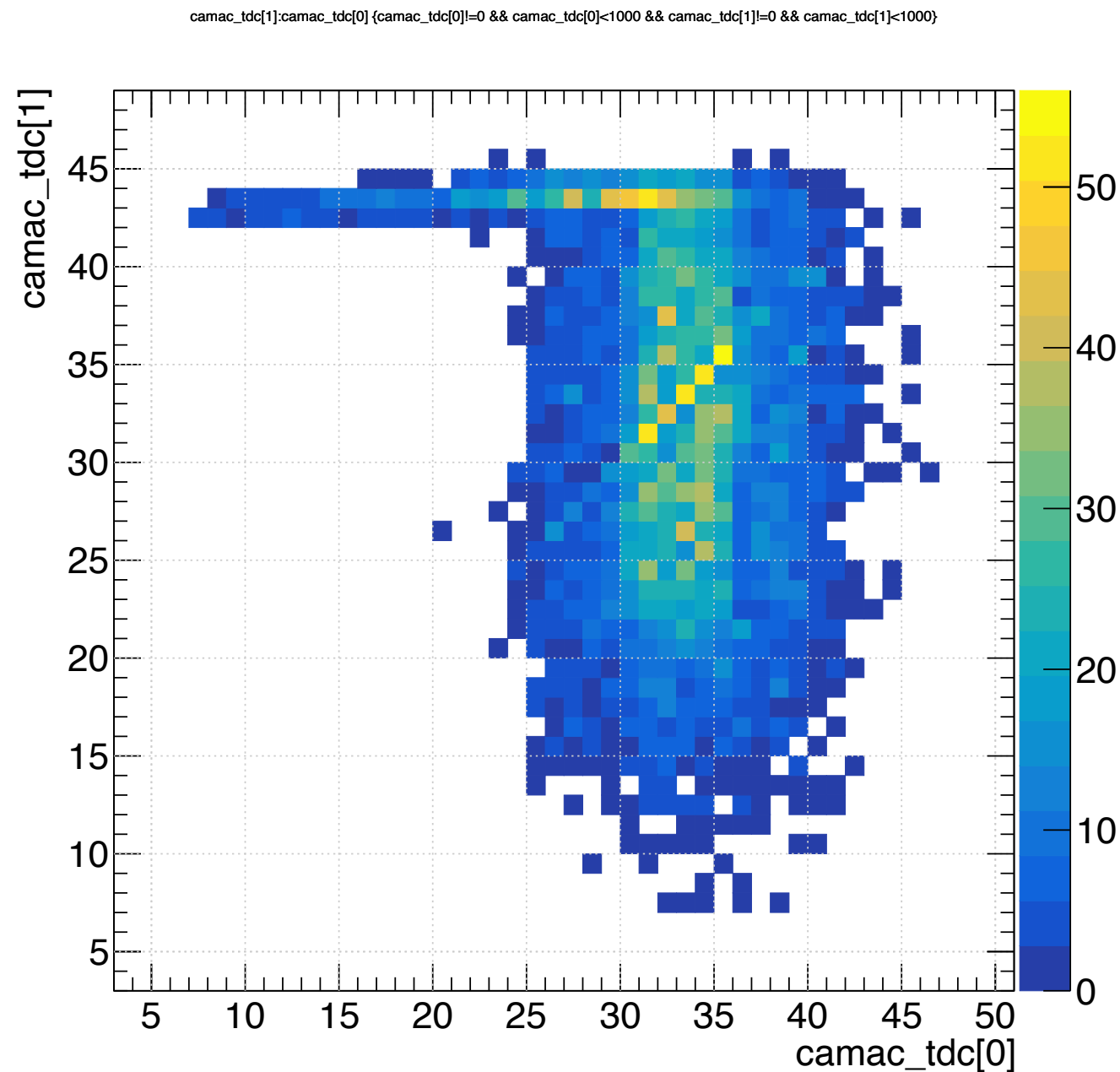
$$\text{検出効率} = \frac{\text{INTT へのヒットがある外部トリガーイベントの数}}{\text{外部トリガーイベントの数}}$$



解析, PMT (下) の TDC 分布

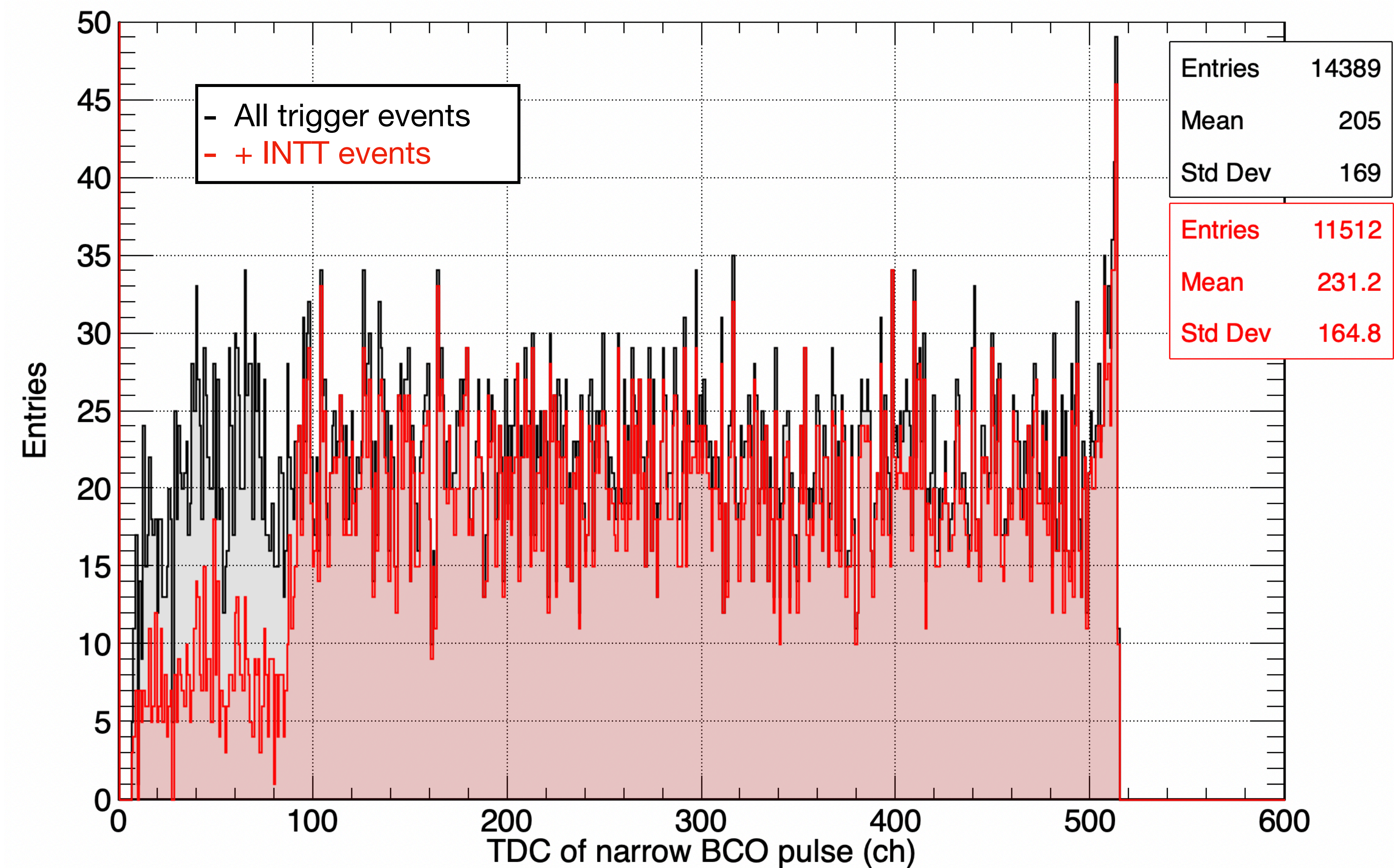
PMT (下) の TDC 分布は . . .

- 2 成分あるように見える
- ADC と相関がある
- PMT (上) の TDC と相関がありそう
- CAMAC TDC モジュールのチャンネルを変えても同じ構造を示す
- 異なる NIM gate generator を使用しても同じ構造を示す
- PMT を NIM clock の偽信号にしても同じ構造が得られる



バックアップ

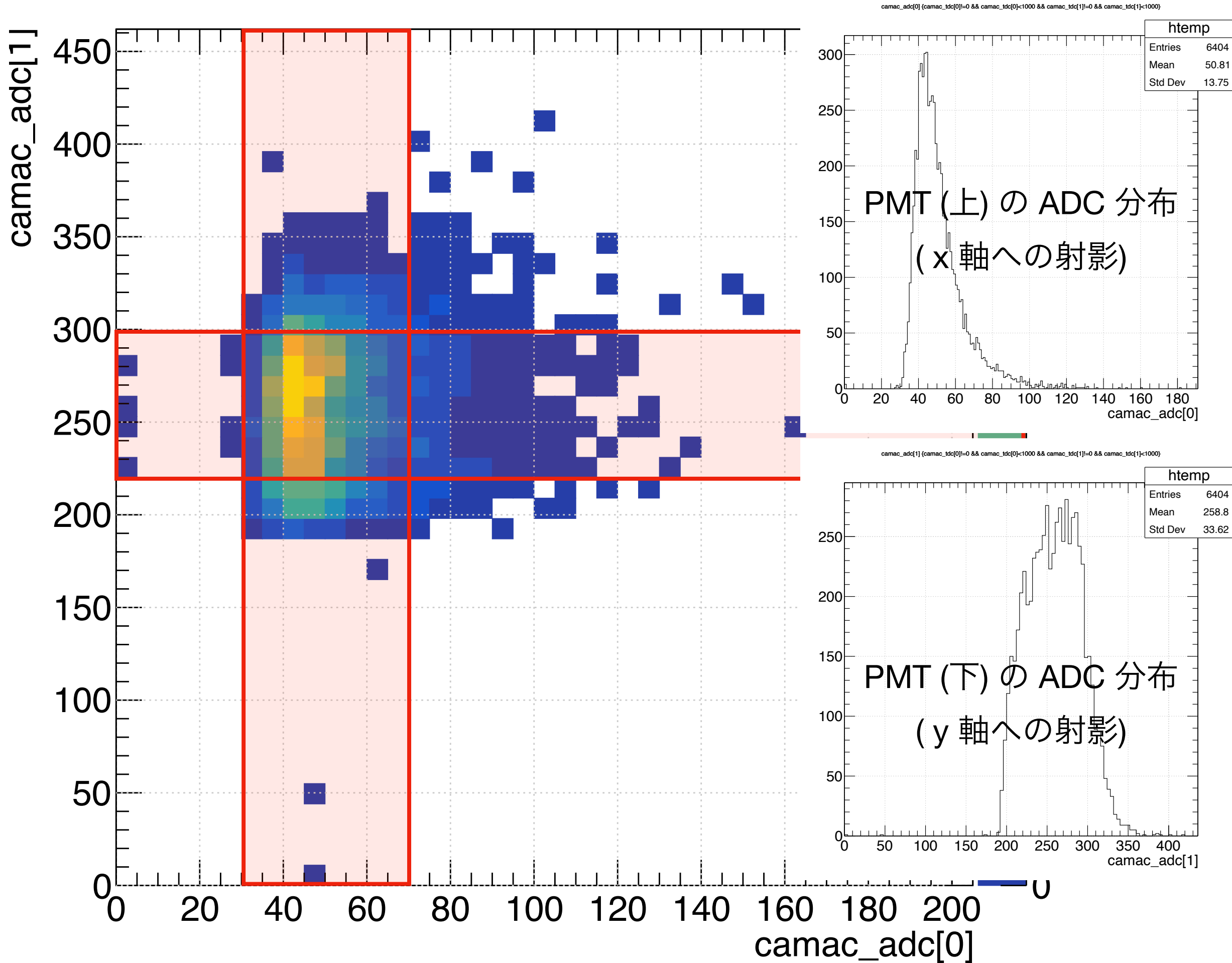
解析, 得られたイベント



縦置きセットアップ, 解析, 外部トリガーデータ

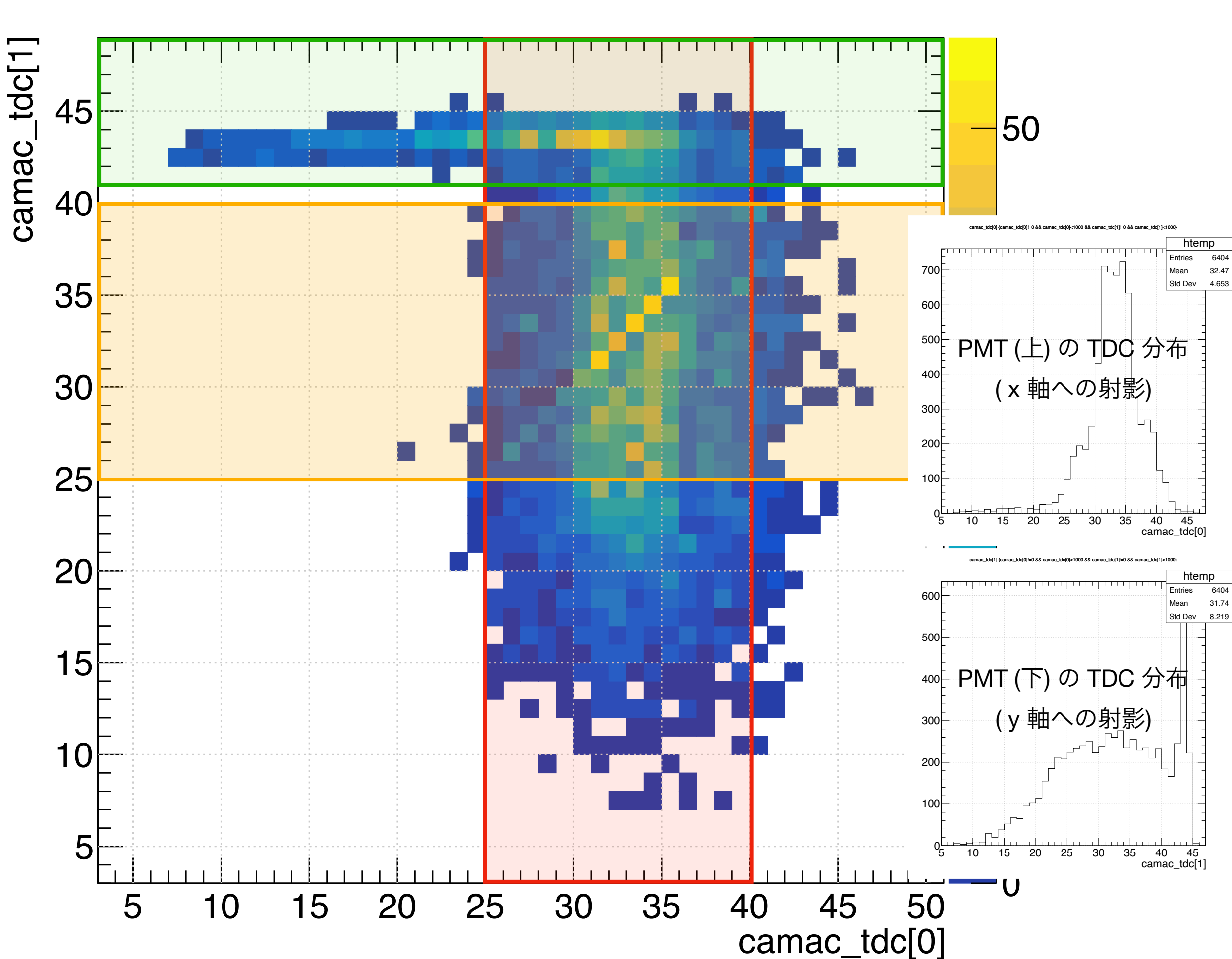
PMT の ADC 分布

camac_adc[1]:camac_adc[0] {camac_tdc[0]!=0 && camac_tdc[0]<1000 && camac_tdc[1]!=0 && camac_tdc[1]<1000}

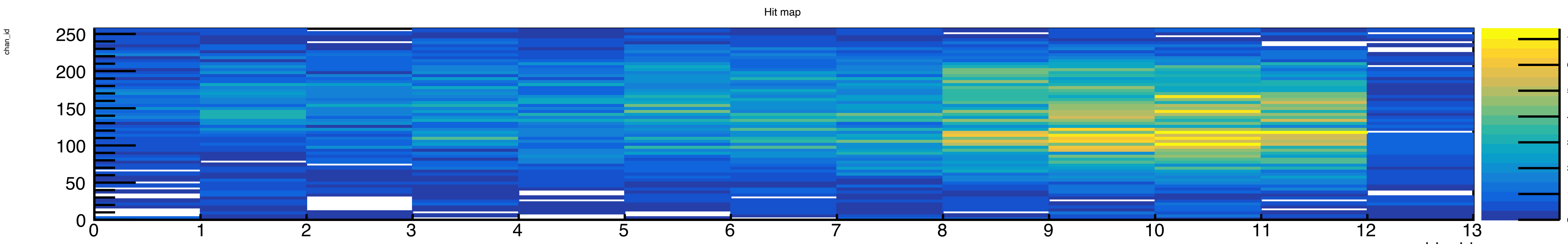


PMT の TDC 分布

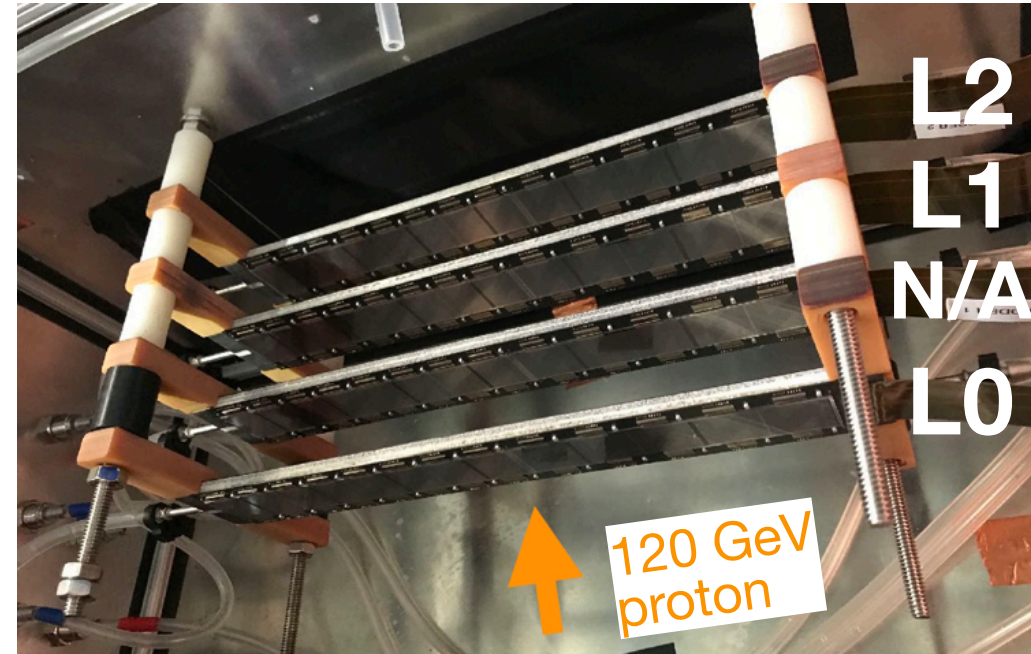
camac_tdc[1]:camac_tdc[0] {camac_tdc[0]!=0 && camac_tdc[0]<1000 && camac_tdc[1]!=0 && camac_tdc[1]<1000}



縦置きセットアップ, ヒットマップ

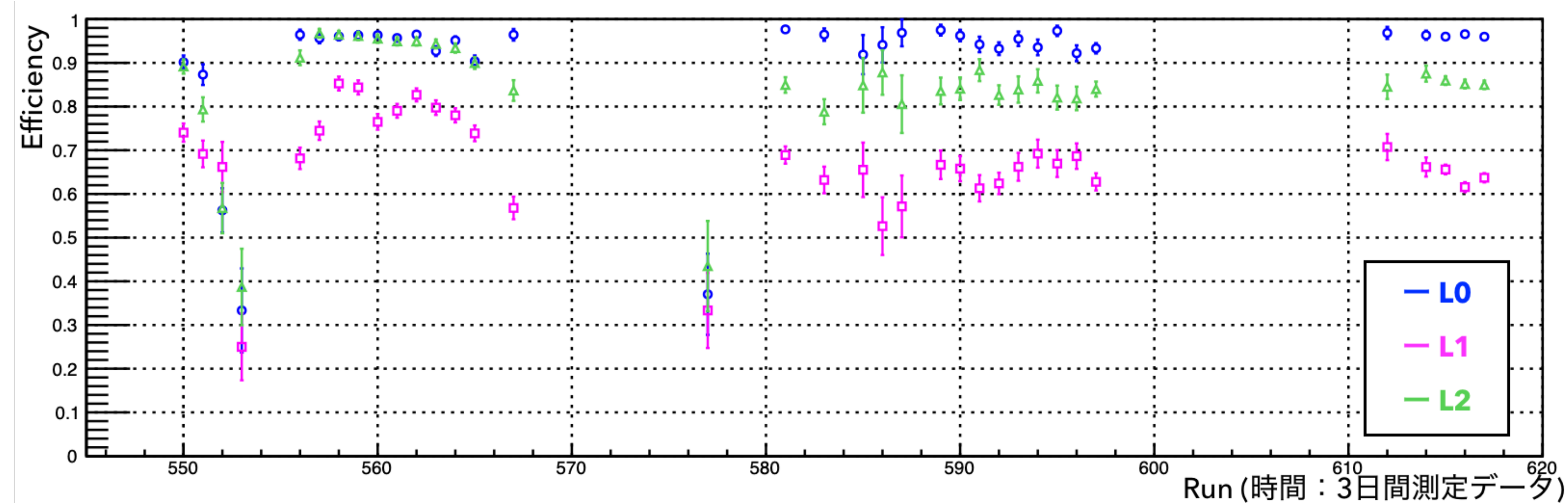
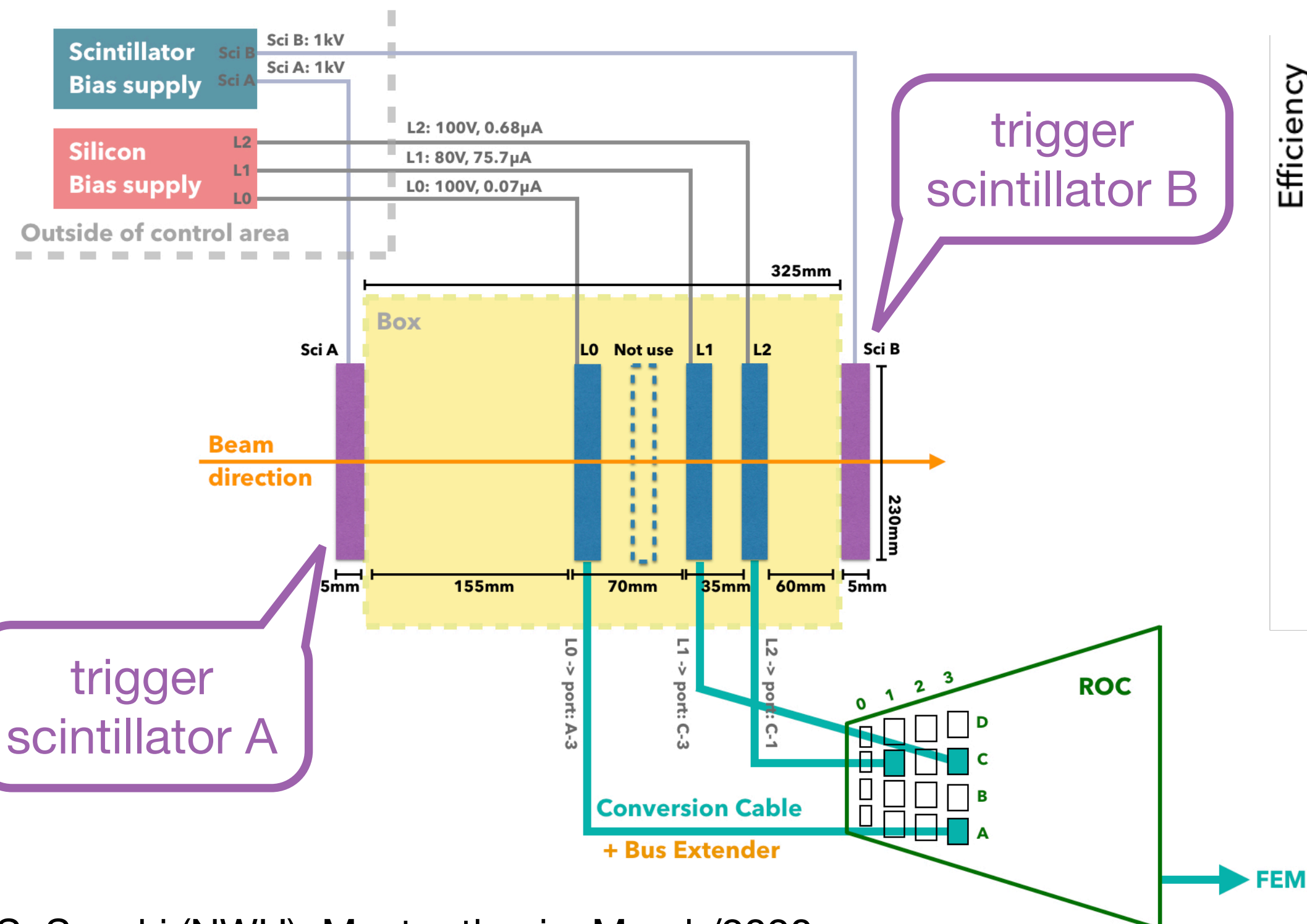


Motivation: Detector efficiency from the test beam experiment in 2019

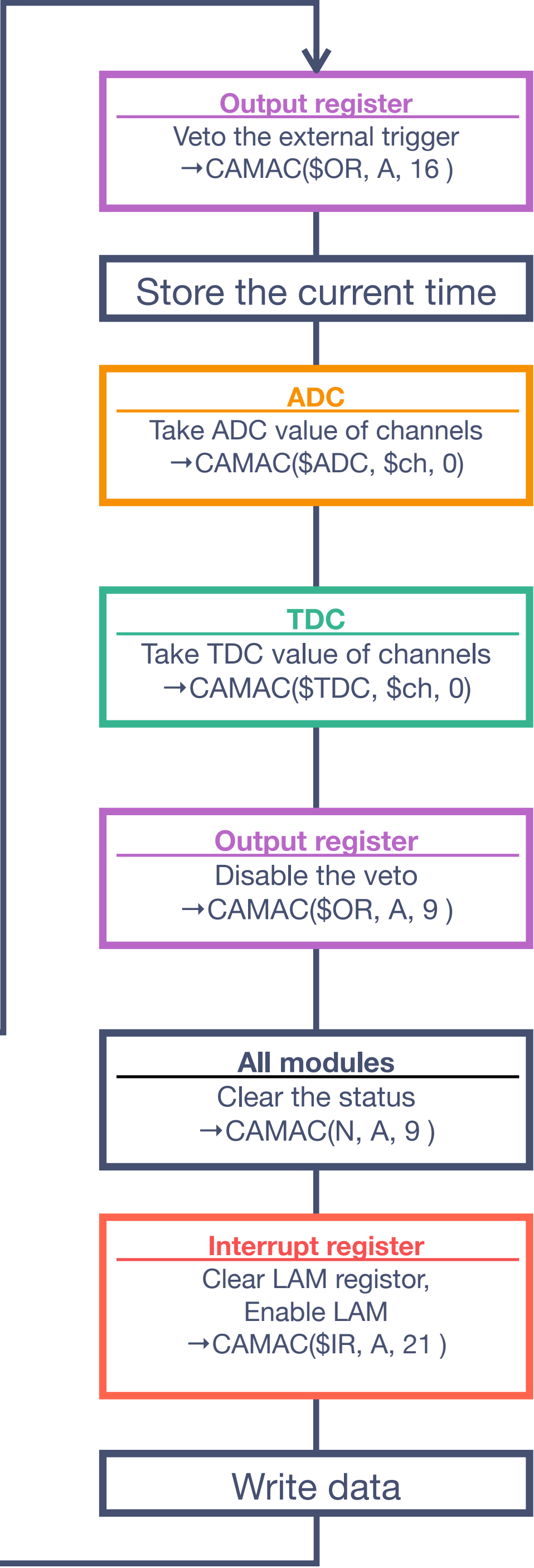
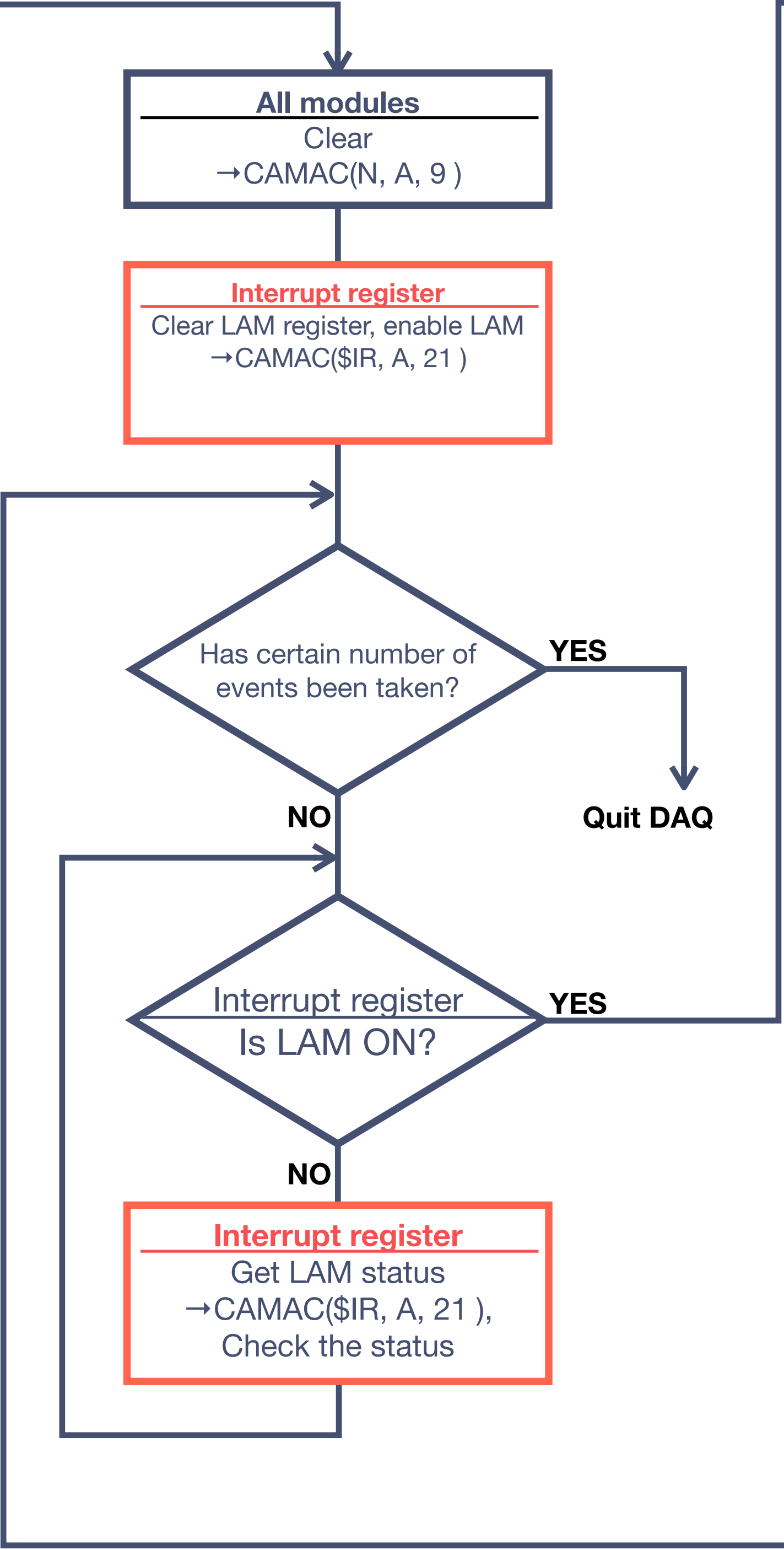
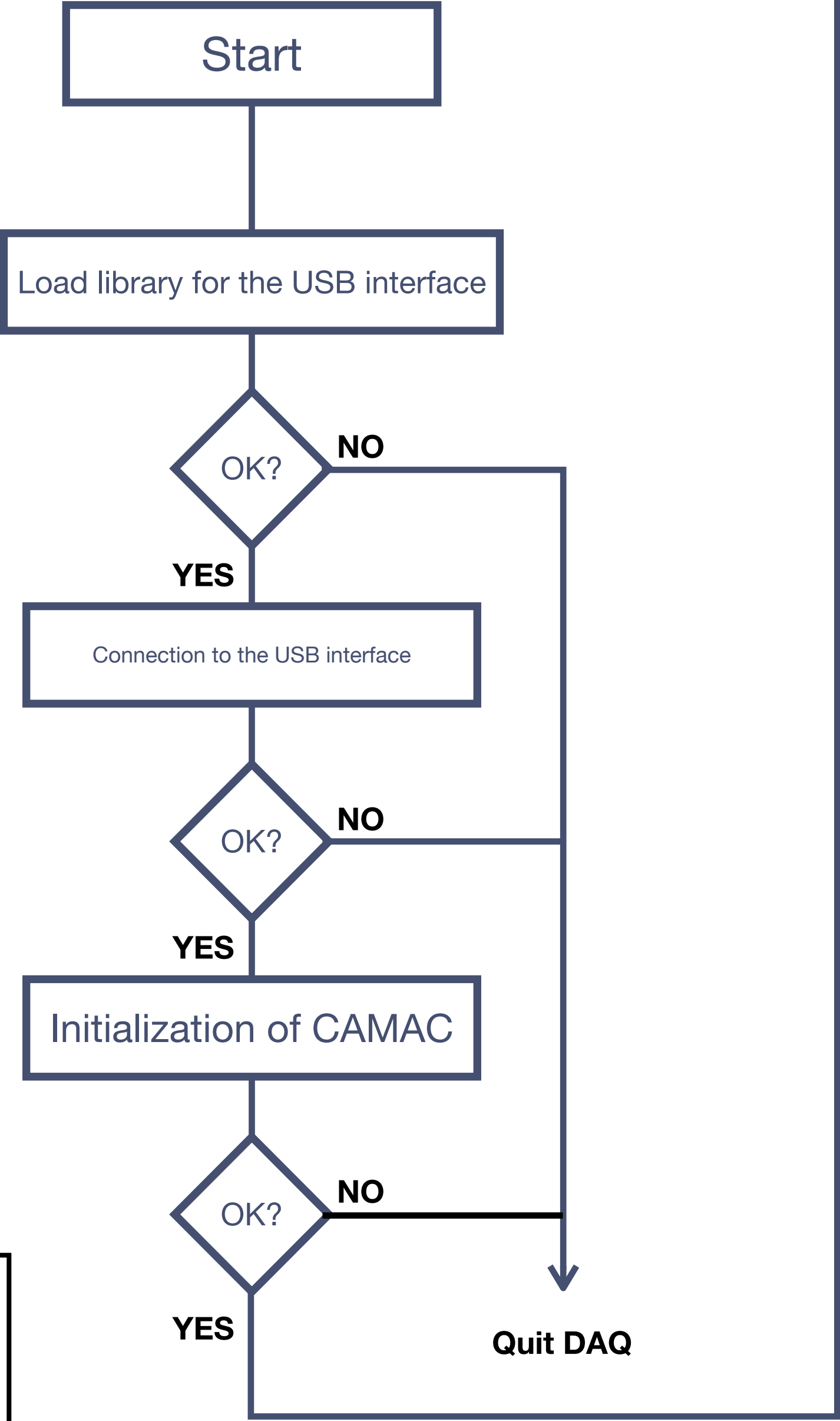
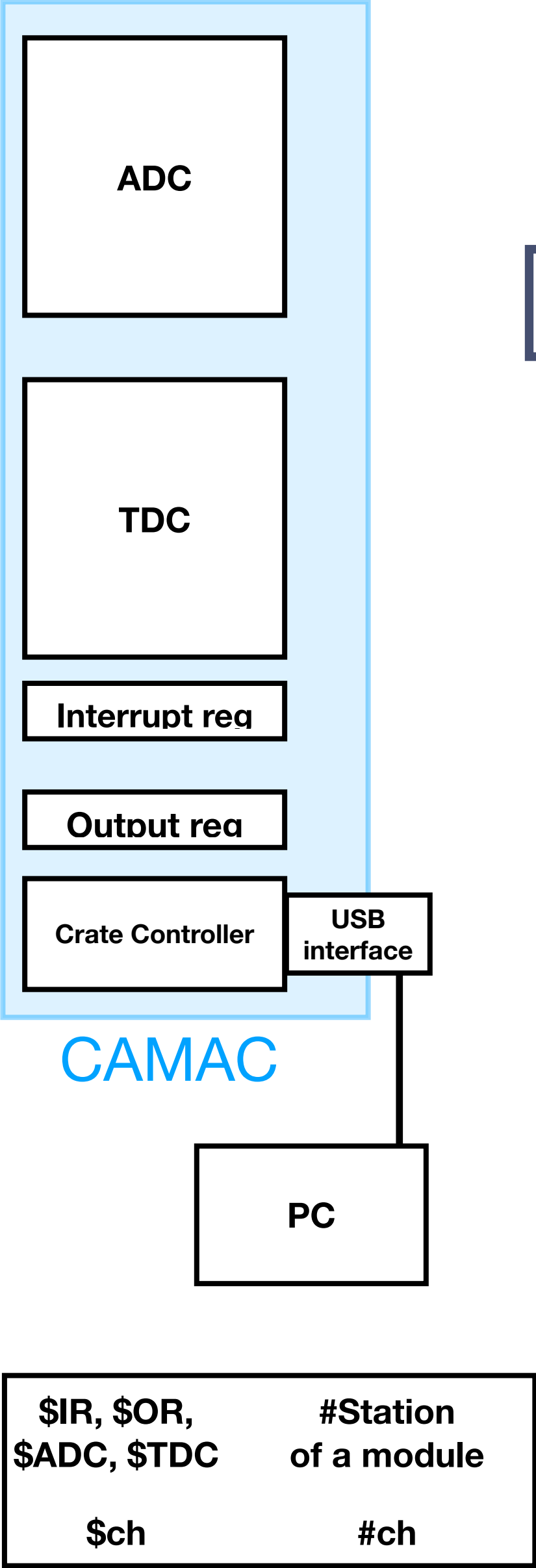


Test beam experiment@FNAL on June/2019:

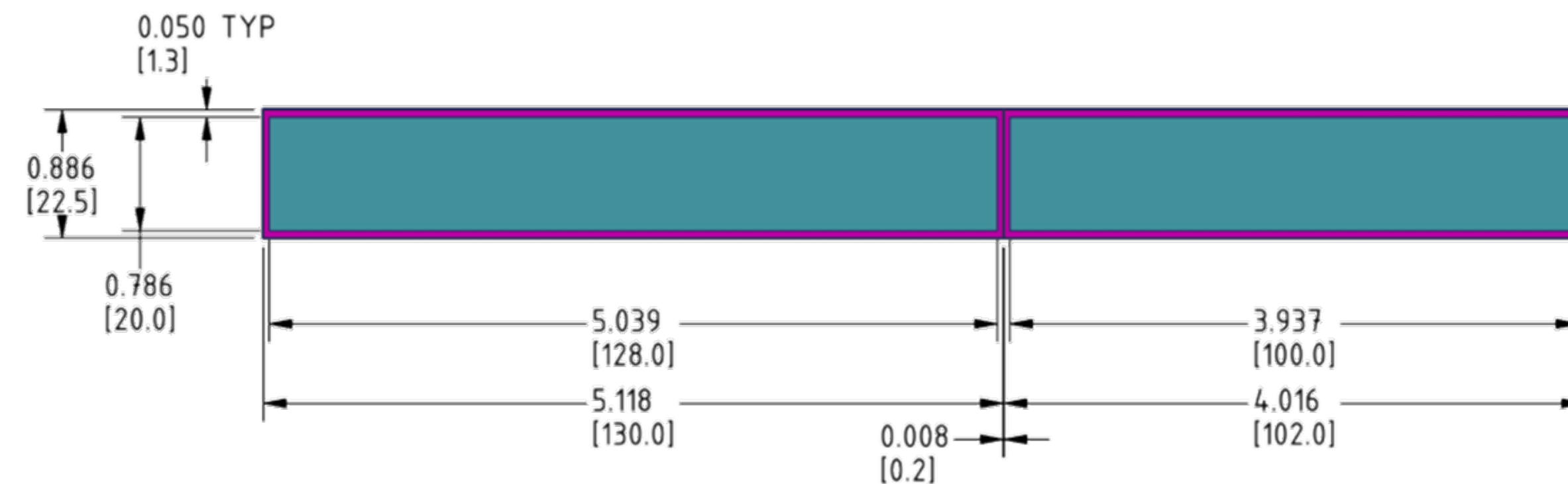
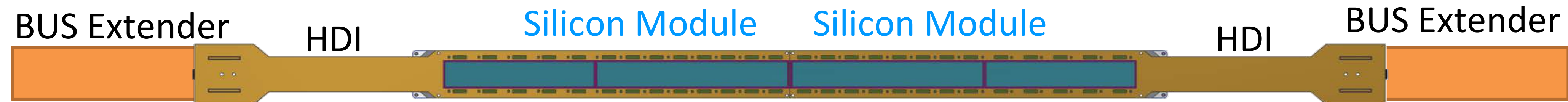
- Detection efficiency of a ladder $L = \frac{\text{\#events with hits on all ladders}}{\text{\#events with hits on ladders w/o } L}$
- 96% was achieved
 ← We believe that it must be almost 100%.



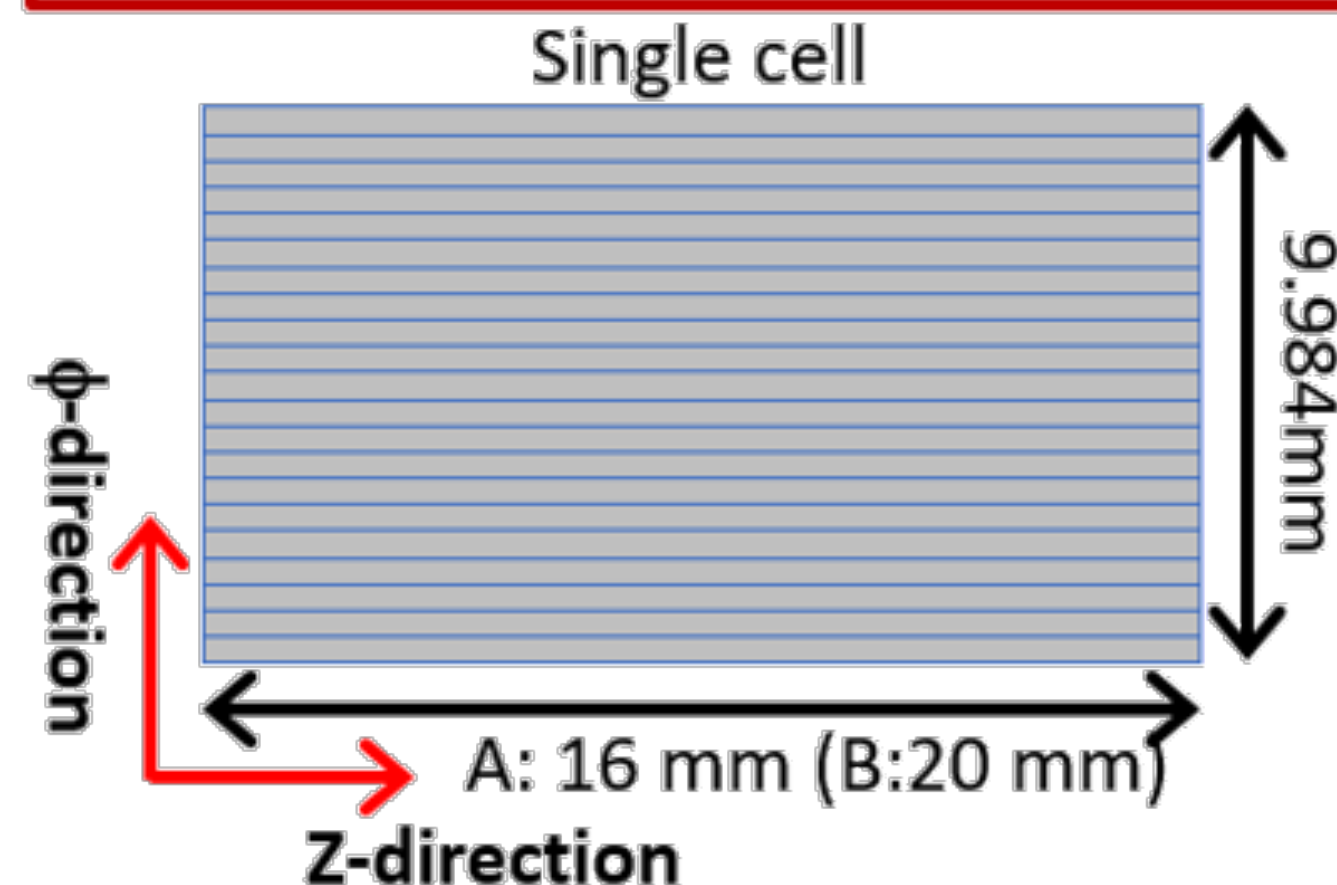
Flow of DAQ (old version)



Sensor Design

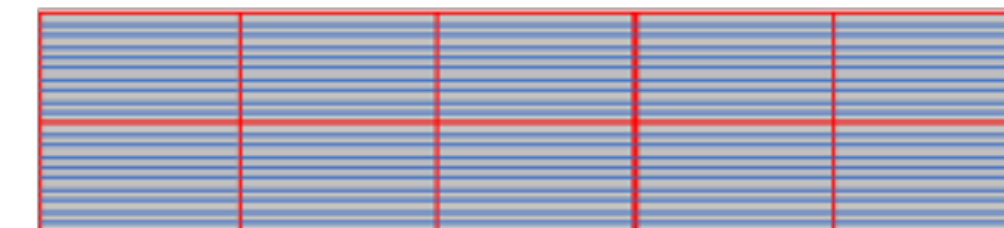


L1, L2, L3 Sensor design: better seg in ϕ



Type A: Single sensor = 8 x 2 cells

Type B: Single sensor = 5 x 2 cells



Thickness: 320 μ m

Pitch: 9.984 mm/128 = 78 μ m

Φ -length (single sensor) = 22.5 mm

F-length (active area) = 20.0 mm

Z-length type-A (single sensor) = 130.0 mm

Z-length type-A (active area) = 128.0 mm

Z-length type-B (single sensor) = 102.0 mm

Z-length type-B (active area) = 100.0 mm