

2021/08/10 INTT 日本語ミーティング

理研テストベンチでの Half entry 問題の検証 (6)

理研、RBRC

秋葉康之、中川格、糠塚元気

立教大学：

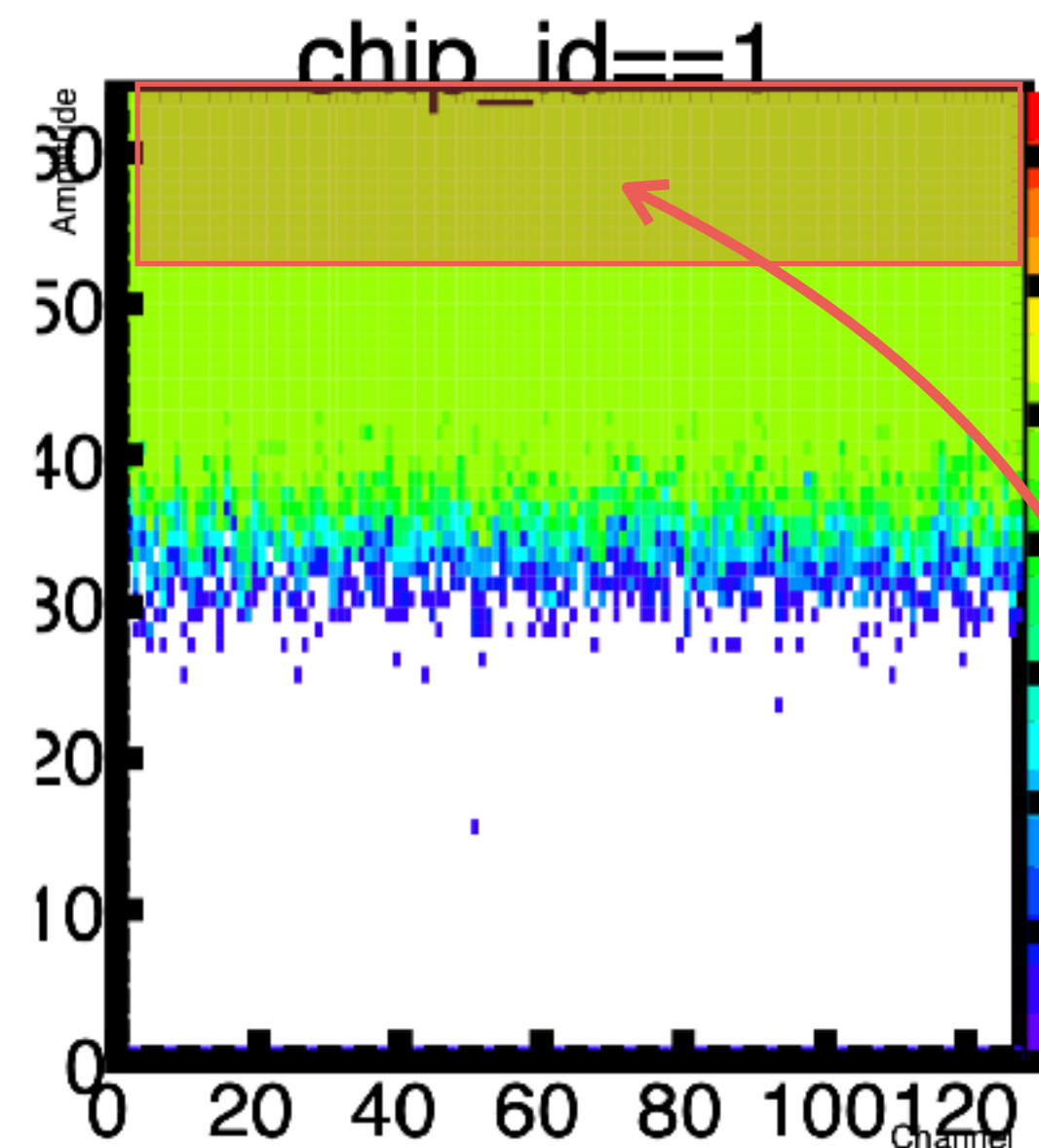
今井皓、中村友亮、中野元太

Calibration test 成功率

データ :

ladder	ROC	ROC port	Conv.	Bus	LVDS	
PPB2-L4S	NW1			なし	1	
	SW5	A1	L3	1.2m	2	
		A2		Prepro3	3	
		A3		1.2m	4	
	NE2	C1	S8	Prepro4	5	
		C2		1.2m	6	
		C3		Prepro5	7	
		7				8

ROC	port	LVDS = 1 mA	2	3	4	5	6	7	8
NW1	A2		3						
NW1	C3		29		20				
SW5	A1		11						
SW5	A2	56	56		50				102
SW5	A3		3						
SW5	C1		3						
SW5	C2		4						
SW5	C3	115	122	115	215	115	15	15	185
7	A1		7						3
7	A2		5						
7	A3		5						
7	C1		17						
7	C2	3	57		53				53
7	C3		3						
NE2	A1		9						
NE2	A2	142	516	105	205	106	104	133	208
NE2	C1	224	253	223					226



チップを half entry とする条件:

$$12700 \times 40\% < \text{entry} < 12700 \times 60\%$$

チップの全 entry の数え方:

$$12700 \times 40\% < \text{entry}$$

Calibration 成功率 :

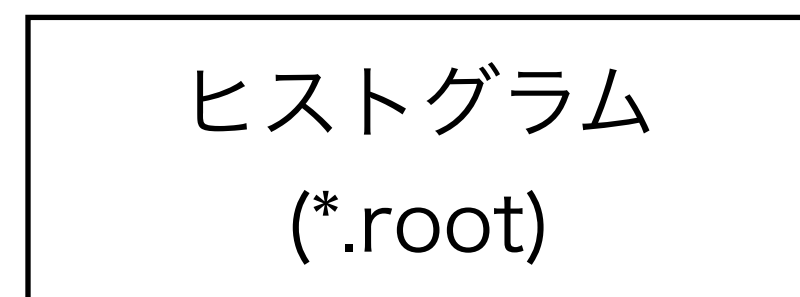
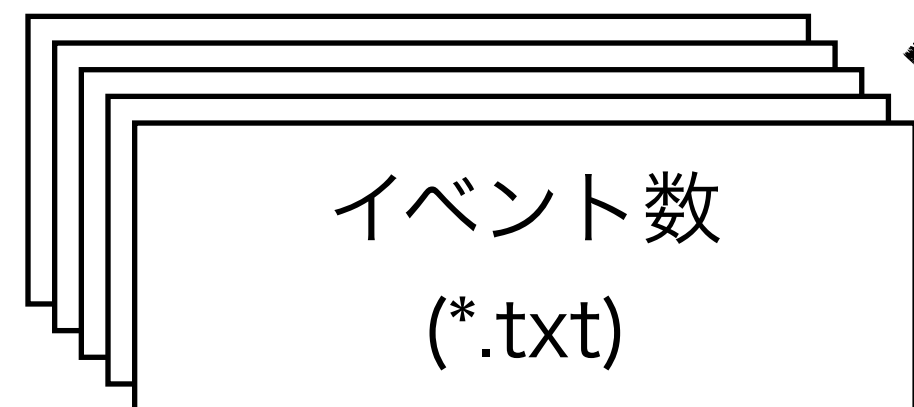
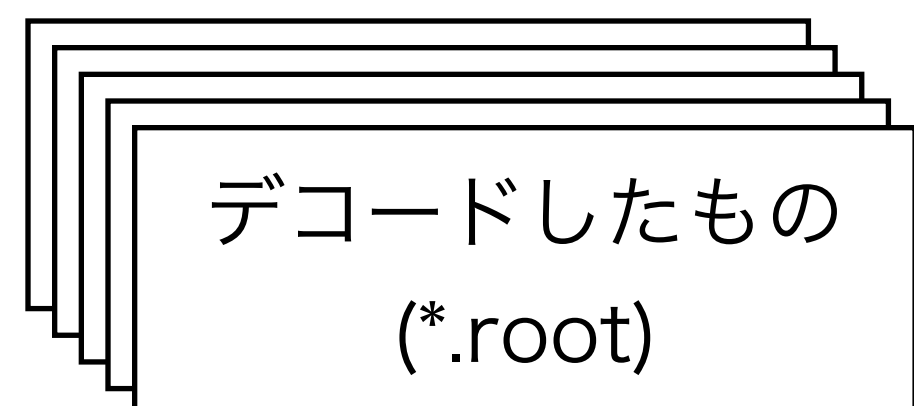
$$\text{half entry} / \text{全 entry}$$

0 < ch < 128 (ノイズの多い ch0 は捨てる)

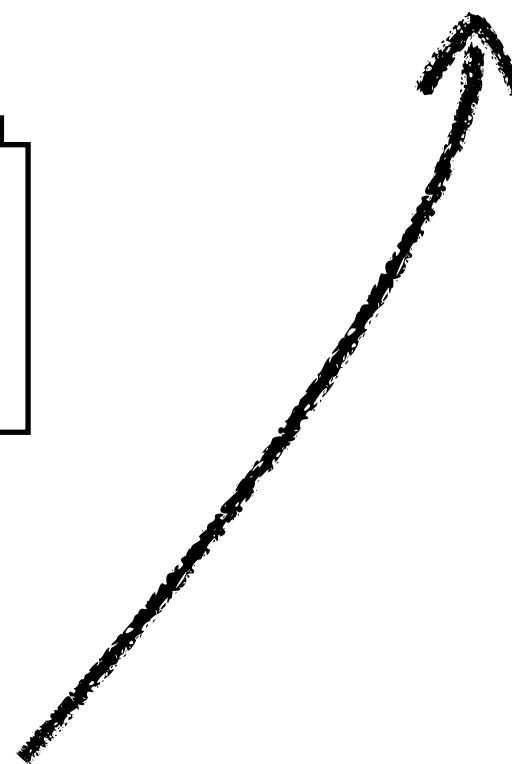
53 < ampl < 65 (しきい値から遠い領域のみ選択)

→ 127 × 10 × 10 = 12700 イベント/チップ

Calibration test 成功率, プログラムにバグがあった



```
#data_file_name
data/RIKEN_test_bench/riken_fphx_raw_20210731-0031_0.root
#all_data_number_in_this_file
3636593
#chip_distributions_without_cut
1.40727e+06 42361 818661 41542 41763 41373 41254 58544 40979 41061 40795 40690
40127 40048 440060 40144 39949 39982 39391 39178 39013 38928 65064 39050
```



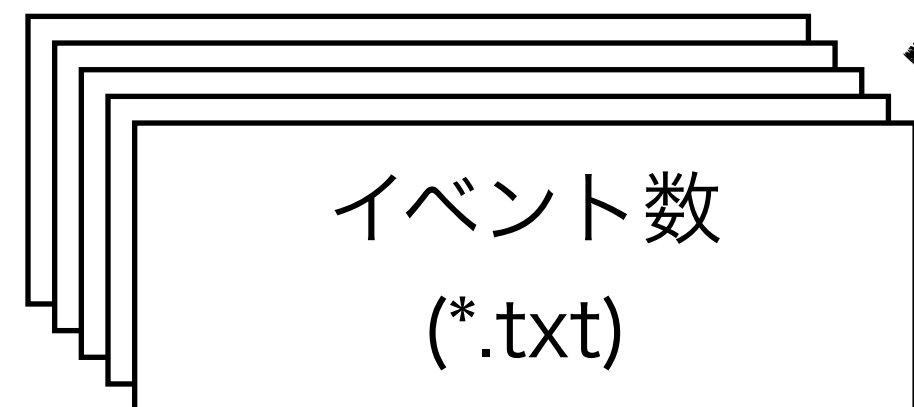
Calibration test 成功率, プログラムにバグがあった



check_chip_....



ROOT マクロで解析



ROOT マクロで
解析

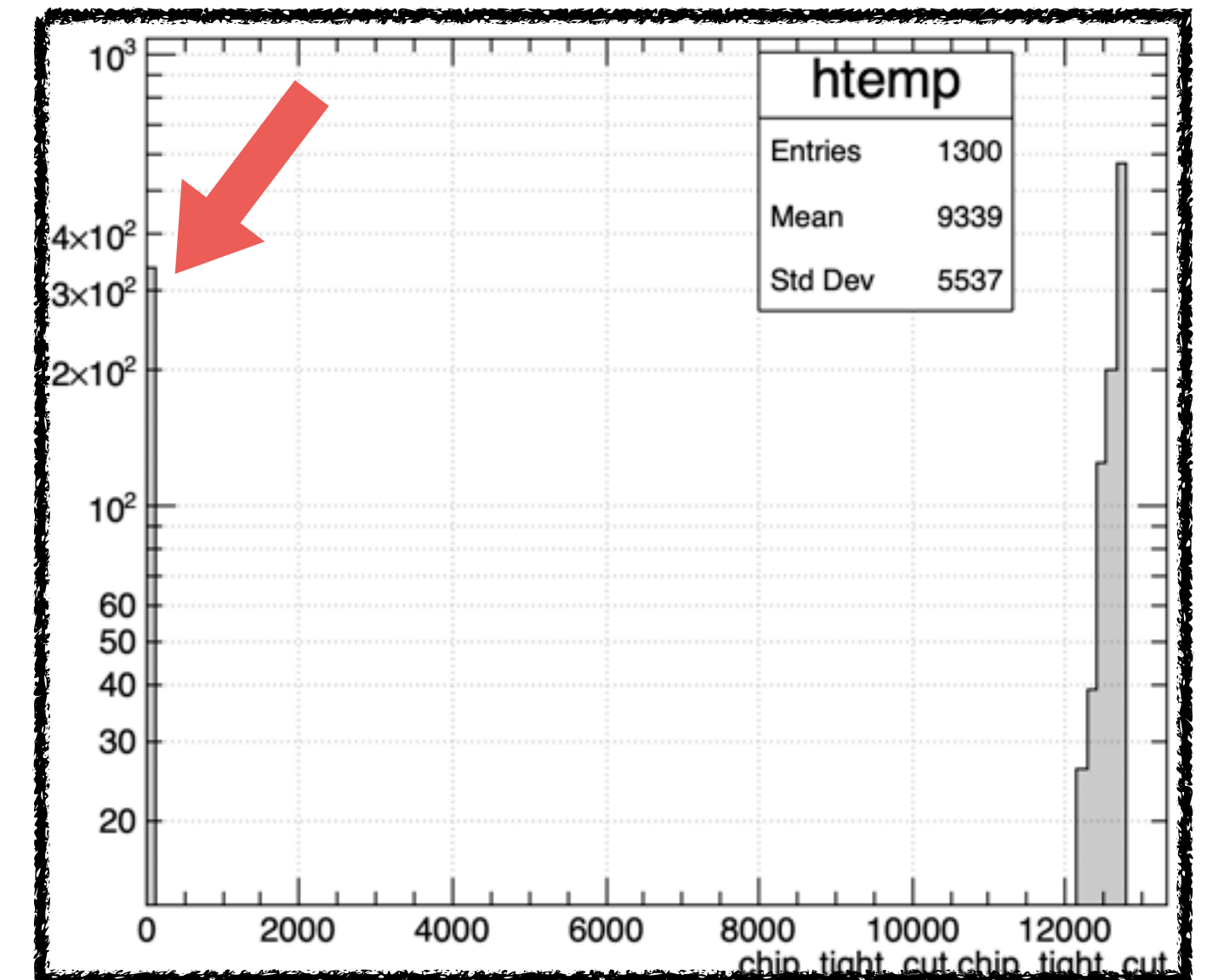
ヒストグラム
 (*.root)

```
#data_file_name
data/RIKEN_test_bench/riken_fphx_raw_20210731-0031_0.root
#all_data_number_in_this_file
3636593
#chip_distributions_without_cut
1.40727e+06 42361 818661 41542 41763 41373 41254 58544 40979 41061 40795 40690
40127 40048 440060 40144 39949 39982 39391 39178 39013 38928 65064 39050
```

```
ifstream ifs( "result.dat" );
int num;
/* 略 */
ifs >> num;
```

1.40727e+06 を int 型変数に格納する
ときに思い通りに動かない

```
/* 略 */
ifs >> num; // 3636593
/* 略 */
ifs >> num; // 1
ifs >> num; // 0
ifs >> num; // 0
ifs >> num; // 0
```

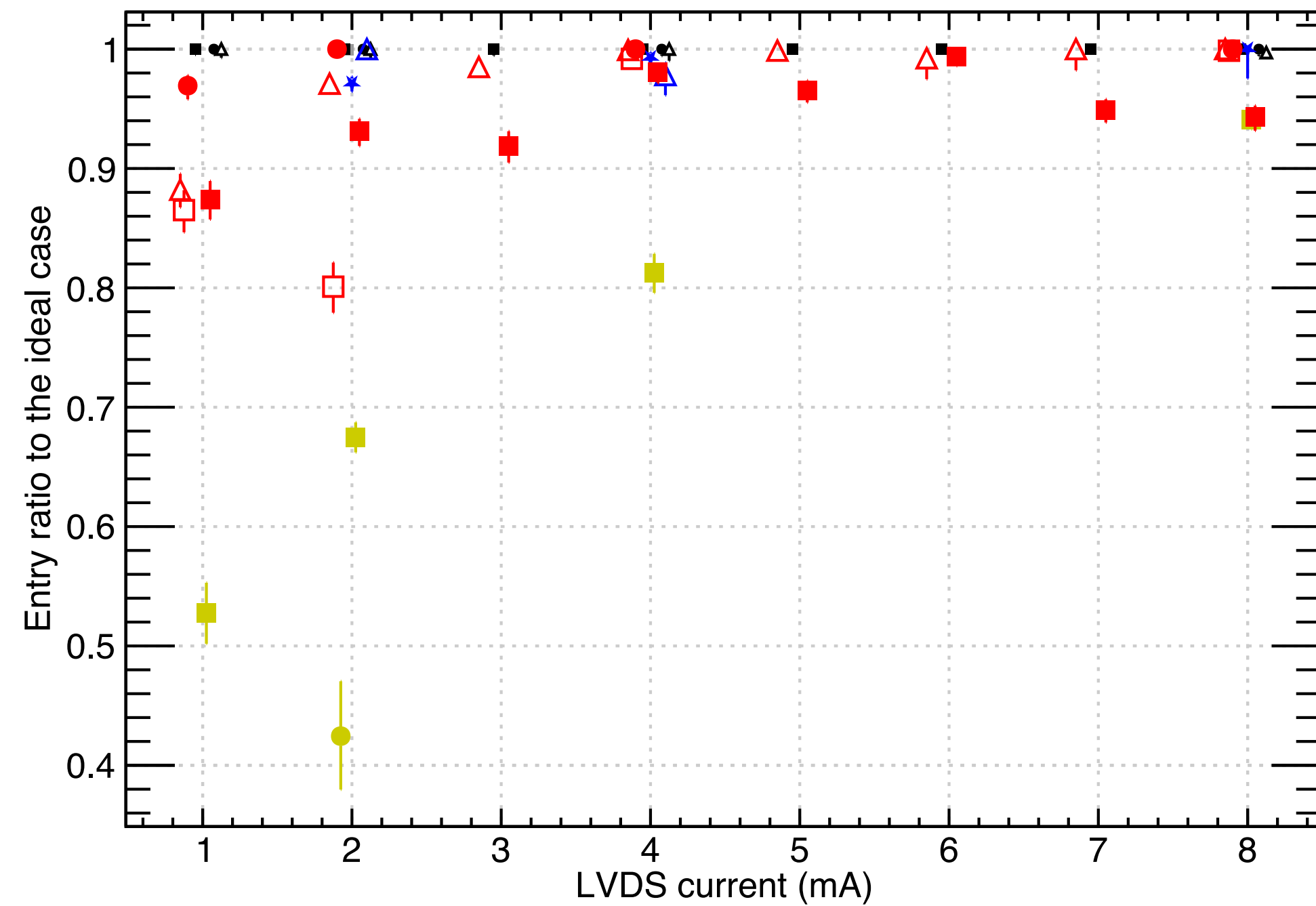


イベント数が多いファイルで起こる

→ノイズの多いデータが解析に使われていなかった...

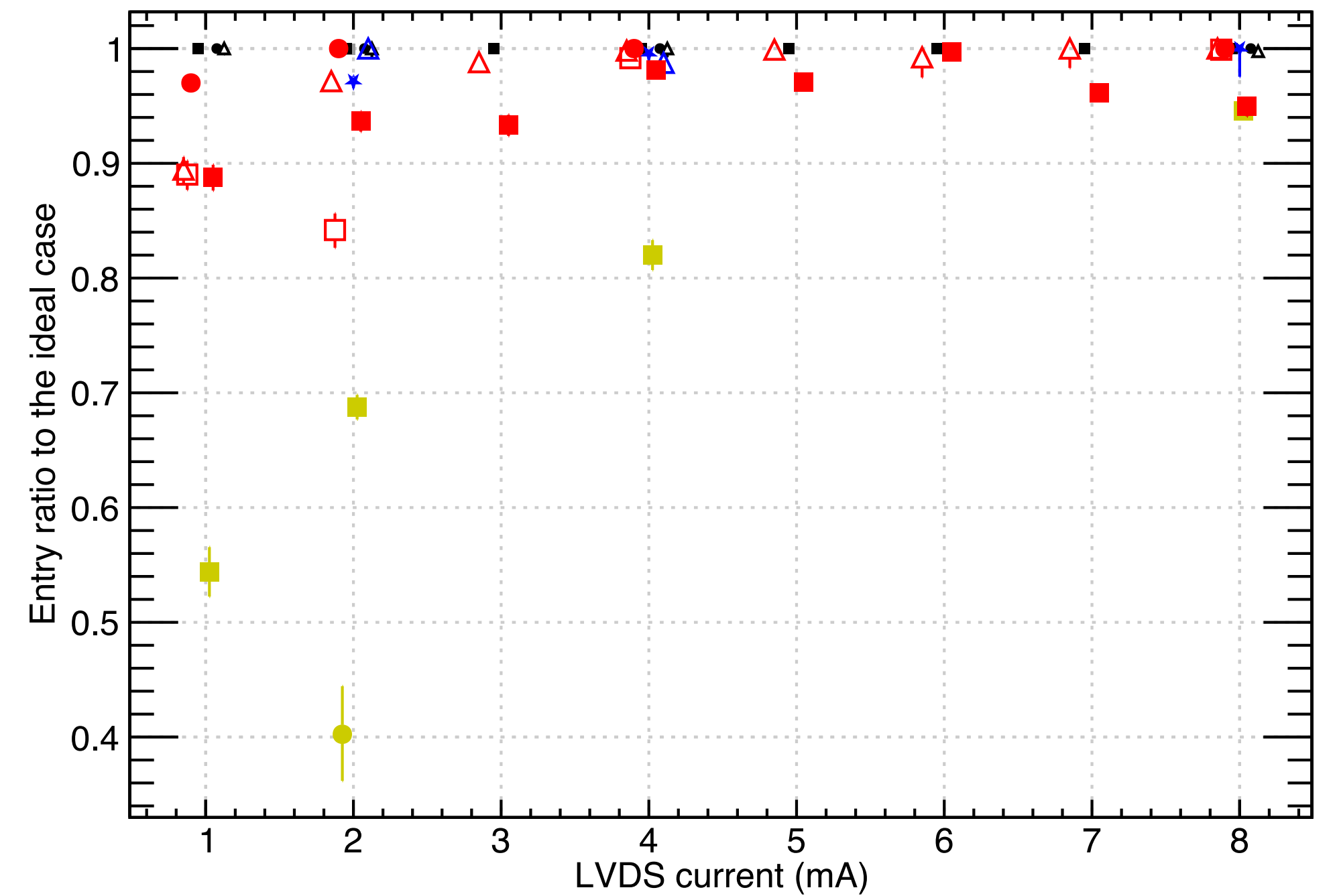
Half entry でない割合

Chip ratio: $\frac{[0.4, 1] - [0.4, 1]}{[0.4, 1]}$



先週のプロット

Chip ratio: $\frac{[0.4, 1] - [0.4, 1]}{[0.4, 1]}$

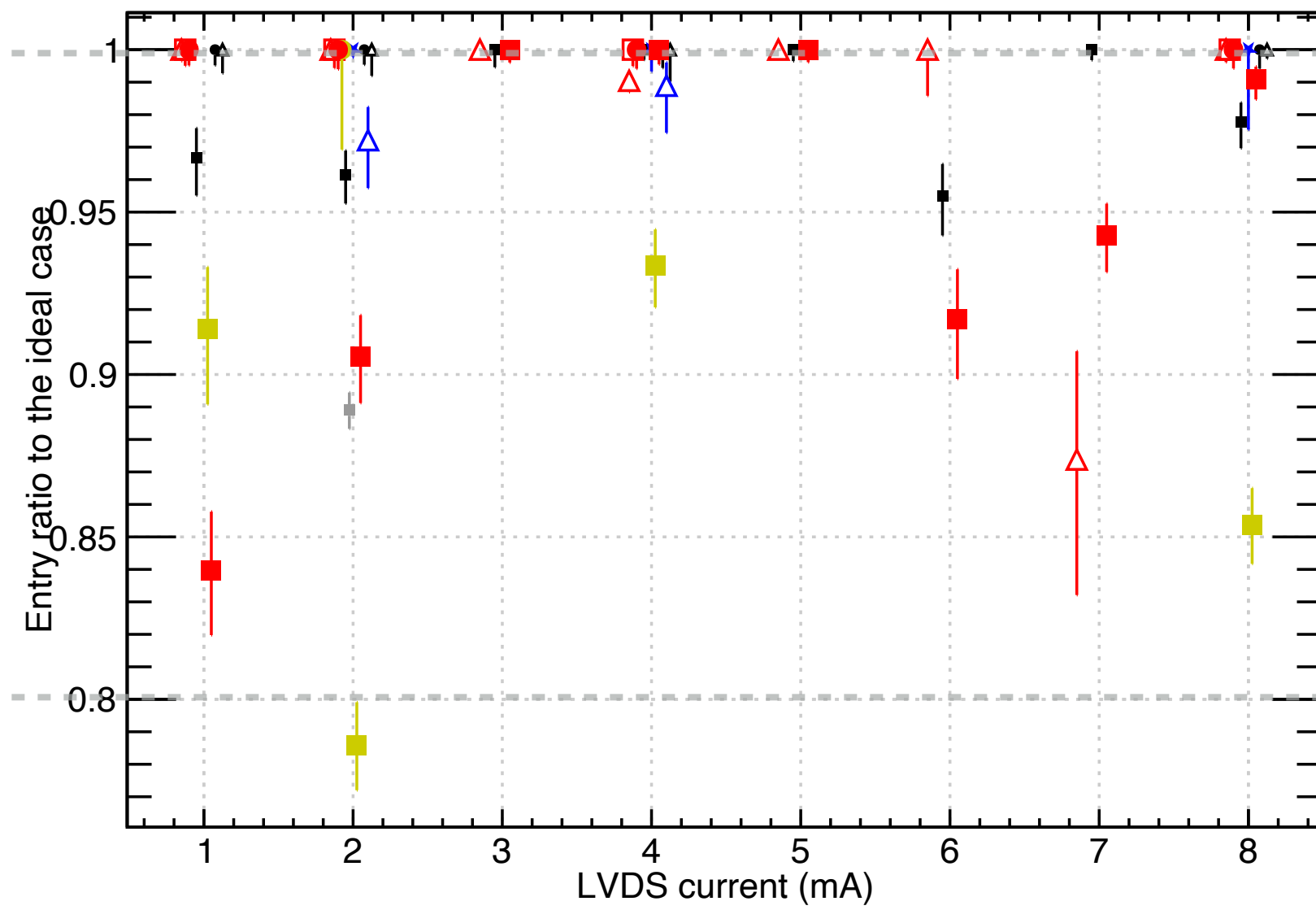


修正したプロット

ほとんど影響なし

データ数が 60%~90% かどうか

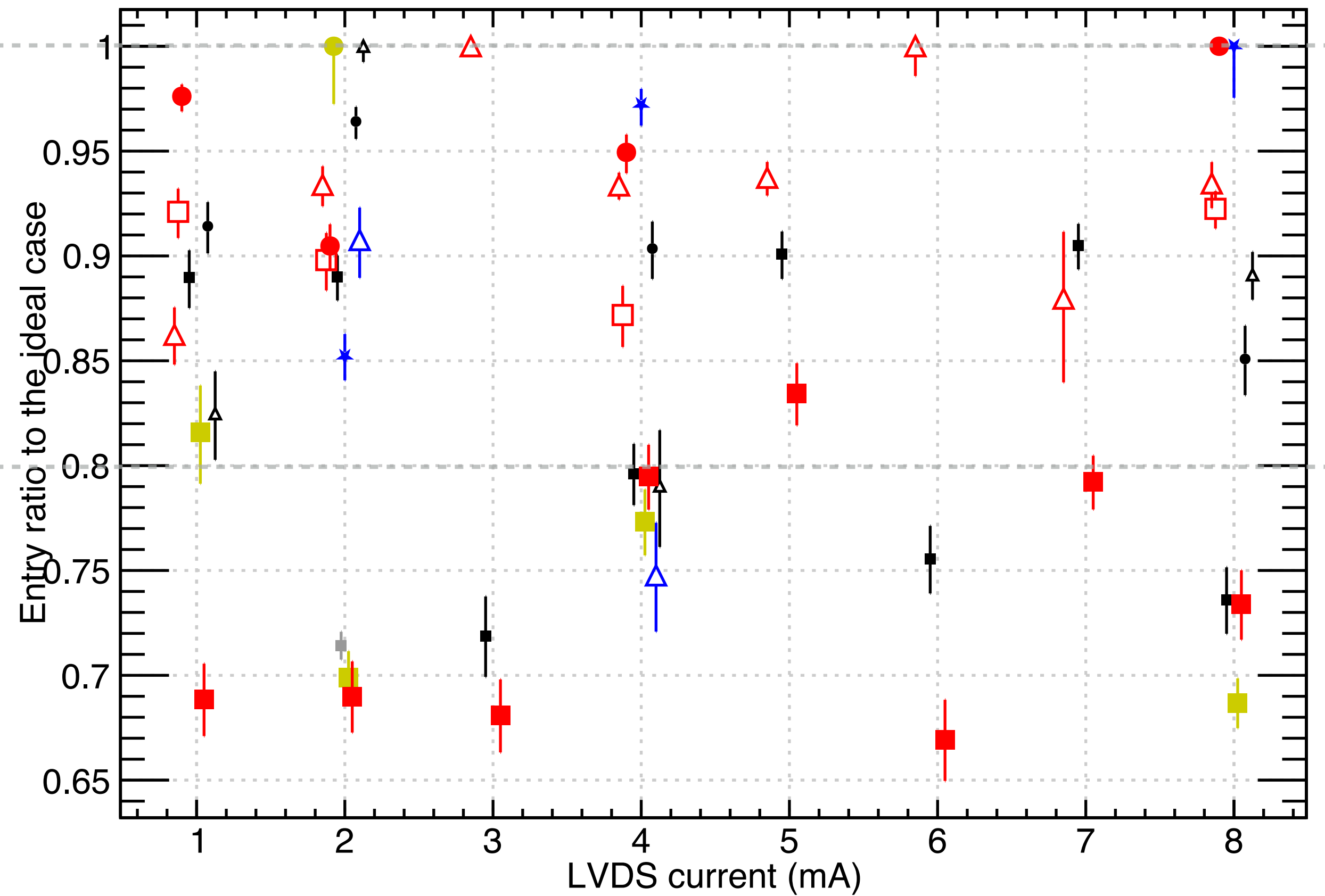
Chip ratio: $\frac{[0.6, 1] - [0.6, 1]}{[0.6, 1]}$



先週のプロット

とても悪くなった

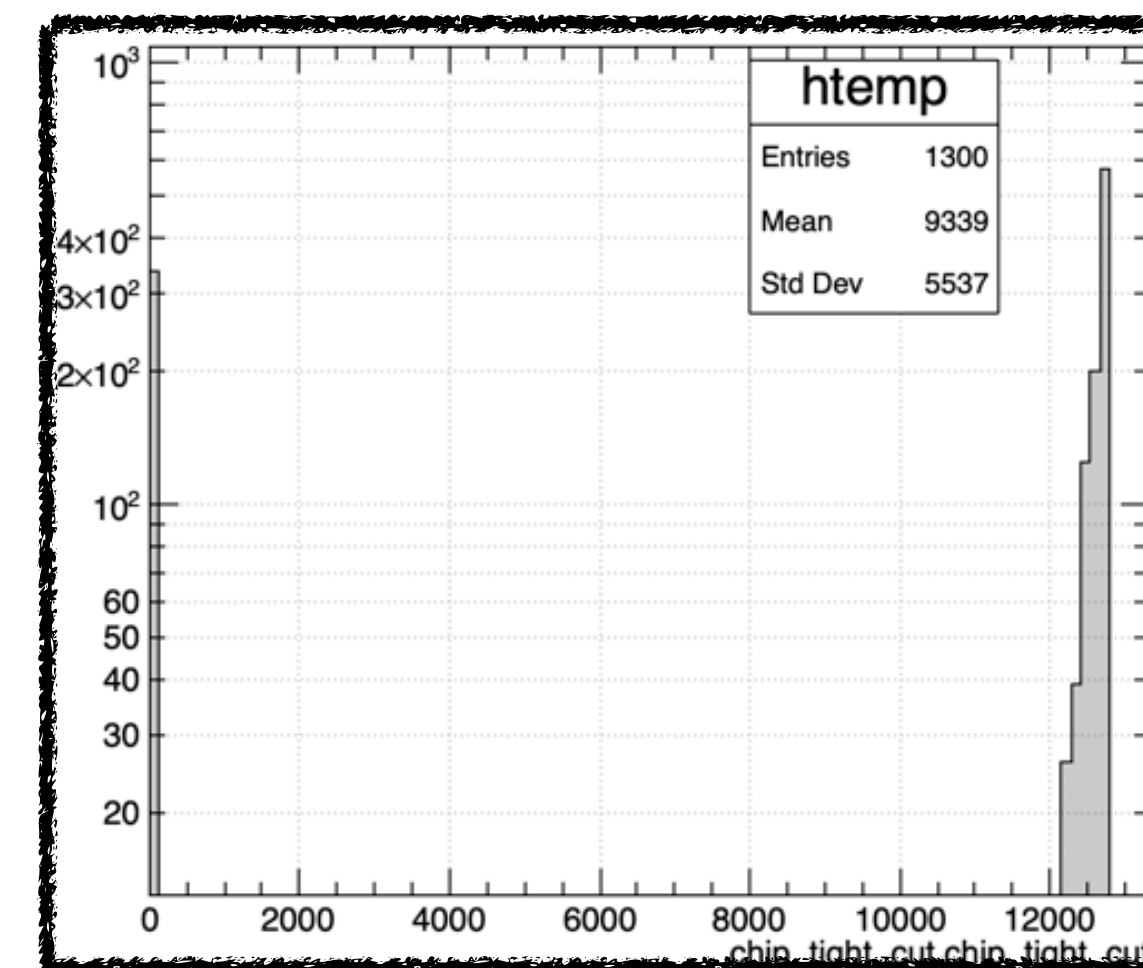
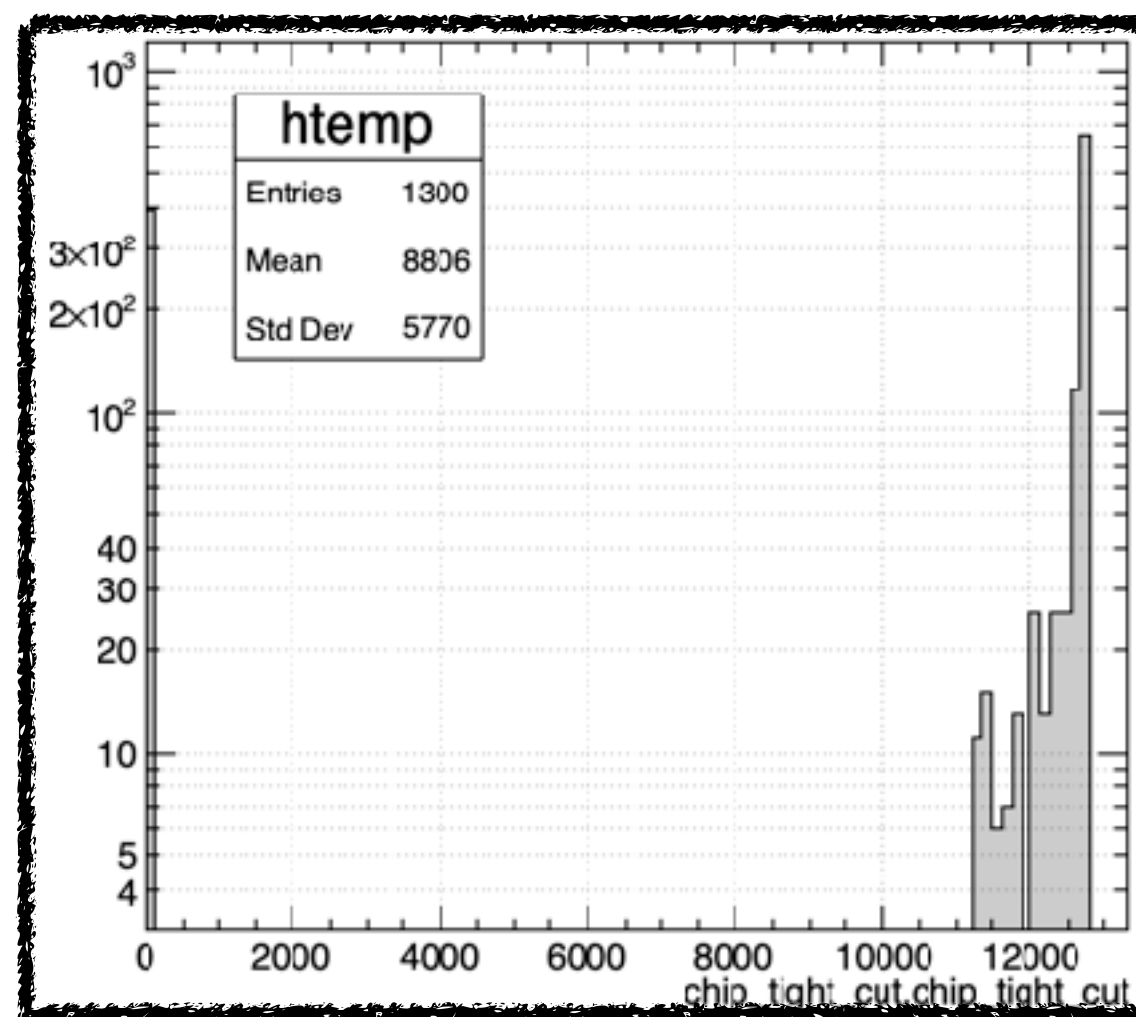
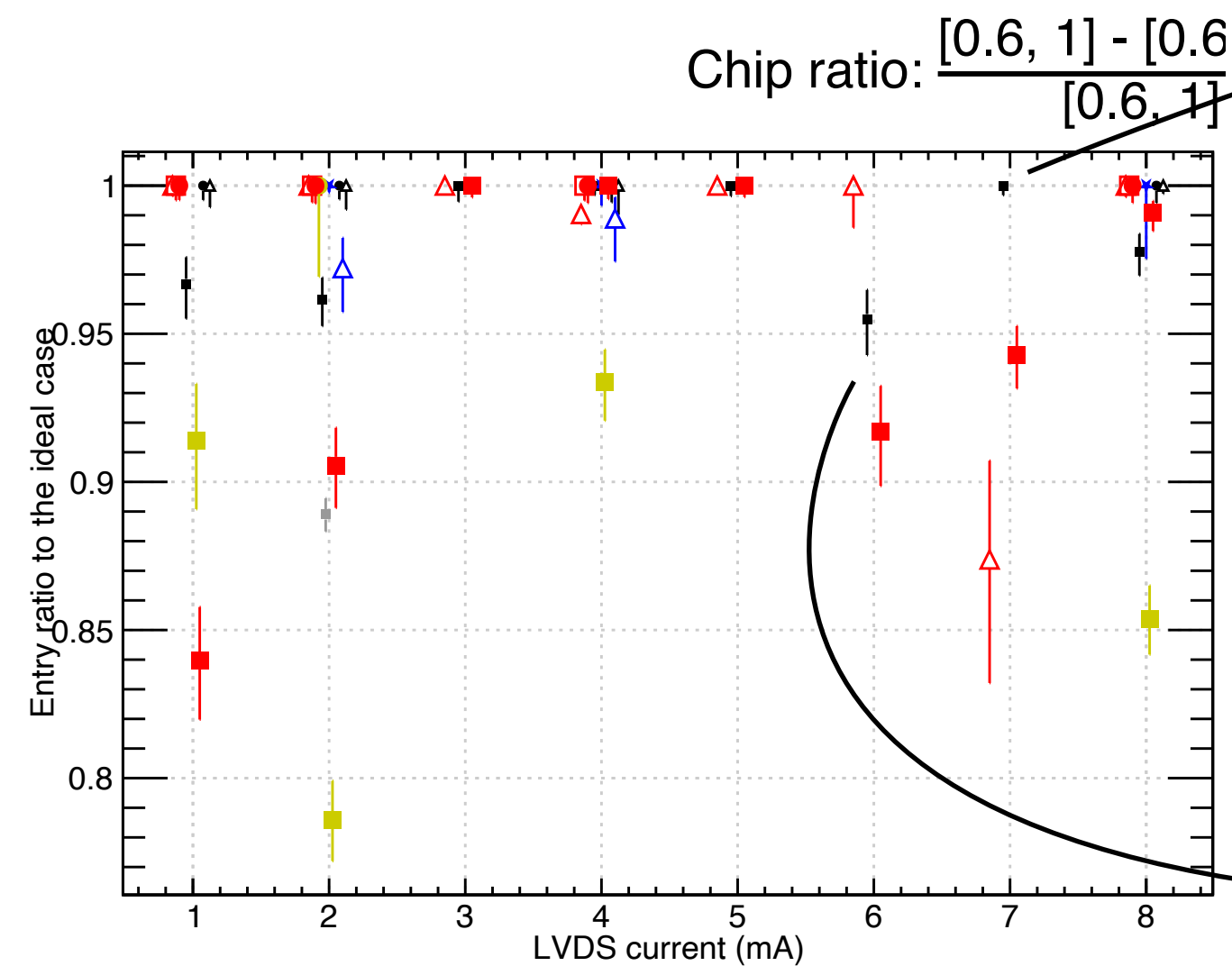
Chip ratio: $\frac{[0.6, 1] - [0.6, 1]}{[0.6, 1]}$



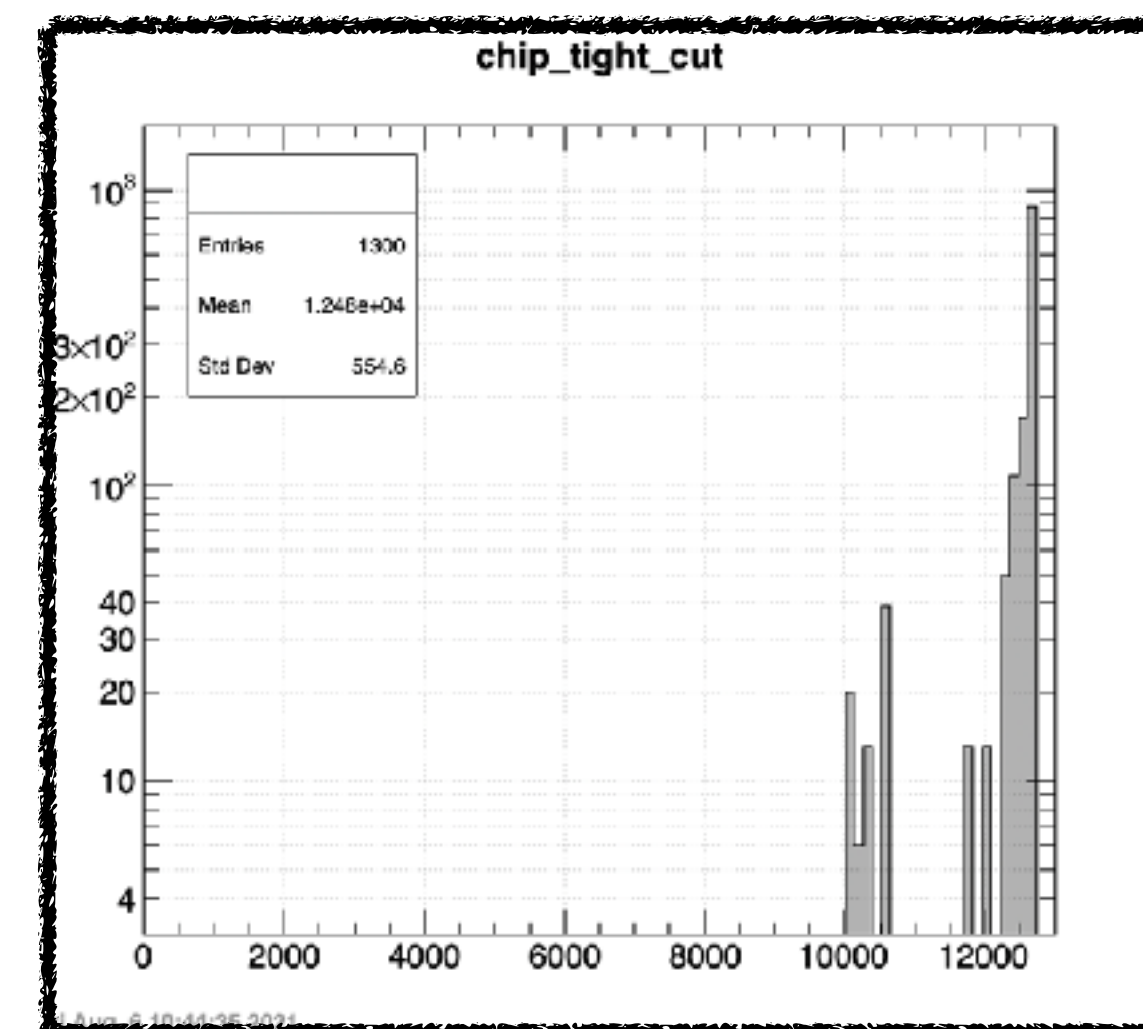
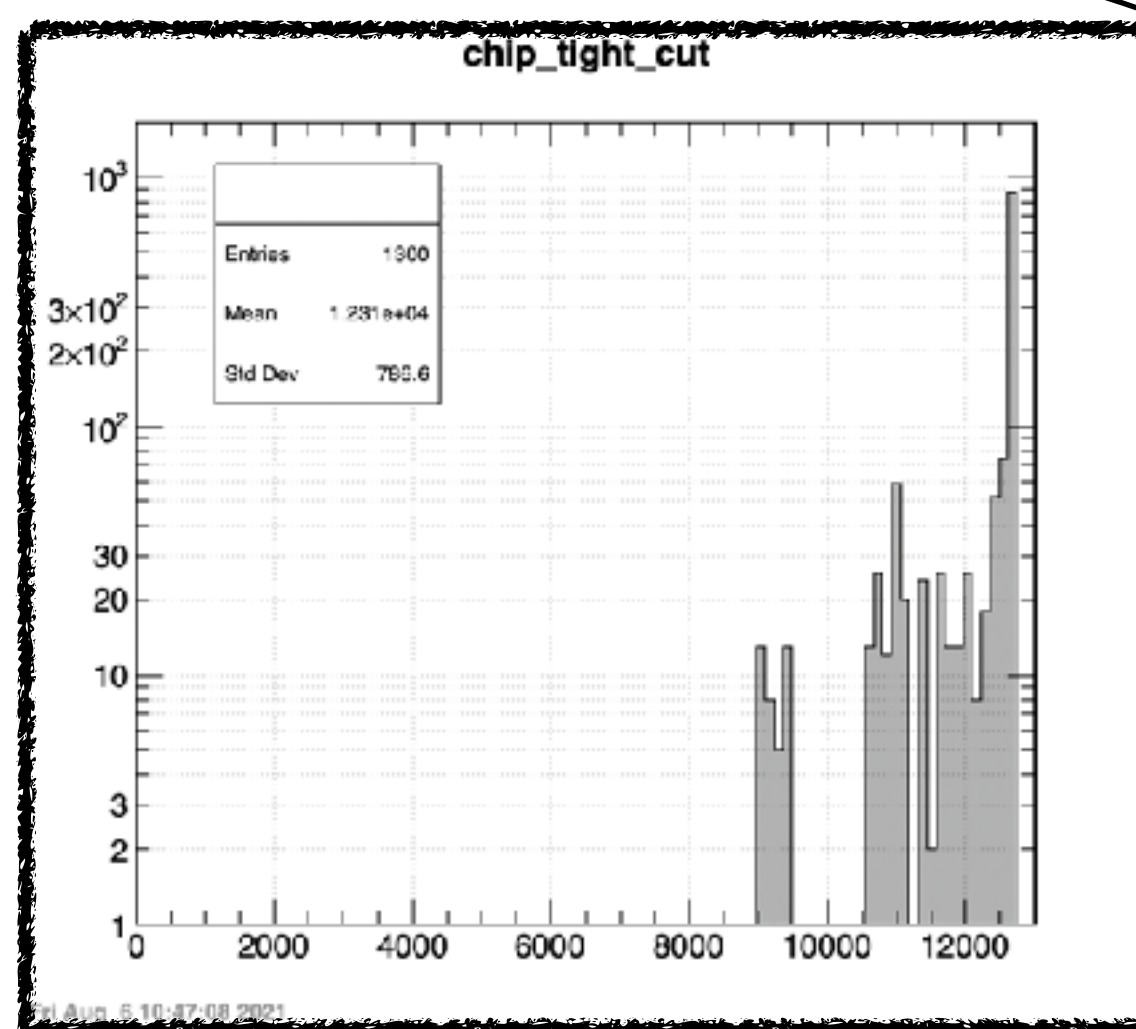
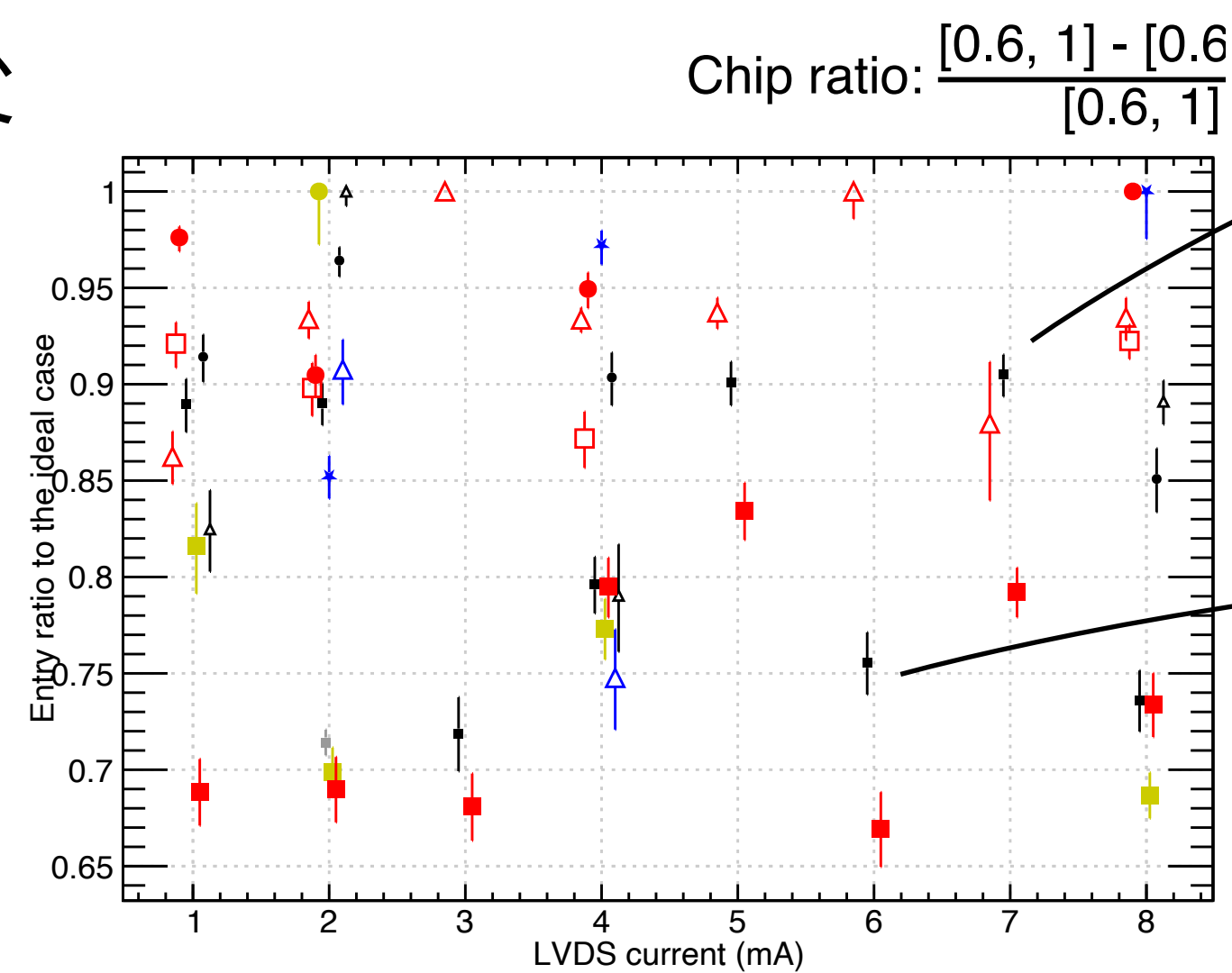
修正したプロット

データ数が 60%~90% かどうか、細かい比較

先週

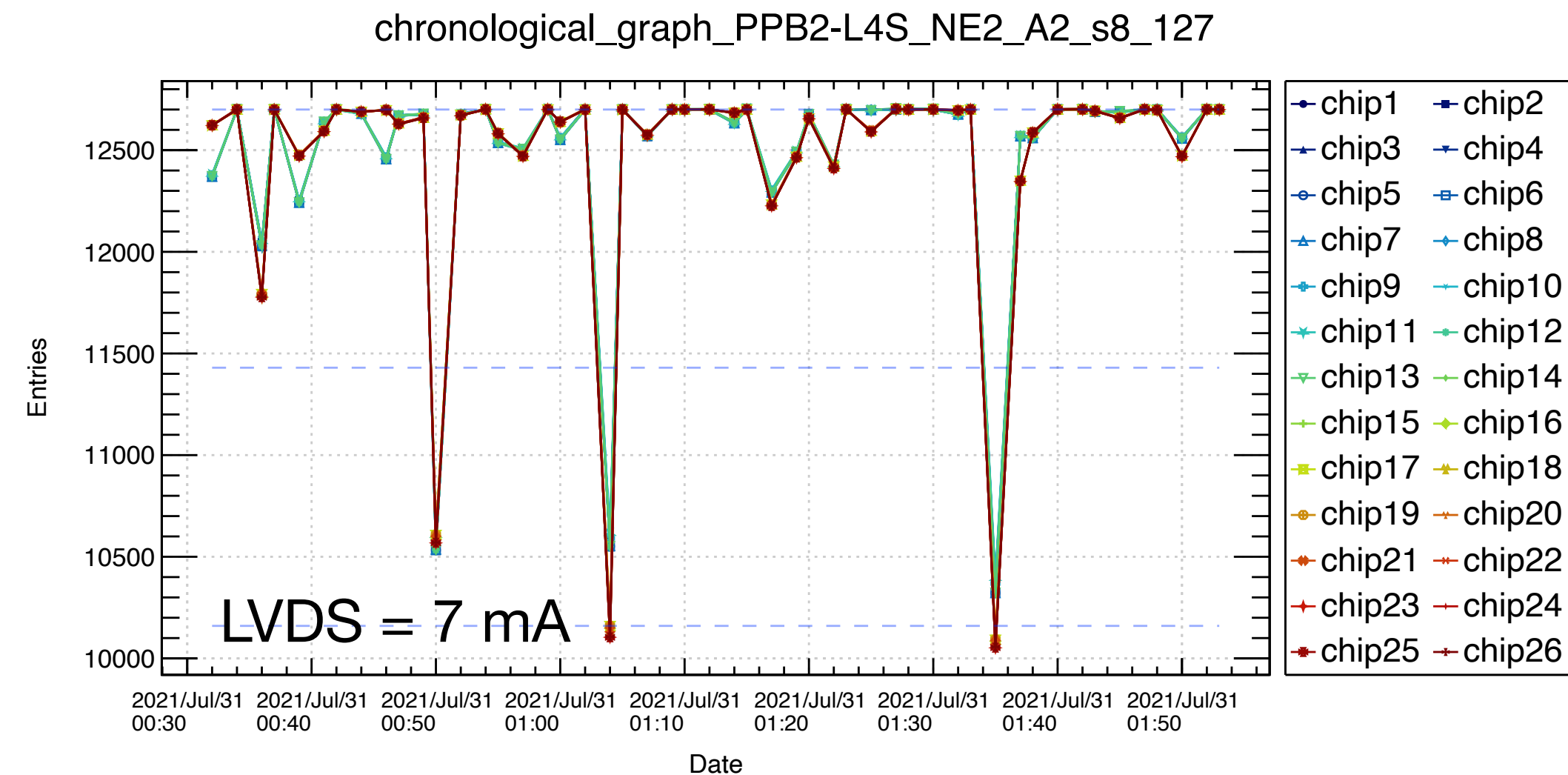
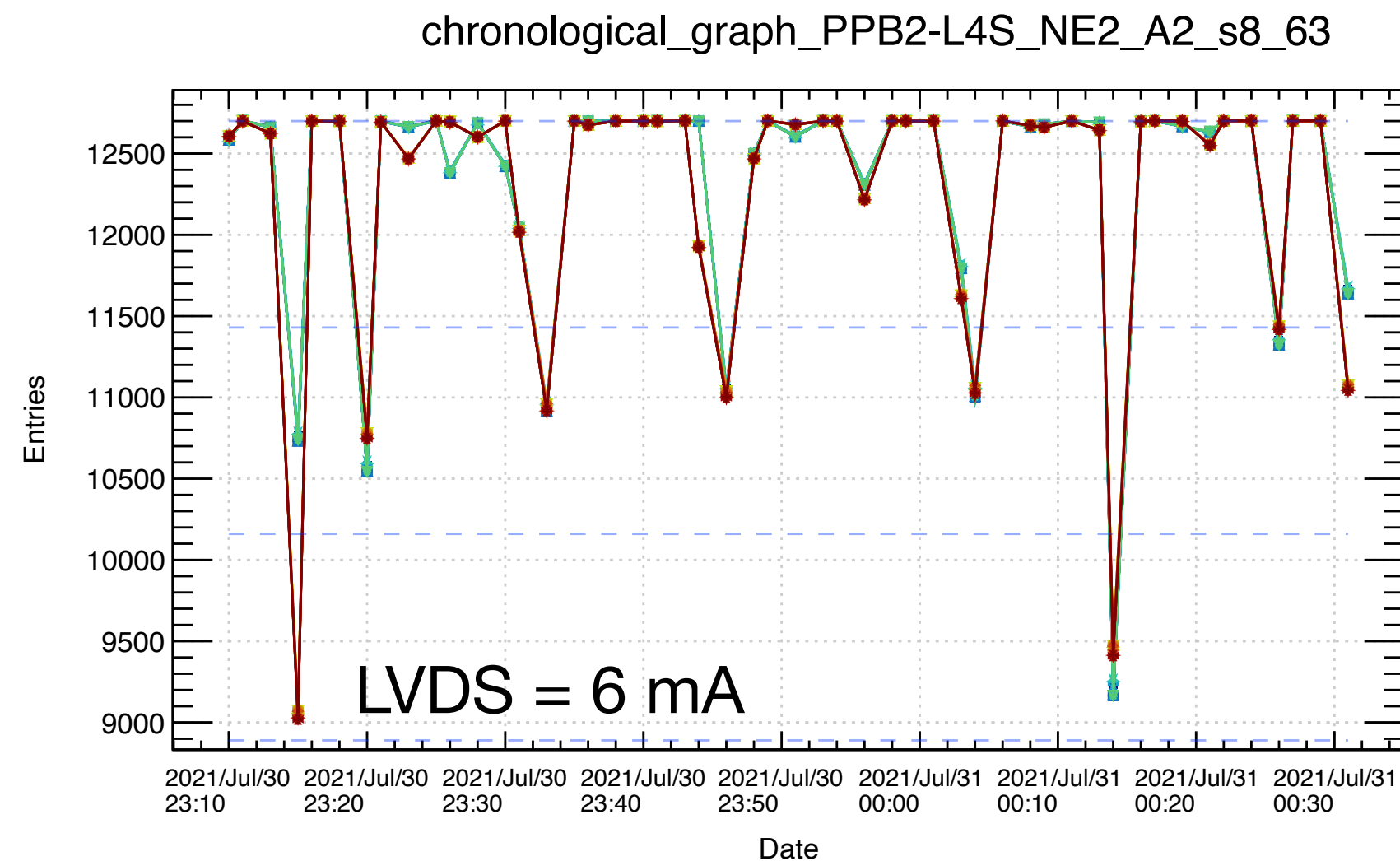


修正後

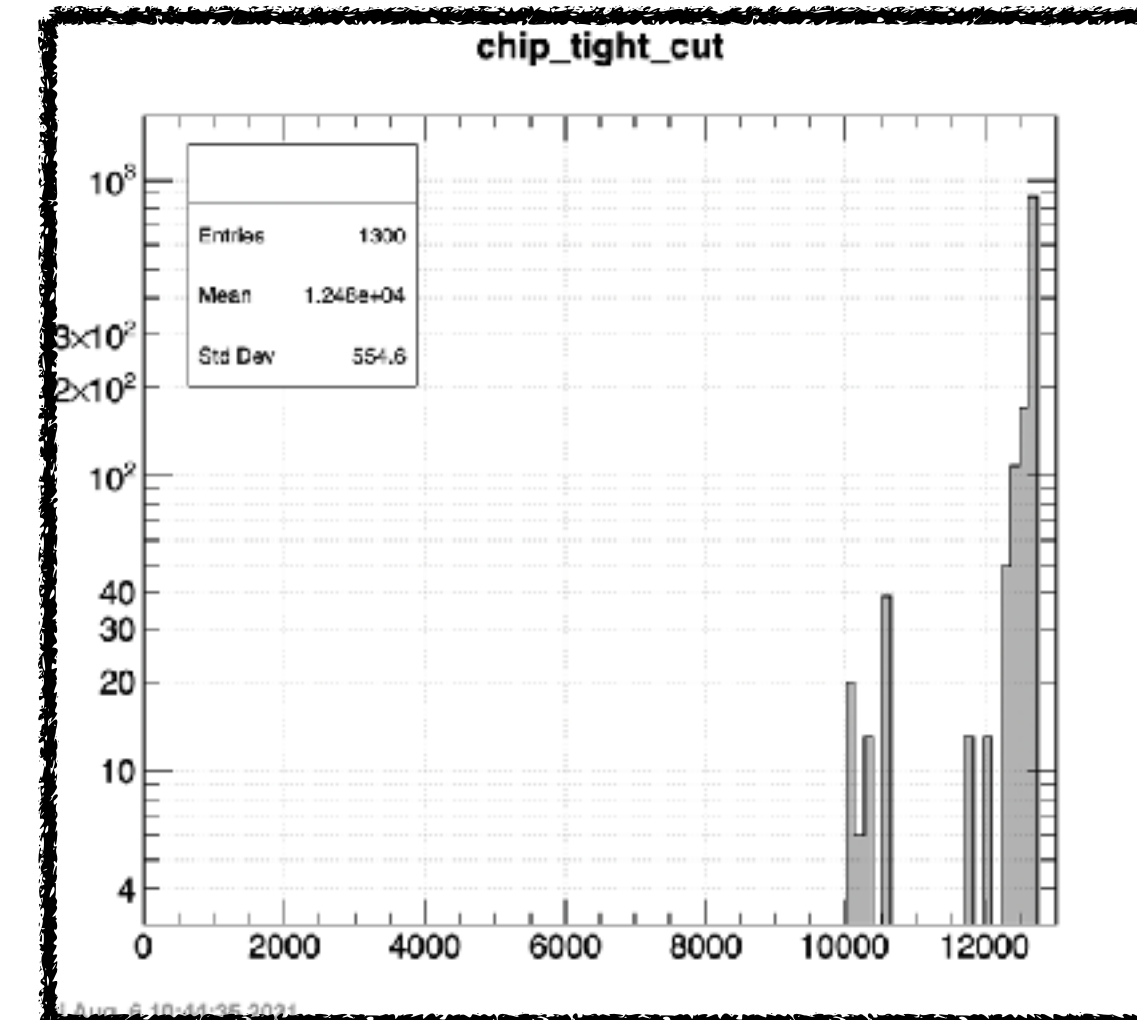
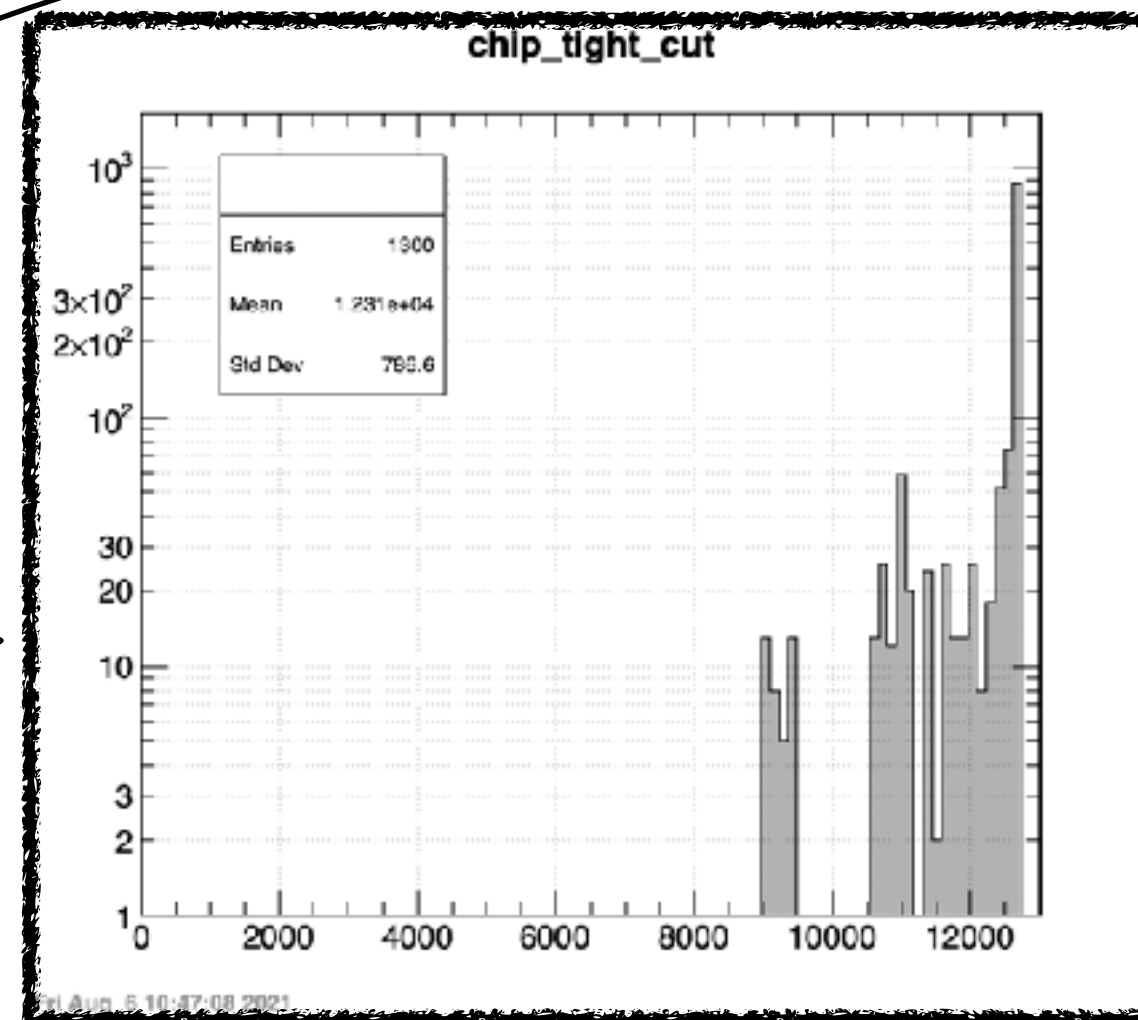
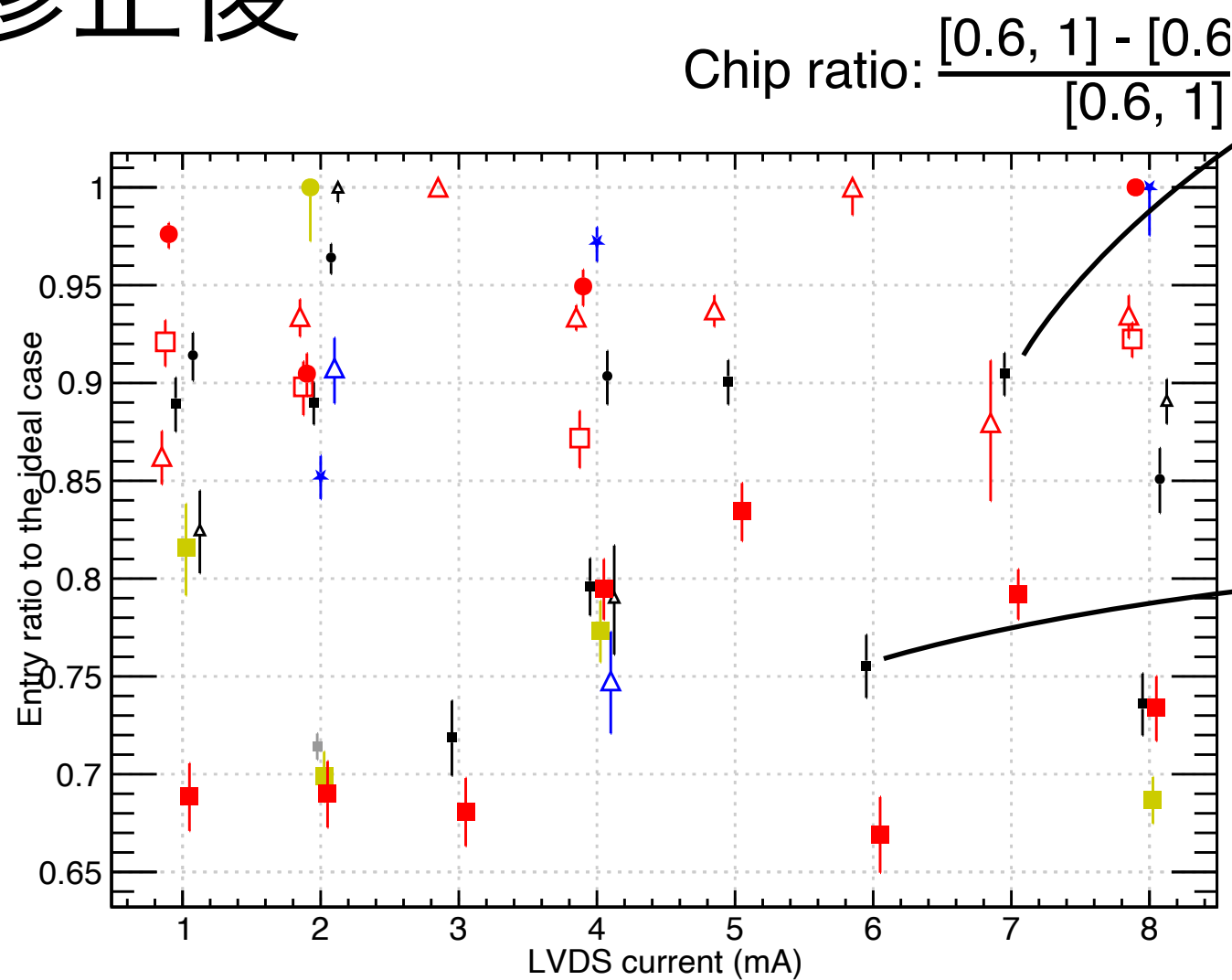


データ数が 60%~90% かどうか、細かい比較

Ladder: PPB2-L4S
 ROC: NE2
 (upgraded1008 ROC)
 ROC port: A2
 Conversion cable: short8
 Bus extender: なし

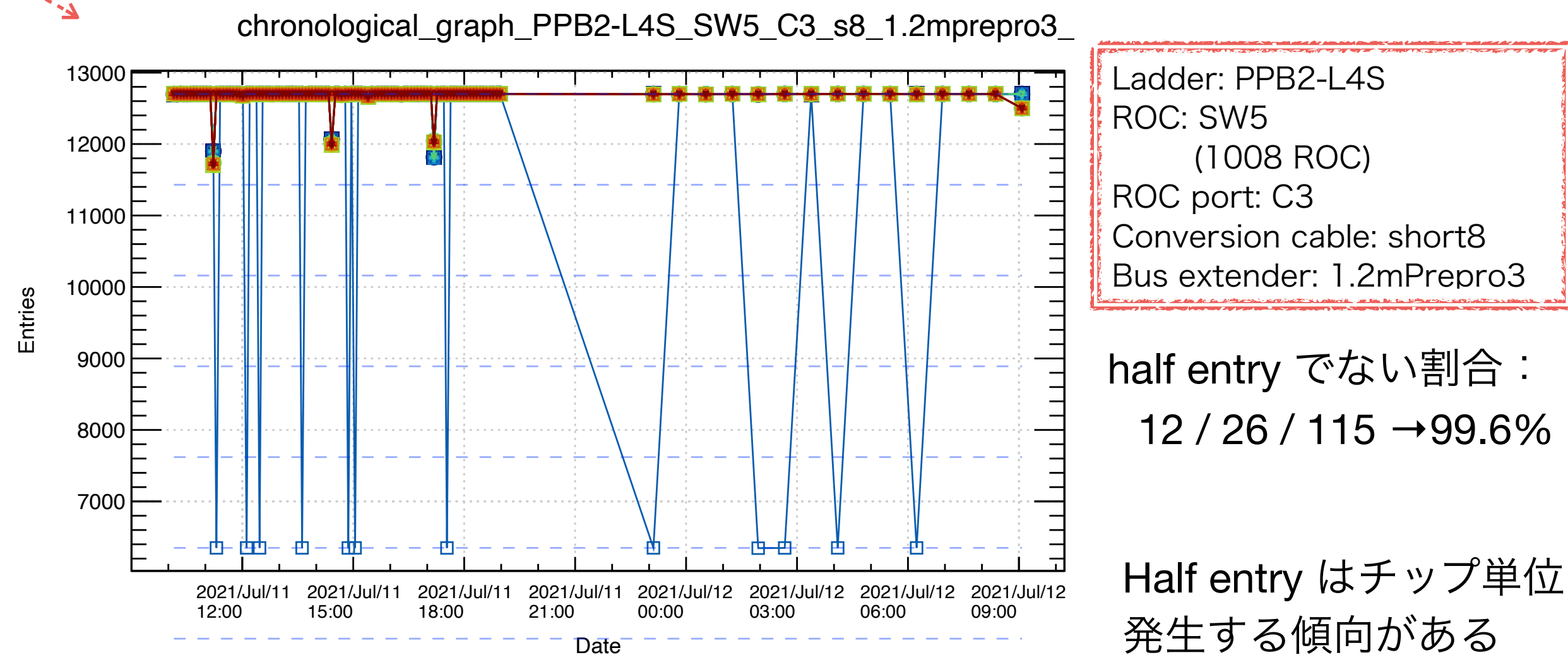
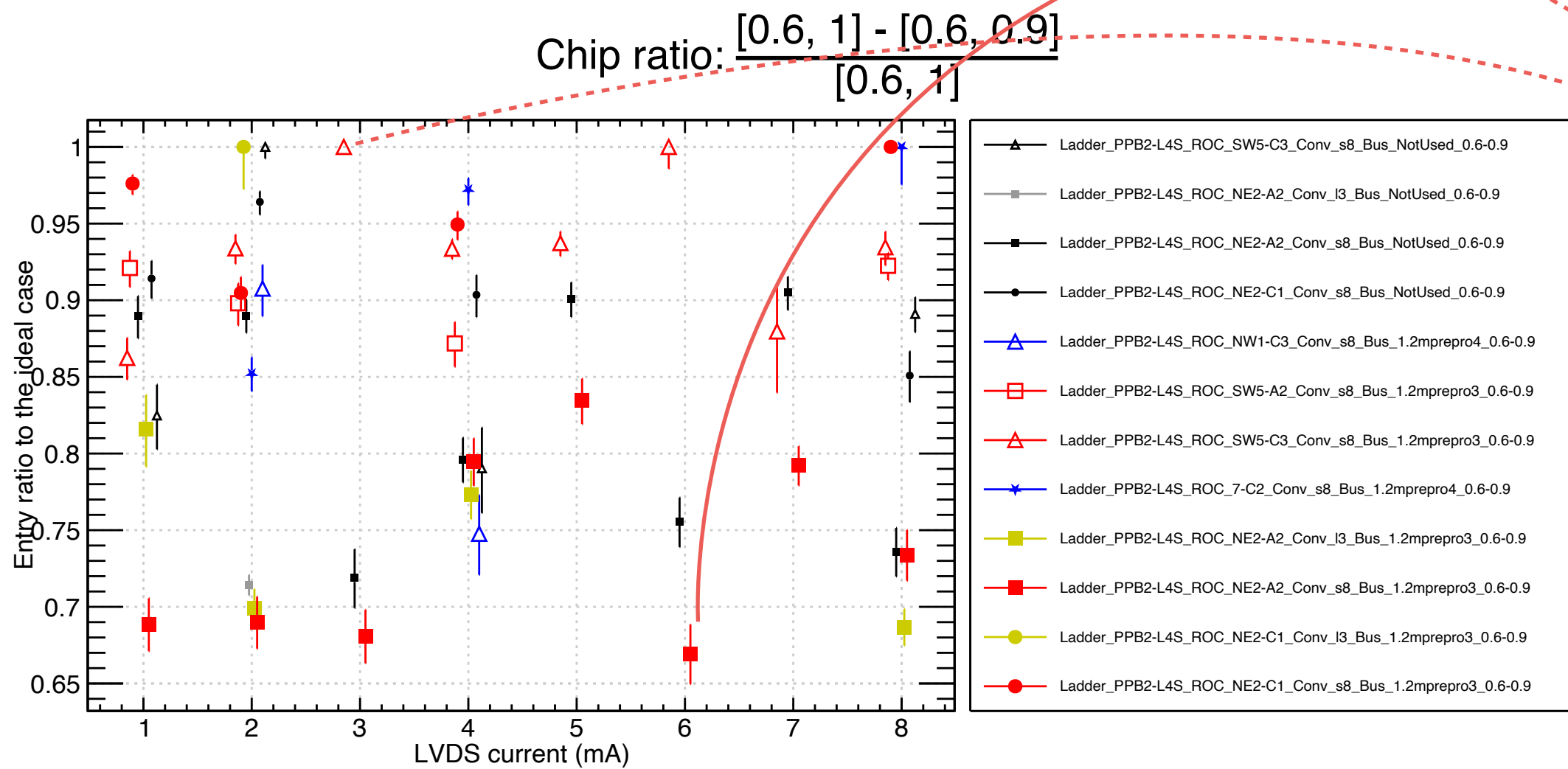
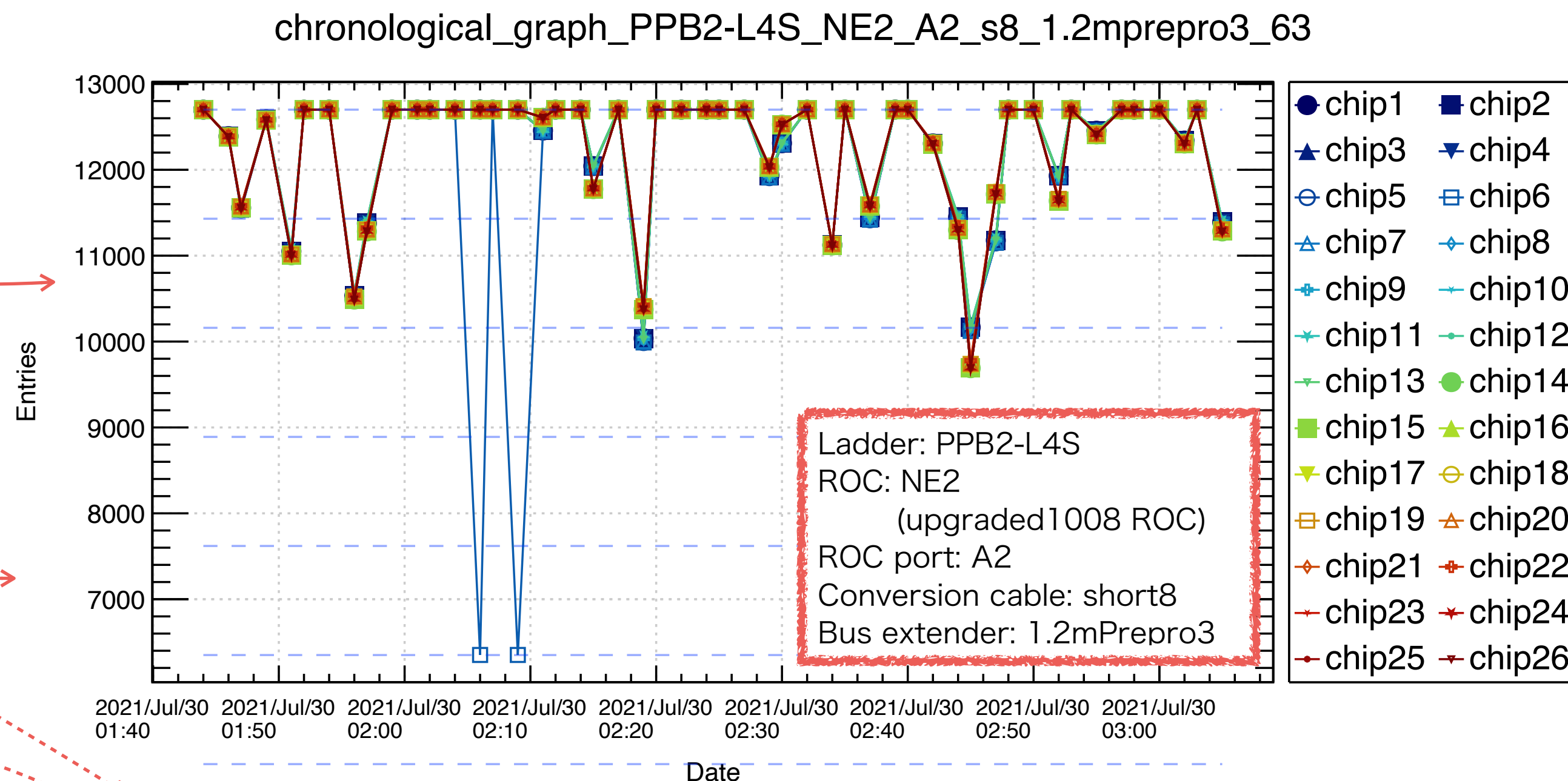
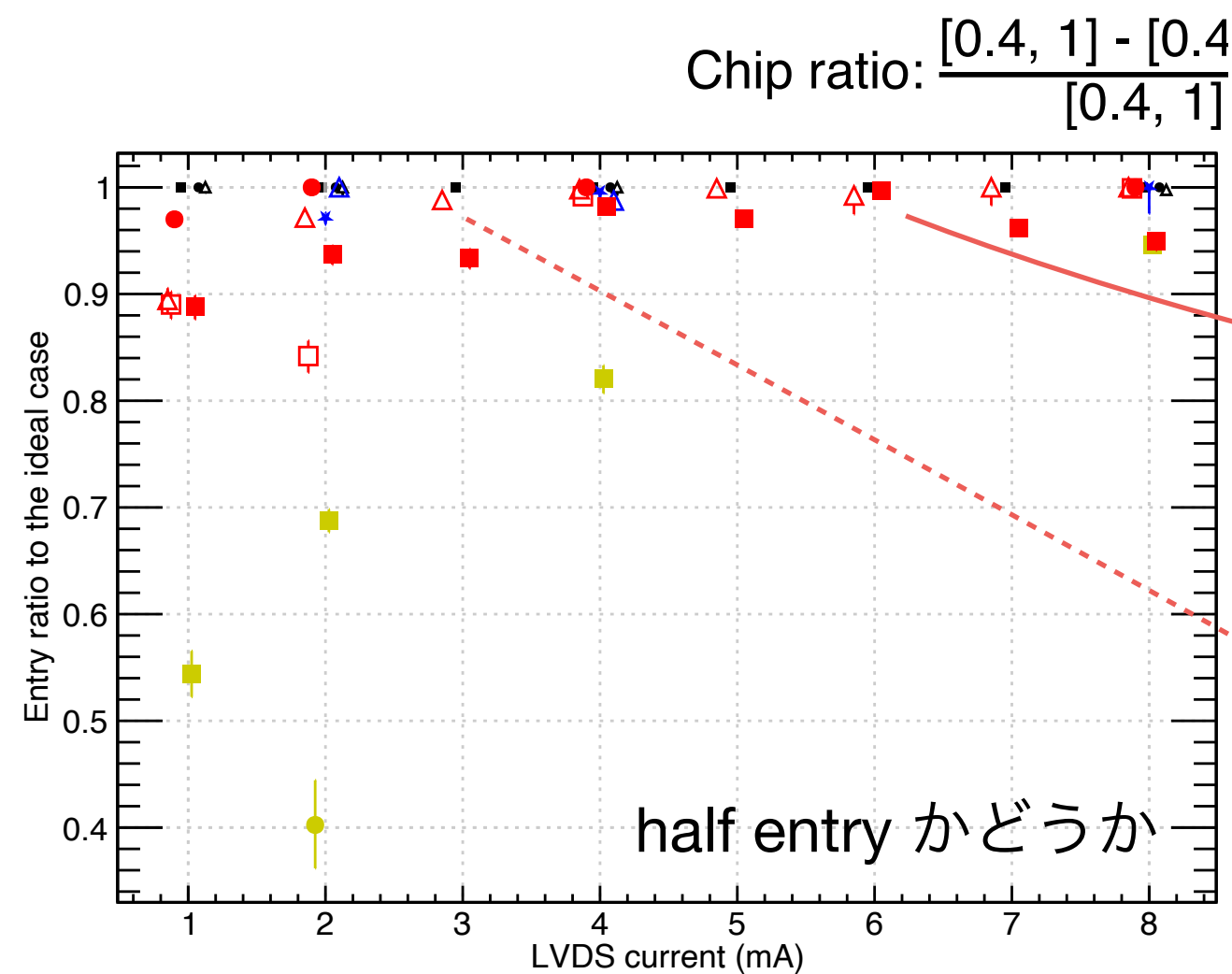


修正後



half ladder 単位、side 単位 (chip1-13 or chip14-26) でイベント数が少なくなることが多い。
 チップ単独でイベント数が少なくなことは稀。

データ数が 60%~90% かどうか、細かい比較



アップグレードした 1008 ROC のテスト計画

アップグレードした 1008 ROC のテスト計画

レギュレーターの交換、DF18 コネクタの交換を終えた 1008 ROC 15 枚が戻ってきた



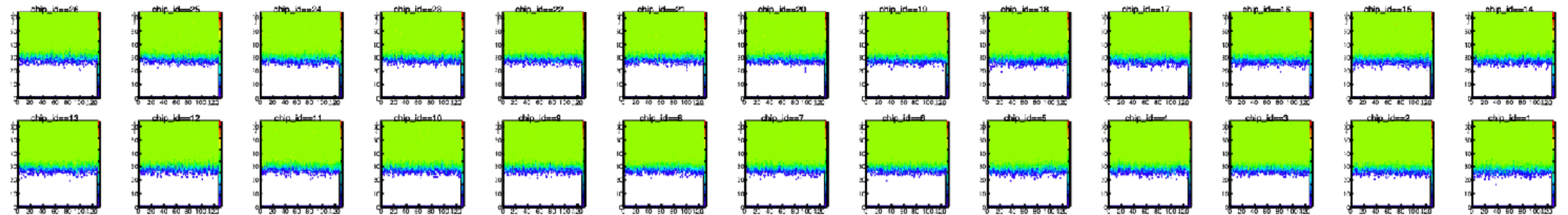
ROC	ポート	キャリブレーション測定		レギュレーター		所要時間
		short conv	short conv + bus ext.	入力電圧	出力電圧	
X	A1	5 回 = 7.5 分	5 回 = 7.5 分	6 点 = 6 分	6 点 = 6 分	3.7 時間 + セットアップ変更時間 (~1時間)
	A2	5 回 = 7.5 分	5 回 = 7.5 分	6 点 = 6 分	6 点 = 6 分	
	A3	5 回 = 7.5 分	5 回 = 7.5 分	6 点 = 6 分	6 点 = 6 分	
	C1	5 回 = 17.5 分	5 回 = 17.5 分	6 点 = 6 分	6 点 = 6 分	
	C2	5 回 = 17.5 分	5 回 = 17.5 分	6 点 = 6 分	6 点 = 6 分	
	C3	5 回 = 17.5 分	5 回 = 17.5 分	6 点 = 6 分	6 点 = 6 分	
Y...	A1					

5 時間 × 15 枚 = 75 時間、実質 15 日間でテストが完了しそう → 8 月いっぱい終わる

今週のトラブル・不可解なこと

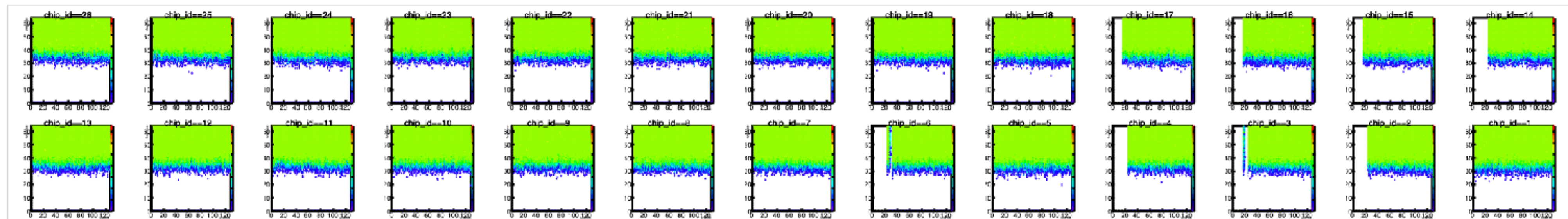
Ladder: PPB2-L4S
ROC: NW4
(upgraded1008 ROC)
ROC port: A2
Conversion cable: short8

バスエクステンダーなし



riken_fphx_raw_20210808-1833_0.dat

バスエクステンダーあり



riken_fphx_raw_20210810-1131_0.dat

バスエクステンダーを使用すると、チャンネル欠けが比較的多く起きる

backup

