

日本物理学会 2021年秋季大会

sPHENIX シリコン飛跡検出器 INTT の テスト機のパフォーマンスについて

理研 BNL センター, 立教大理^A, 奈良女子大理^B,
都立産技研^C, 理研^D, JAEA^E

糠塚元気, 秋葉康之, 今井皓^A, 近藤崇^C, 柴田実香^B,
下村真弥^B, 高濱瑠菜^B, 中川格^D, 並本ゆみか^B,
長谷川勝一^E, 蜂谷崇^{B, D}, 森田美羽^B

目次

- RHIC sPHENIX 実験
- Intermediate tracker (INTT)
 - INTT グループ
 - 概要
 - INTT ラダー：シリコンセンサー、stave
 - 準備状況
- INTT テスト機パフォーマンス
 - テスト機のオペレーションモード
 - テストパルス測定（キャリブレーション）
 - Half entry 問題
 - 稼働時の安定性

RHIC sPHENIX 実験

- ・ クォーク・グルーオン・プラズマ (QGP) と cold QCD の実験を BNL の Relativistic Heavy Ion Collider (RHIC) で 2023 年から行う
- ・ 前身実験 PHENIX から高度化するため、検出器群を新たに建設

超電導ソレノイド磁石

SLAC の BaBar 実験から譲り受けた超電導磁石で 1.5 T を生成

ハドロンカロリーメーター

電磁力カロリーメーター

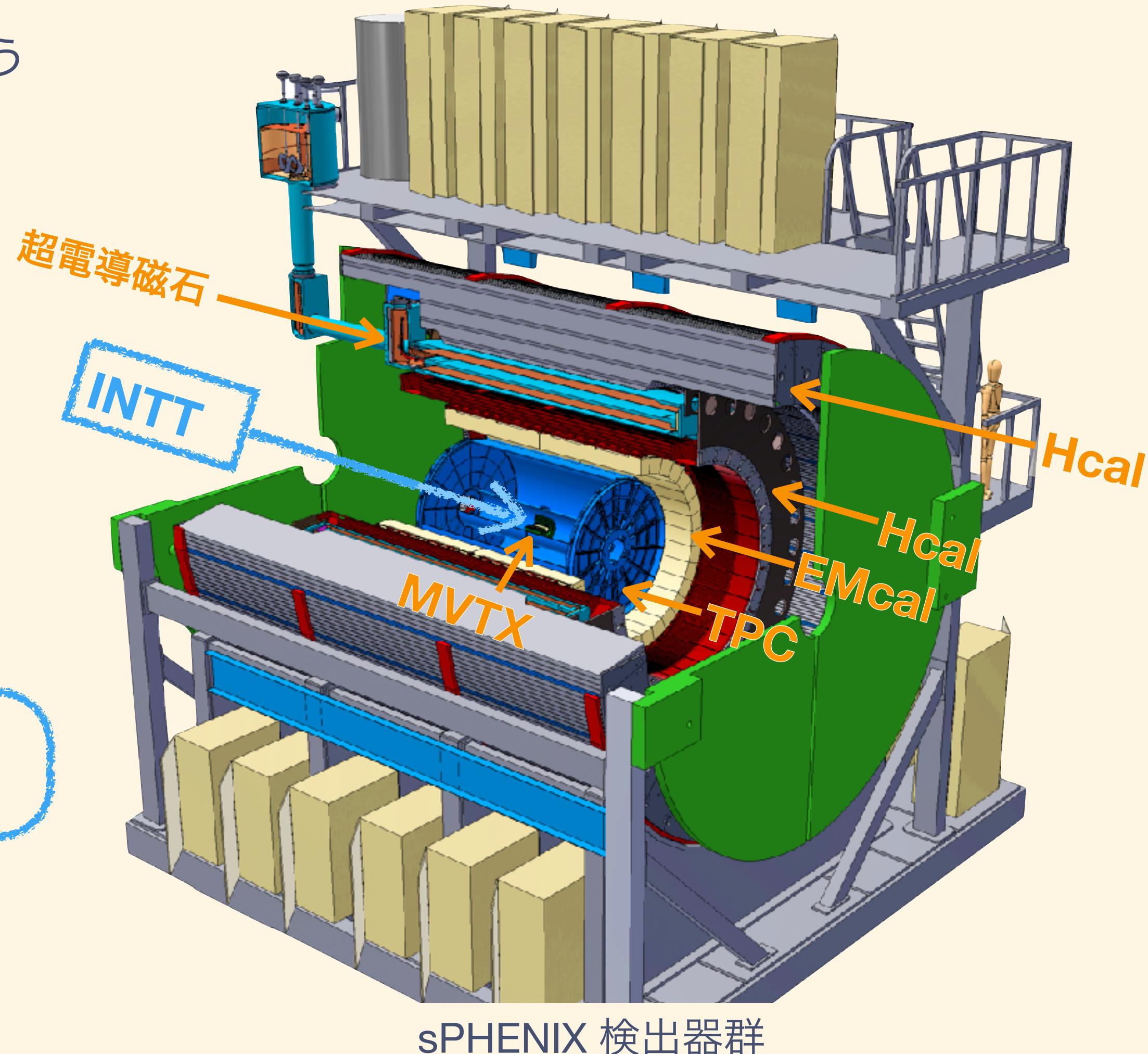
飛跡検出器群

TPC: $r < 80$ cm、高運動量分解能に寄与

INTT: $r < 10$ cm、TPC と MVTX 間をつなぐ

MVTX: $r < 4$ cm、MAPS 型シリコン検出器、反応点の決定

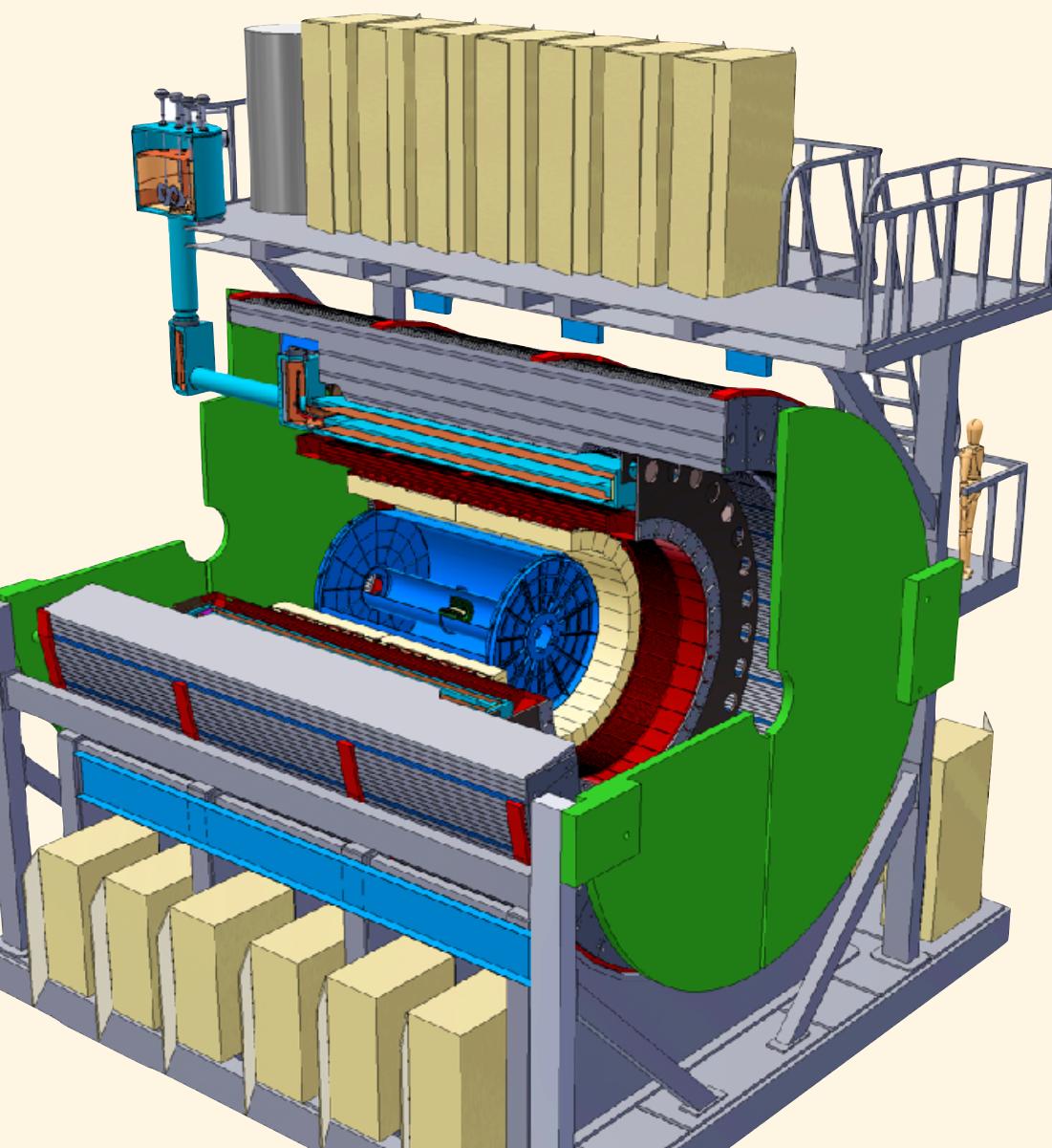
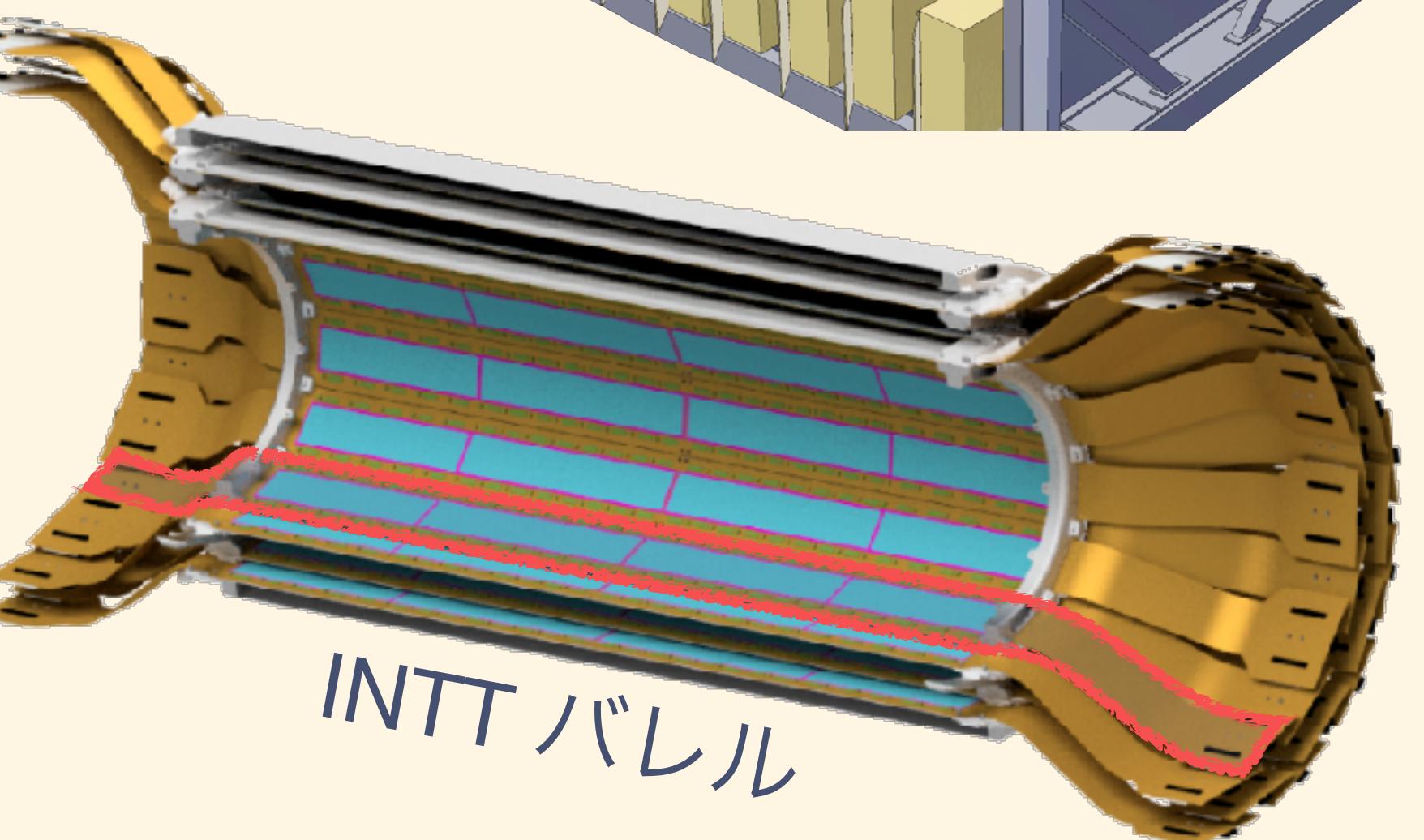
我々の
検出器



Intermediate tracker (INTT)

シリコンストリップセンサーを使った 2 層のバレル型検出器

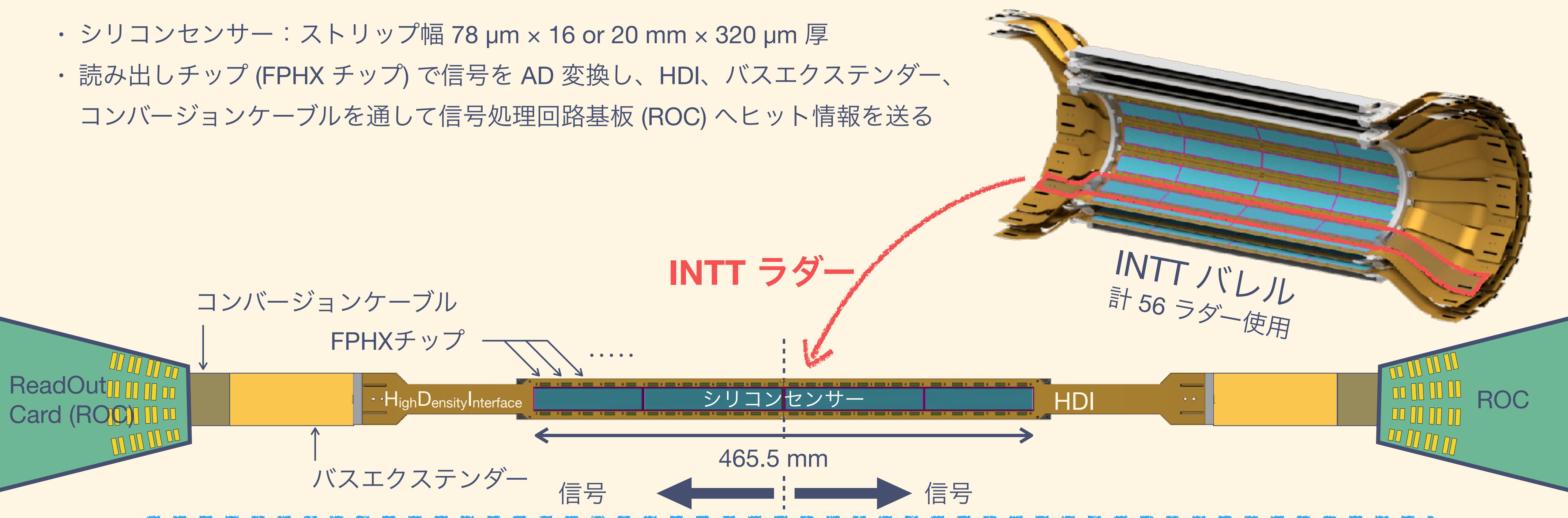
- ・ MVTX と TPC の間に位置し、トラックの内挿精度を高める
- ・ バンチクロッシング 106 ns で動作する唯一の飛跡検出器 (MVTX and TPC は μs - 10 μs オーダー)



Intermediate tracker (INTT)

シリコンストリップセンサーを使った 2 層のバレル型検出器

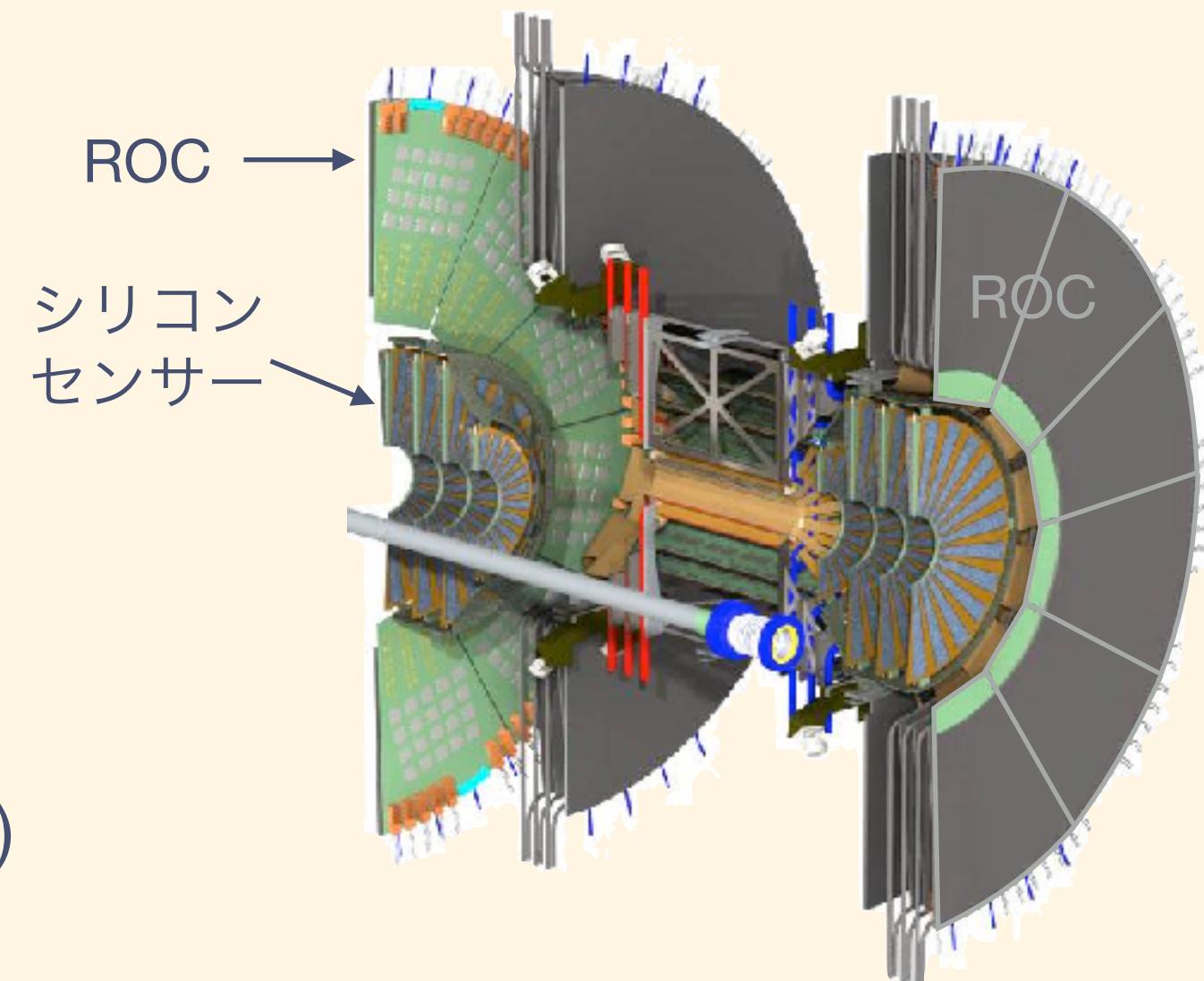
- ・ MVTX と TPC の間に位置し、トラックの内挿精度を高める
- ・ バンチクロッシング 106 ns で動作する唯一の飛跡椡出器 (MVTX and TPC は μs - 10 μs オーダー)
- ・ シリコンセンサー：ストリップ幅 78 μm × 16 or 20 mm × 320 μm 厚
- ・ 読み出しチップ (FPHX チップ) で信号を AD 変換し、HDI、バスエクステンダー、コンバージョンケーブルを通して信号処理回路基板 (ROC) へヒット情報を送る



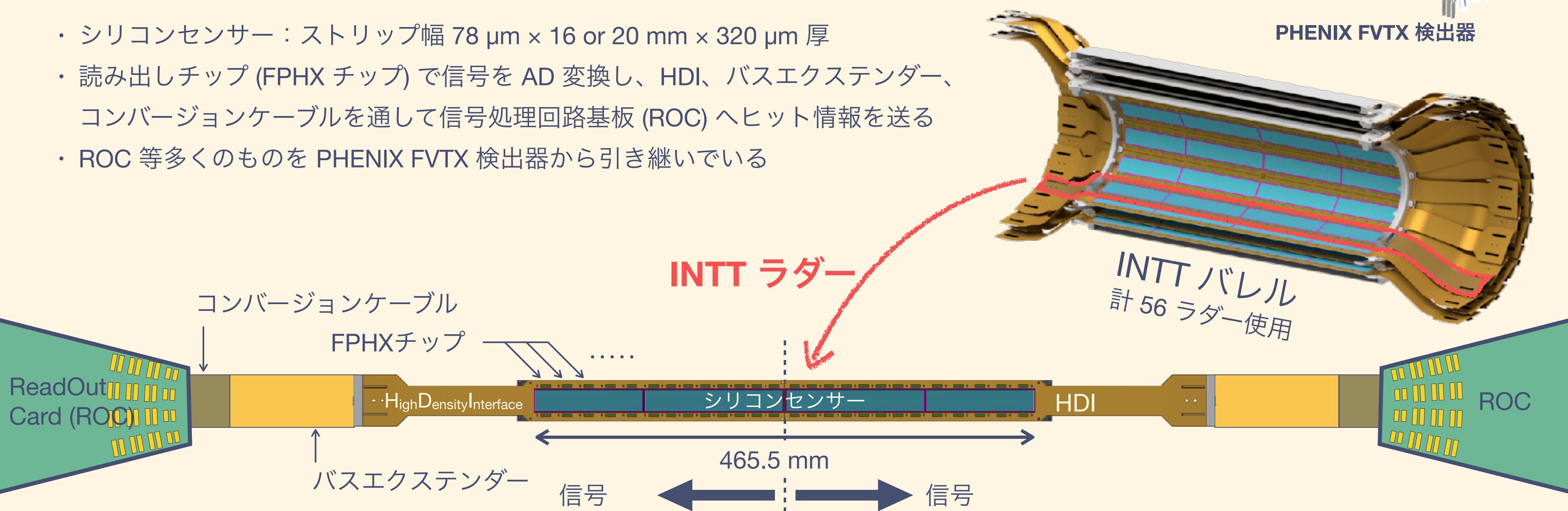
Intermediate tracker (INTT)

シリコンストリップセンサーを使った2層のバレル型検出器

- ・ MVTX と TPC の間に位置し、トラックの内挿精度を高める
- ・ バンチクロッシング 106 ns で動作する唯一の飛跡検出器 (MVTX and TPC は μs - 10 μs オーダー)
- ・ シリコンセンサー：ストリップ幅 78 μm × 16 or 20 mm × 320 μm 厚
- ・ 読み出しチップ (FPHX チップ) で信号を AD 変換し、HDI、バスエクステンダー、コンバージョンケーブルを通して信号処理回路基板 (ROC) へヒット情報を送る
- ・ ROC 等多くのものを PHENIX FVTX 検出器から引き継いでいる

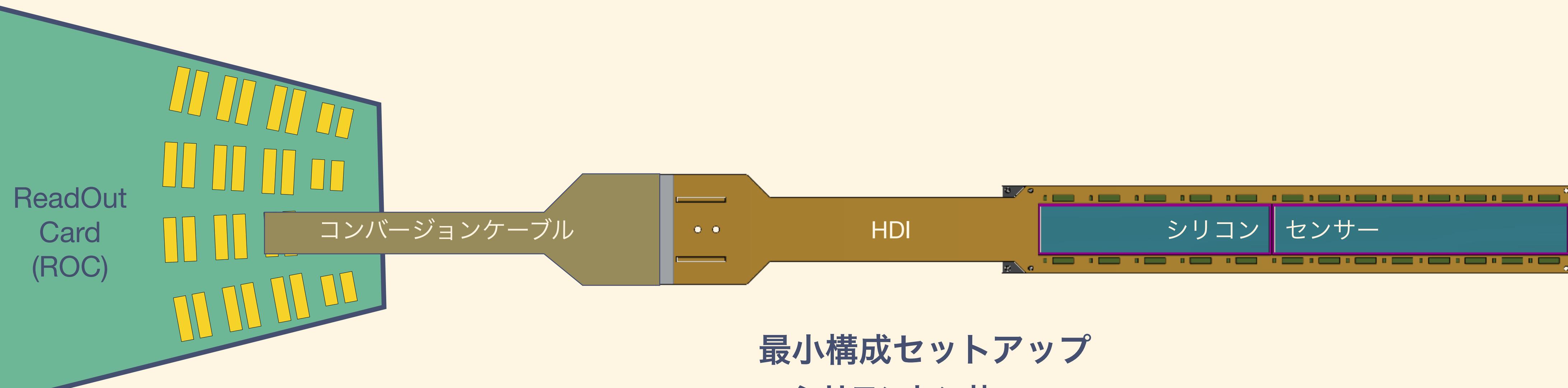


PHENIX FVTX 検出器



テスト機のオペレーション

2種類のオペレーションモード：



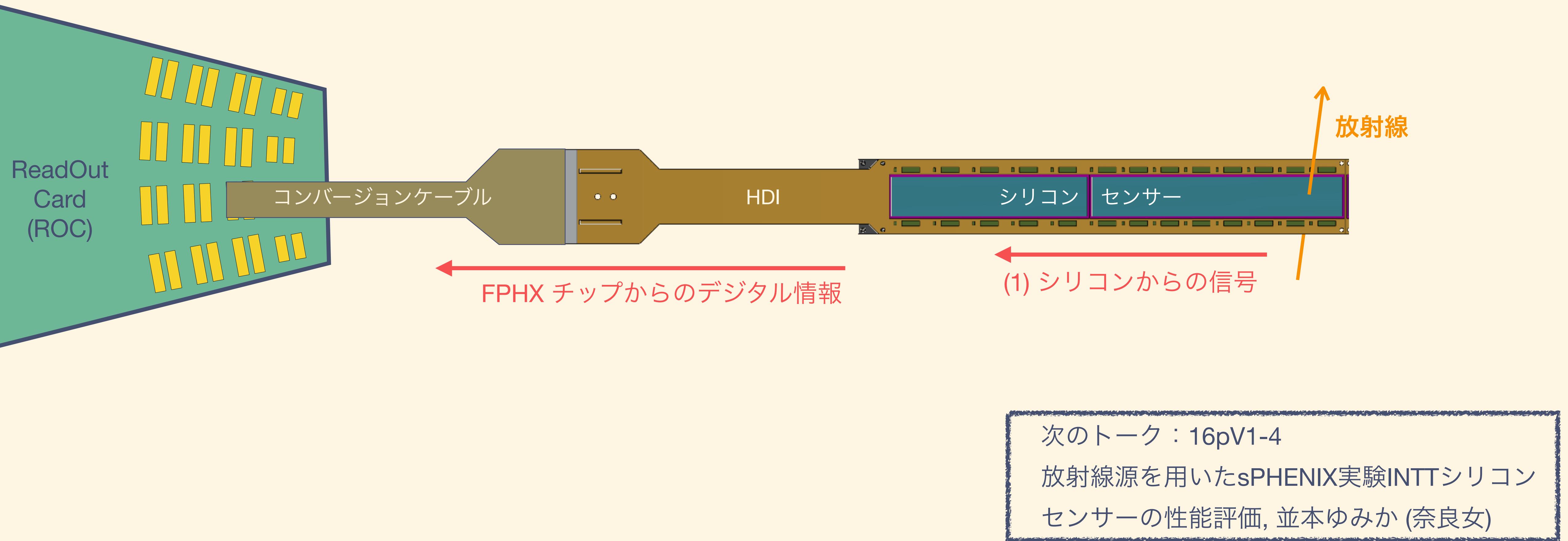
最小構成セットアップ

- ・シリコンセンサー
- ・HDI
- ・コンバージョンケーブル

テスト機のオペレーション

2種類のオペレーションモード：

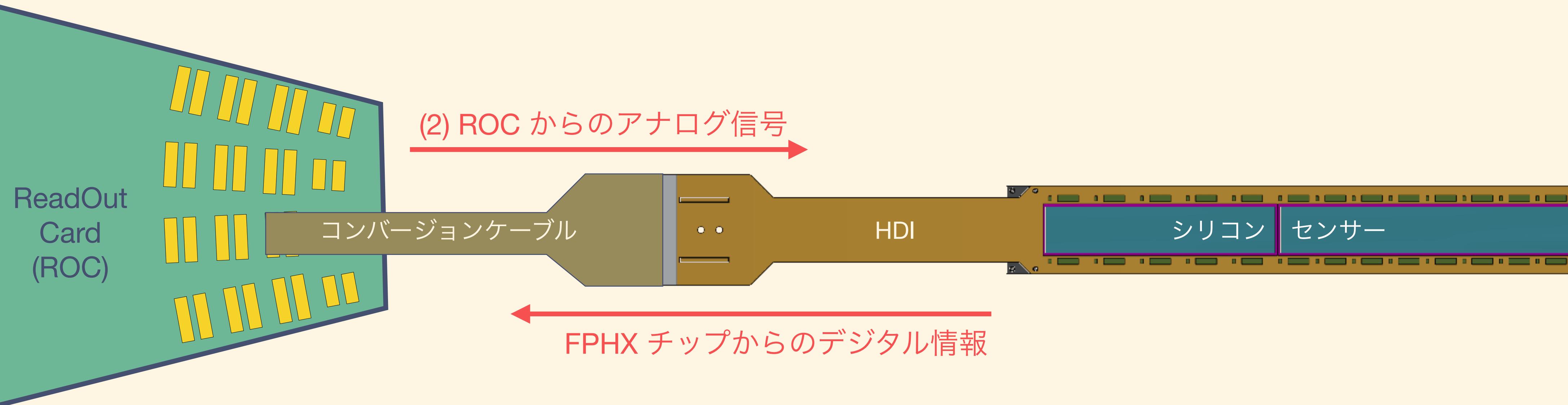
(1) 放射線測定: シリコンモジュールで生成された信号の測定



テスト機のオペレーション

2種類のオペレーションモード：

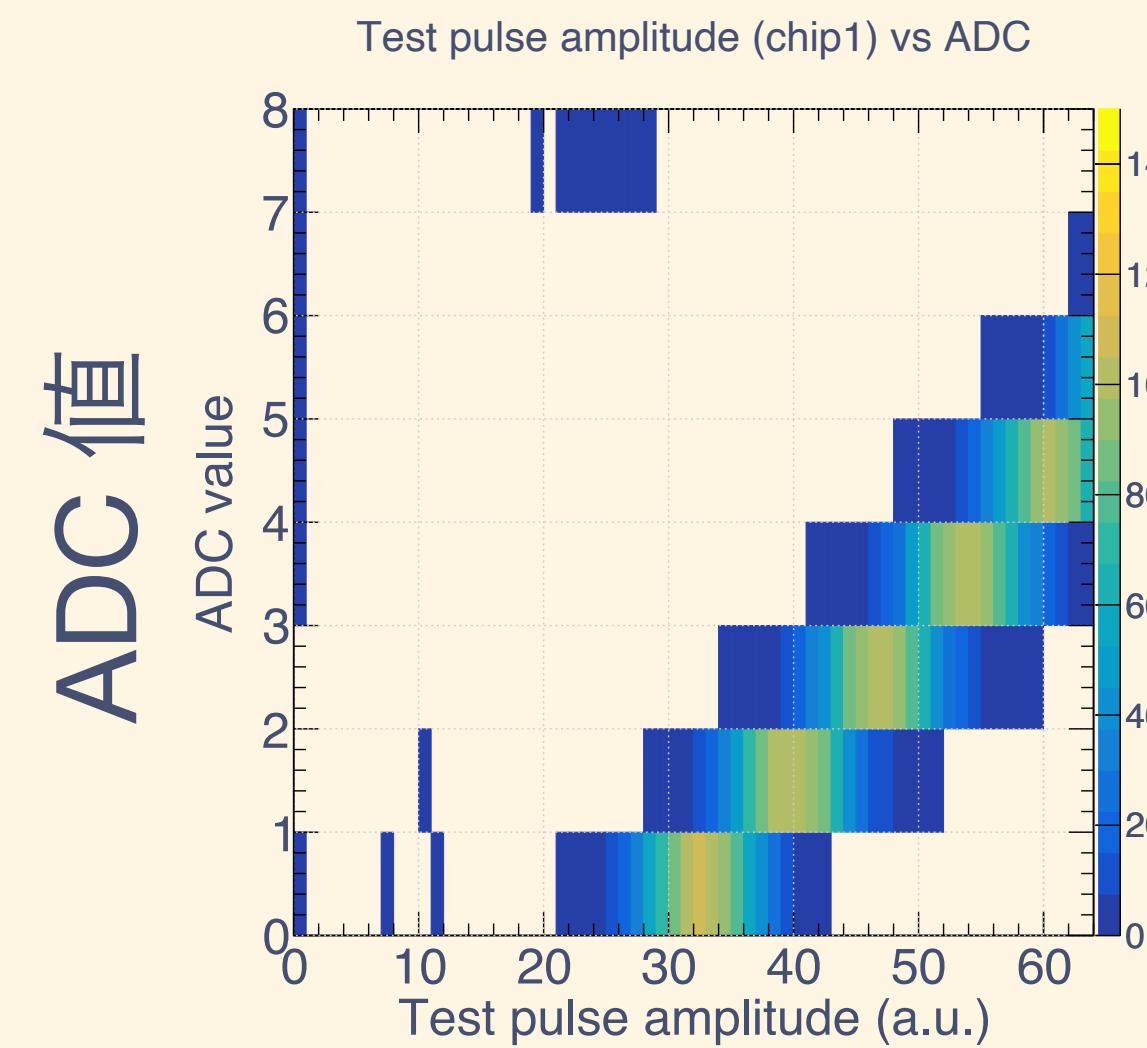
- (1) 放射線測定: シリコンモジュールで生成された信号の測定
- (2) キャリブレーション: ROC で生成したアナログ信号の測定



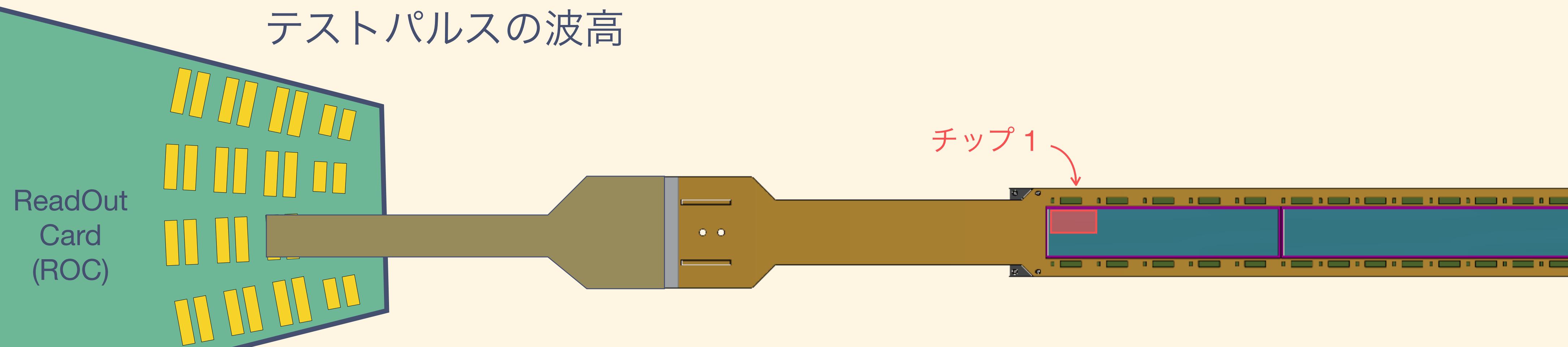
次のトーク：16pV1-4
放射線源を用いたsPHENIX実験INTTシリコン
センサーの性能評価, 並本ゆみか (奈良女)

テスト機のオペレーション、キャリブレーション

シリコンモジュール チップ1 のデータ

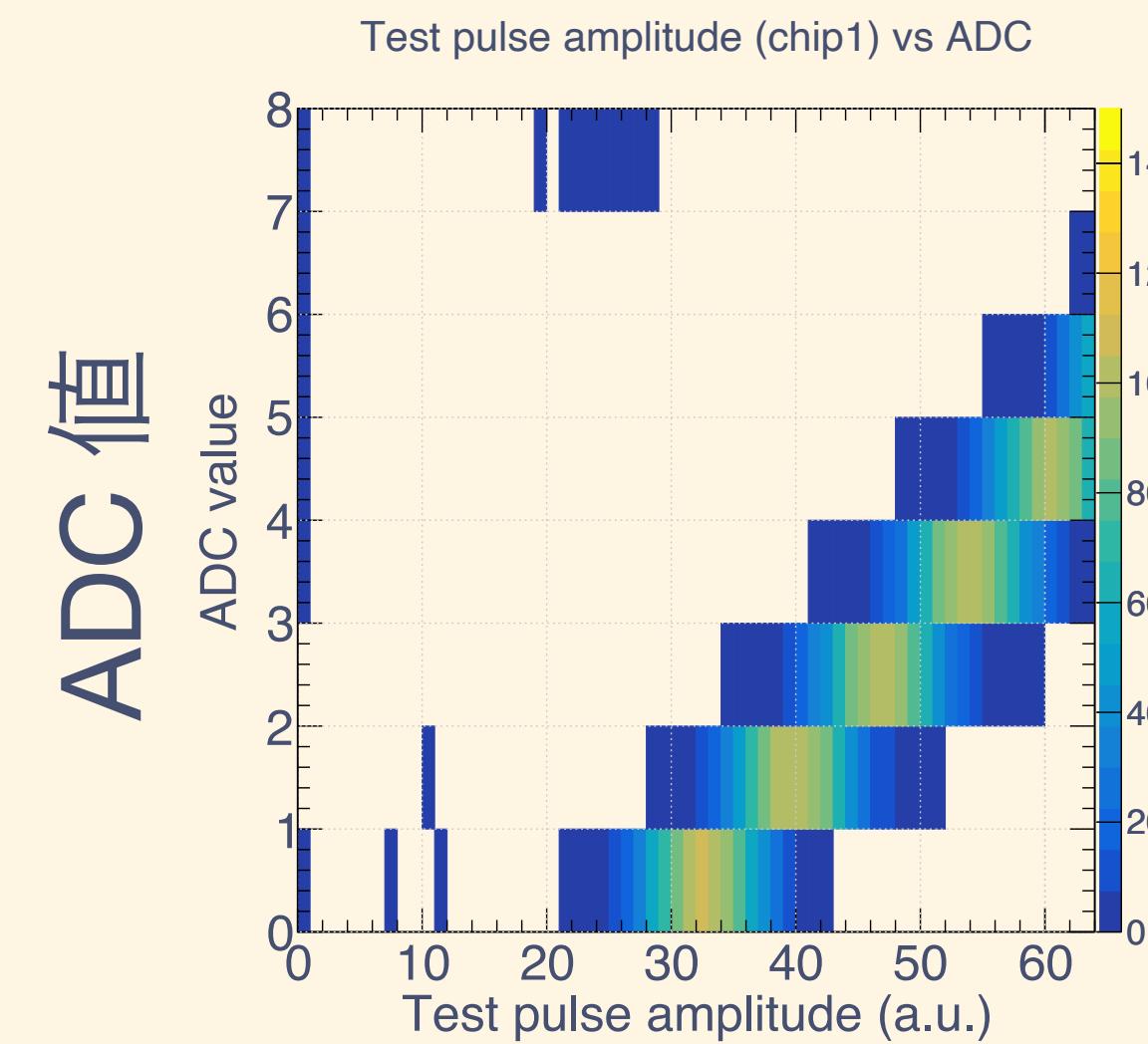


テストパルスの波高

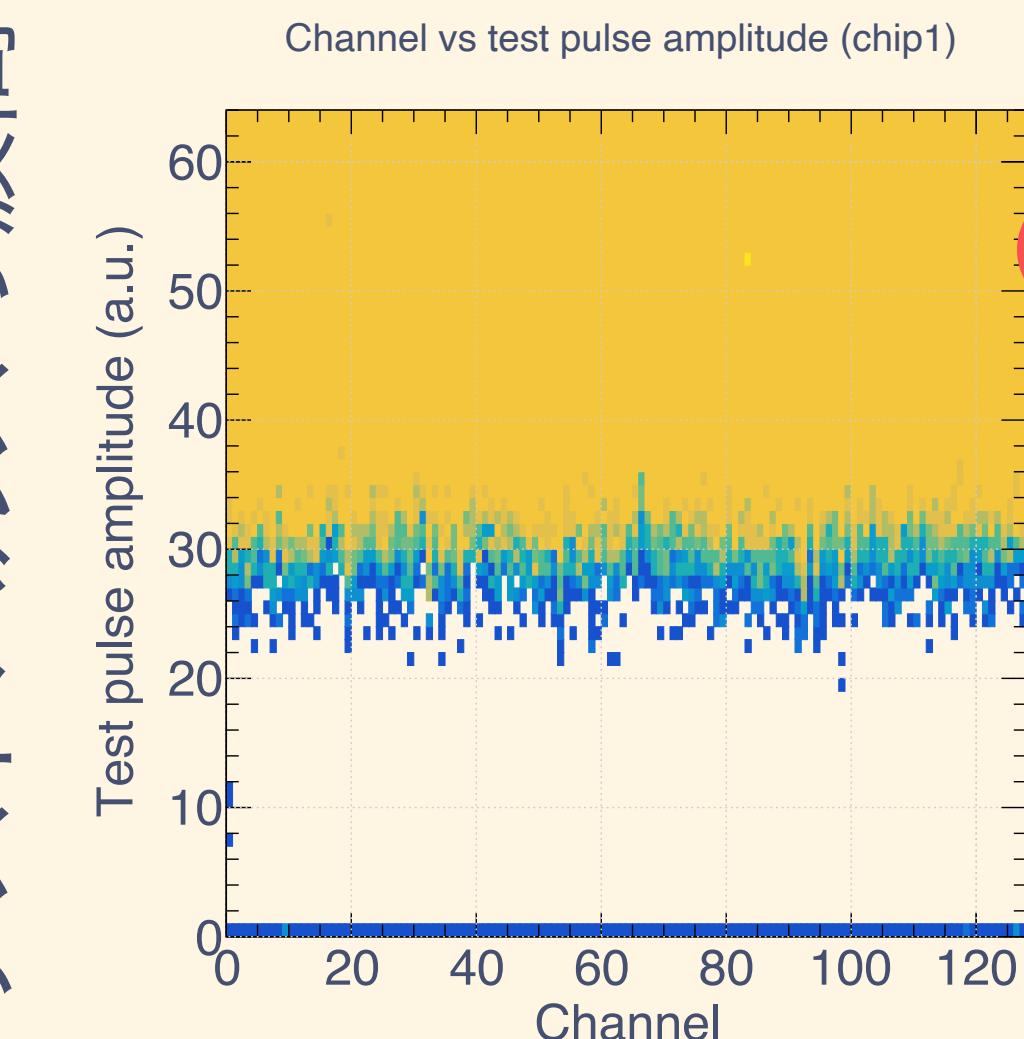


テスト機のオペレーション、キャリブレーション

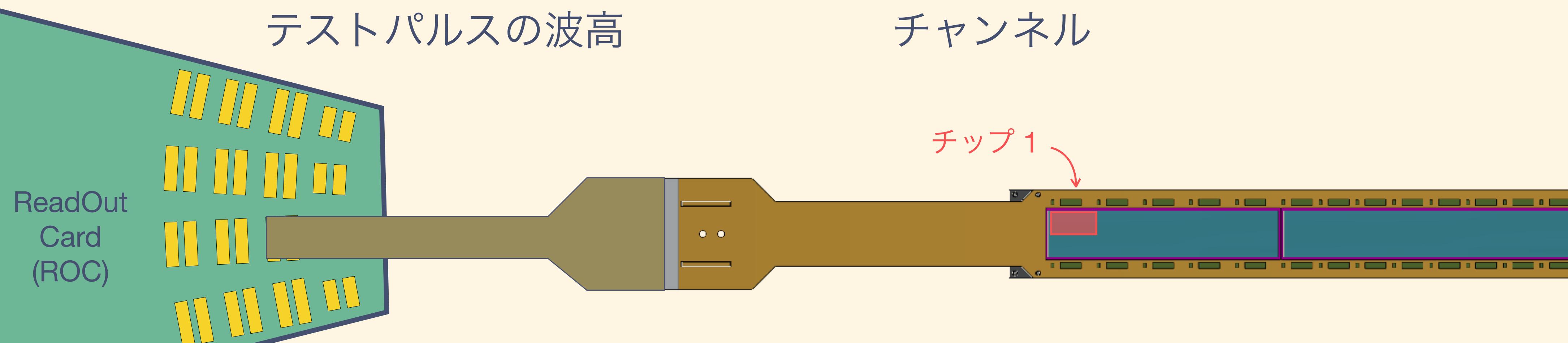
シリコンモジュールチップ1のデータ



テストパルスの波高

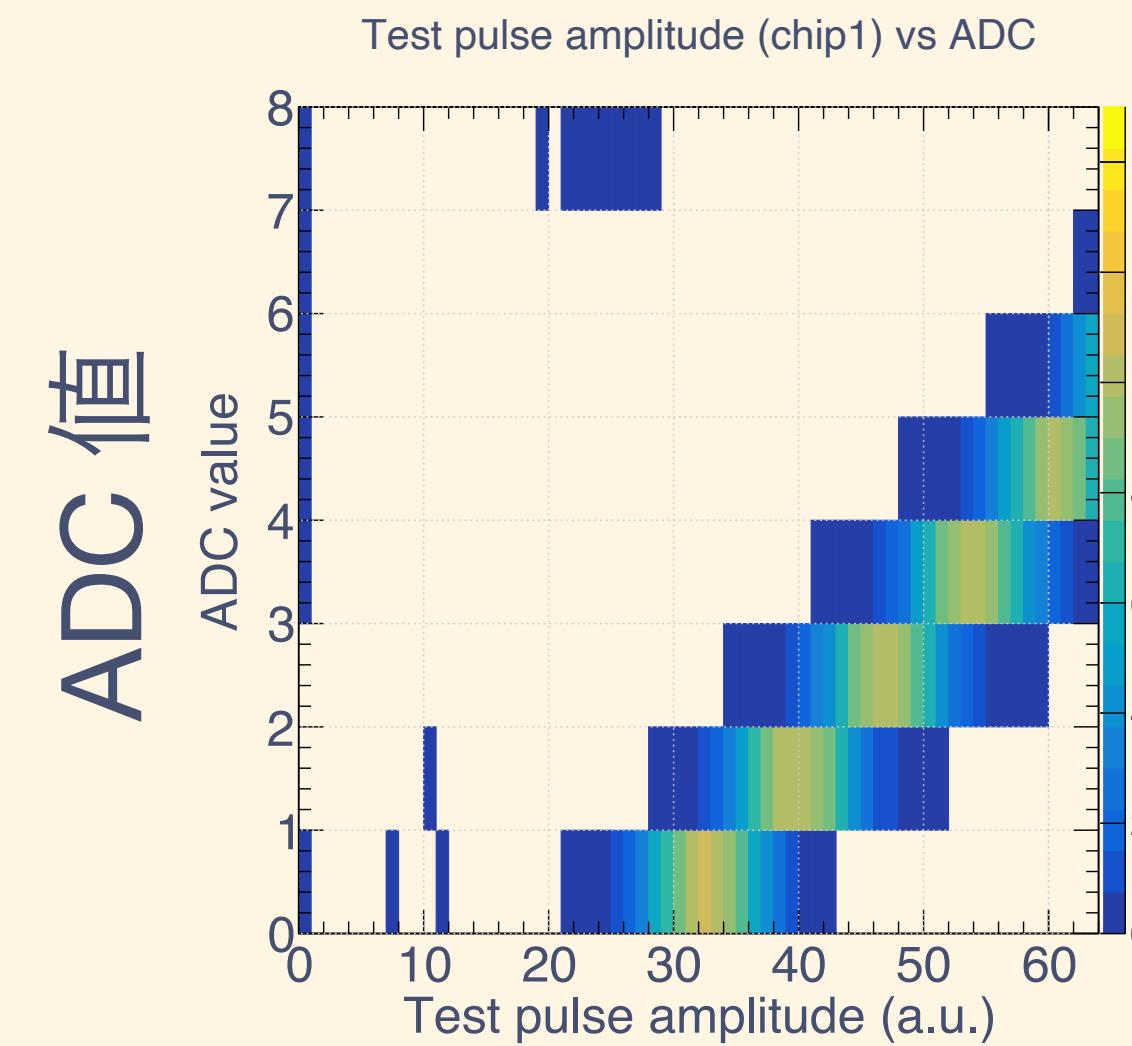


チャンネル

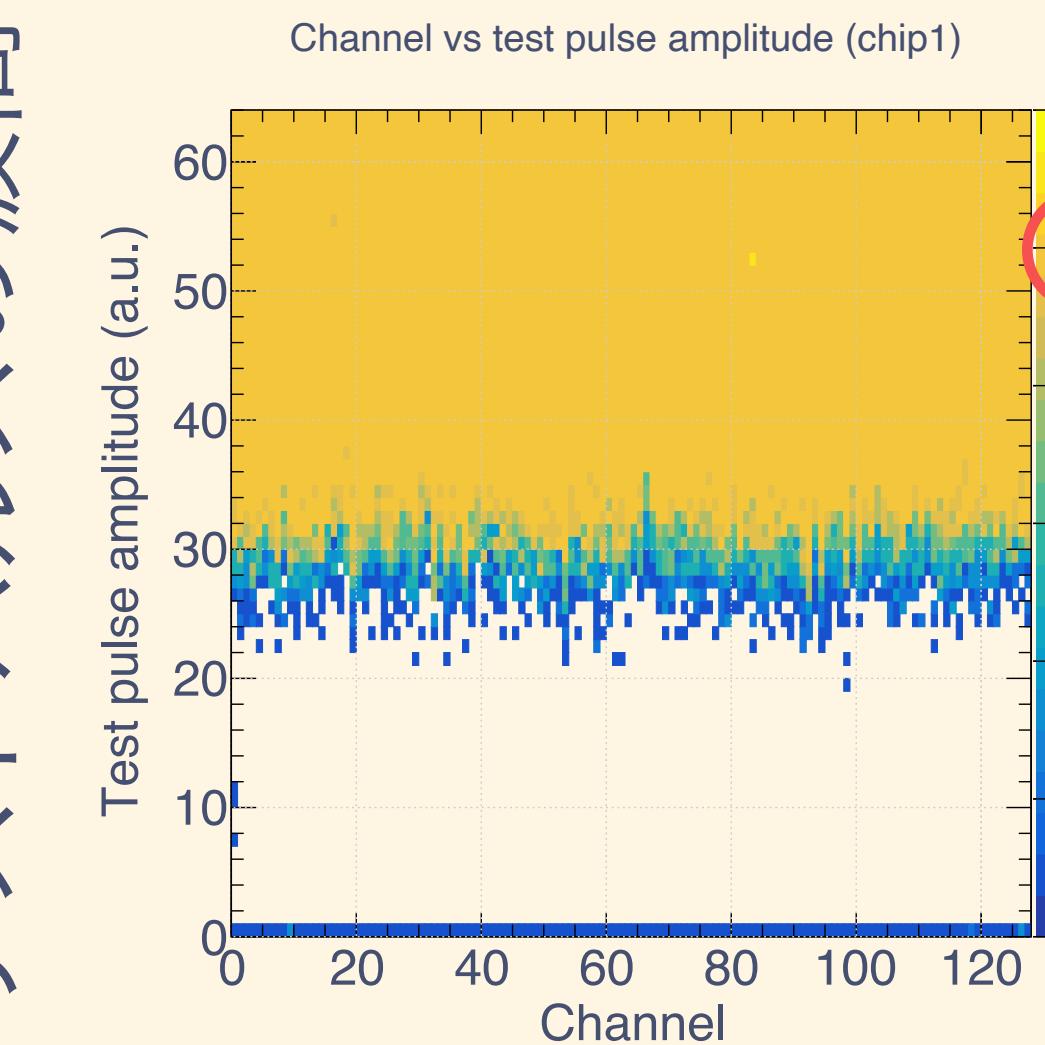


テスト機のオペレーション、キャリブレーション

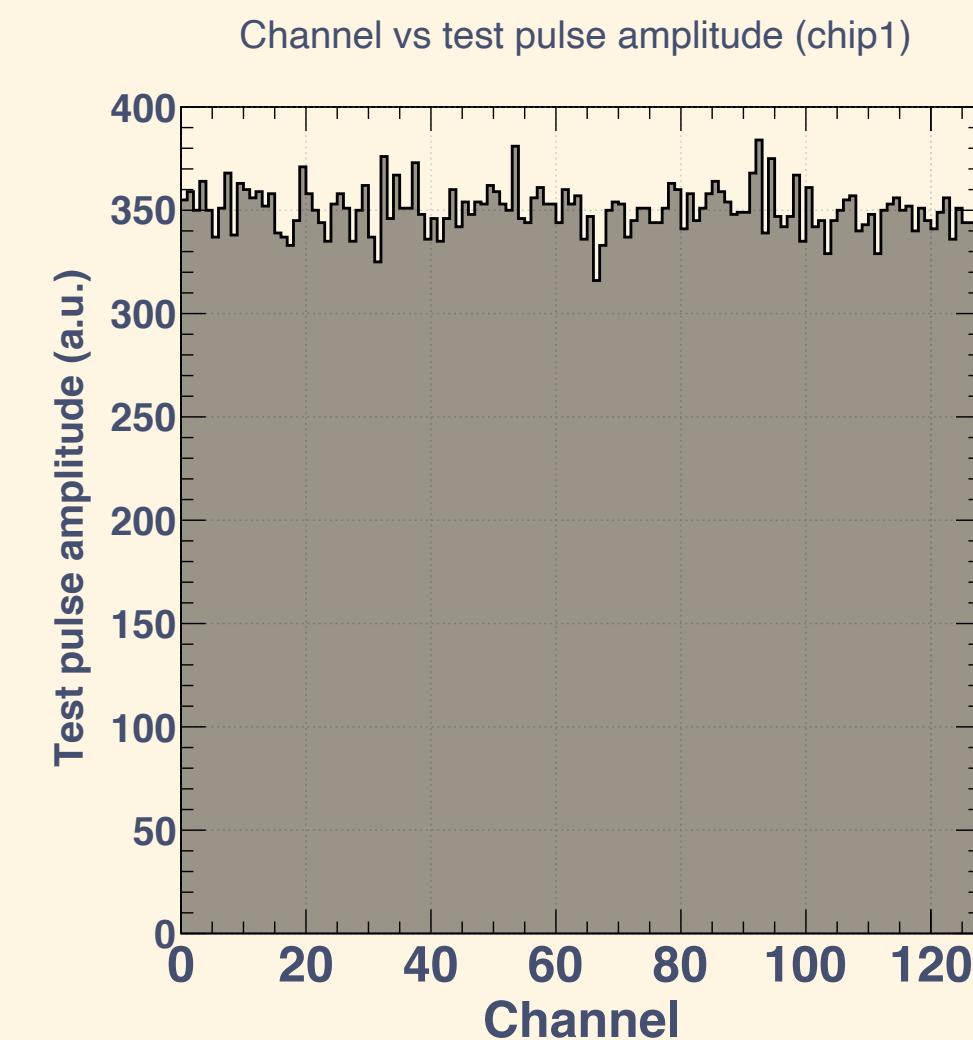
シリコンモジュールチップ1のデータ



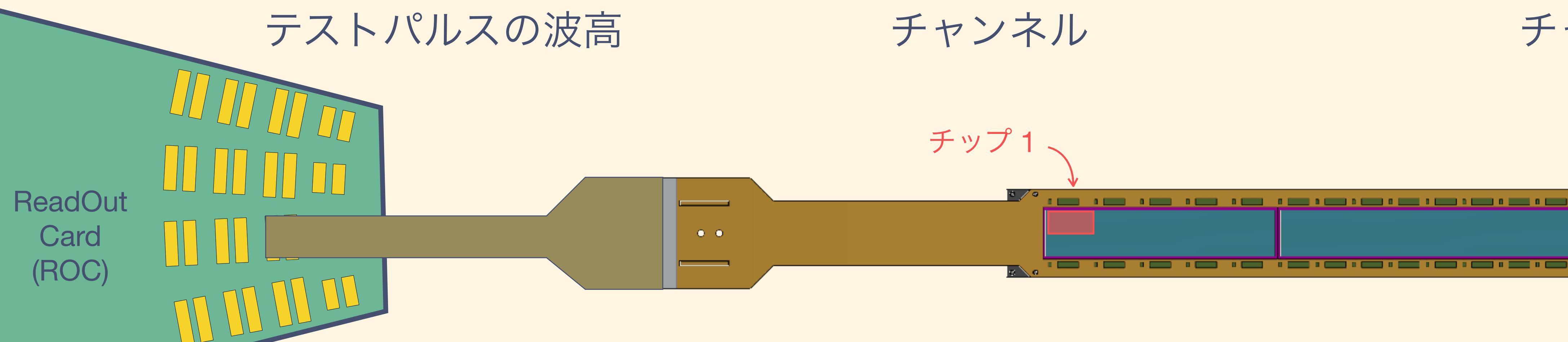
テストパルスの波高



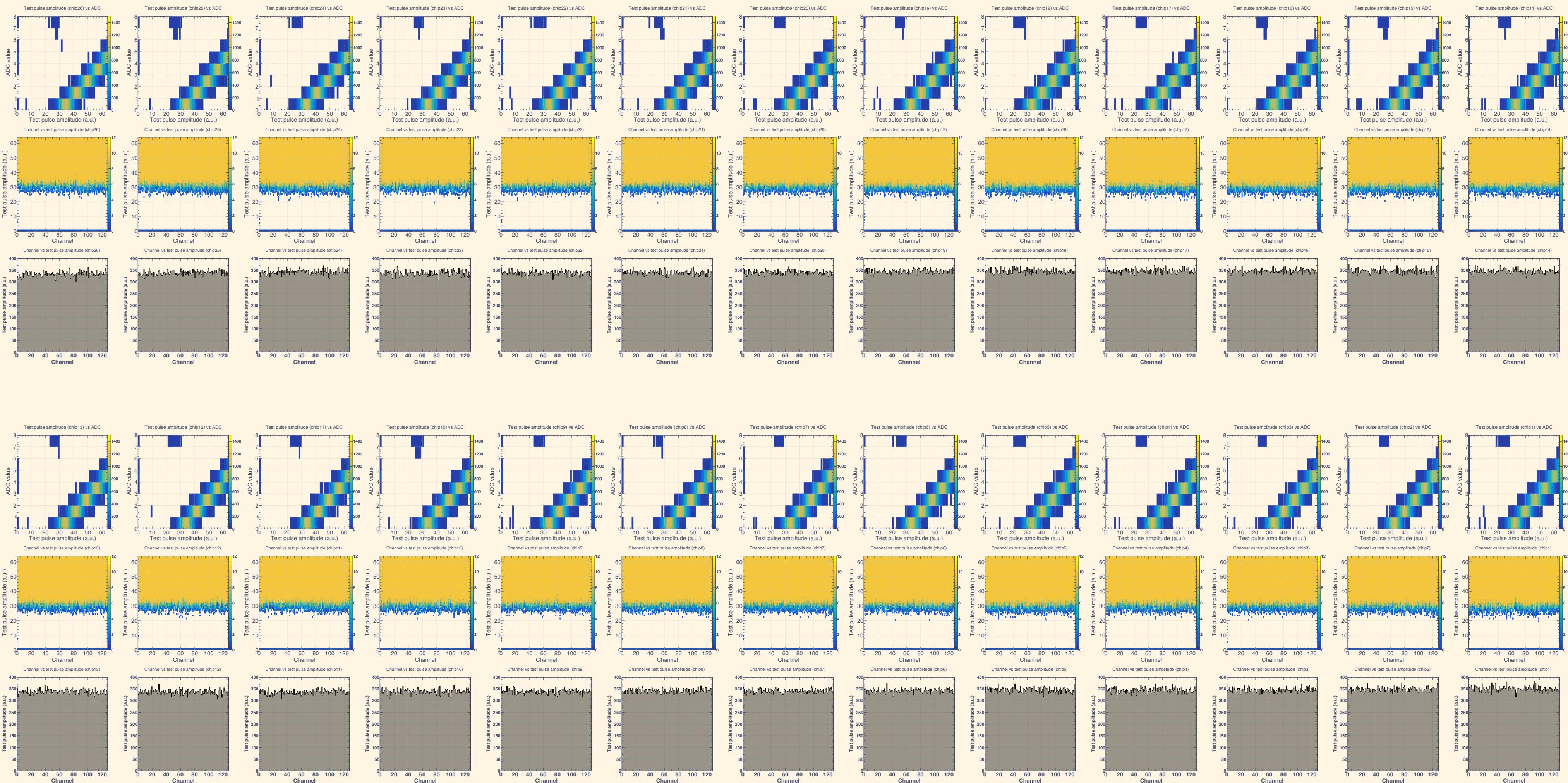
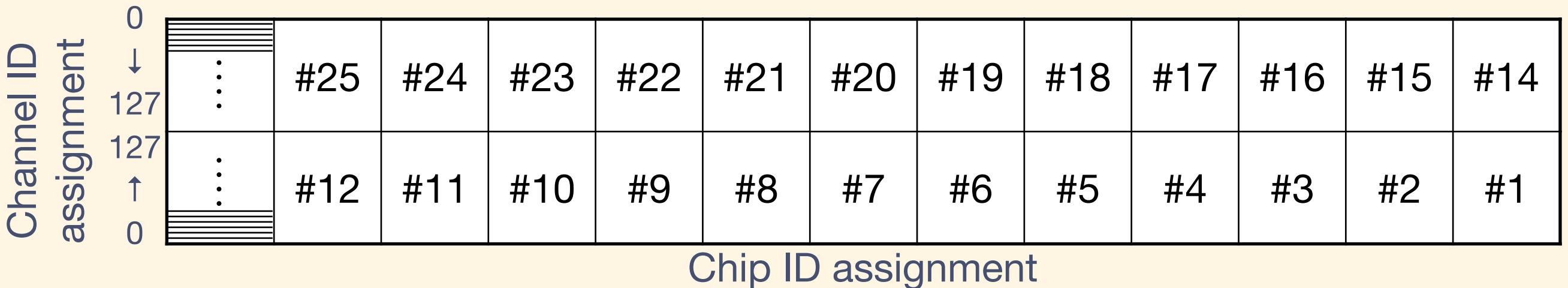
チャンネル



チャンネル

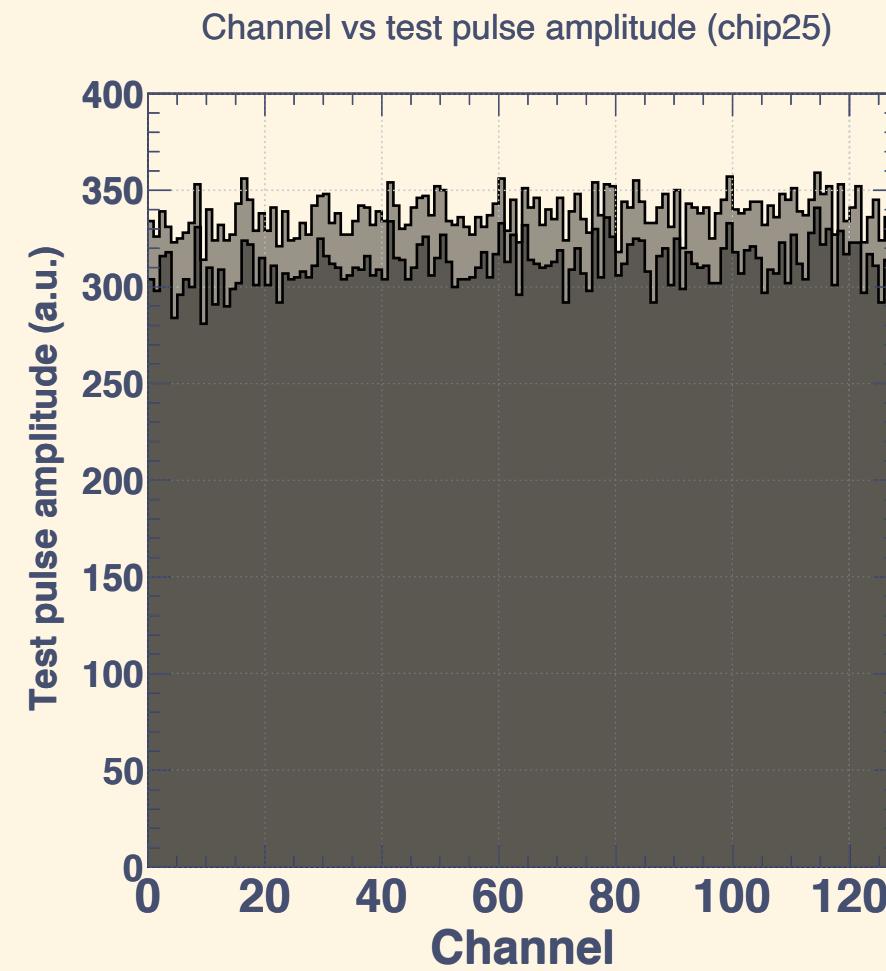


テスト機のオペレーション、 キャリブレーション

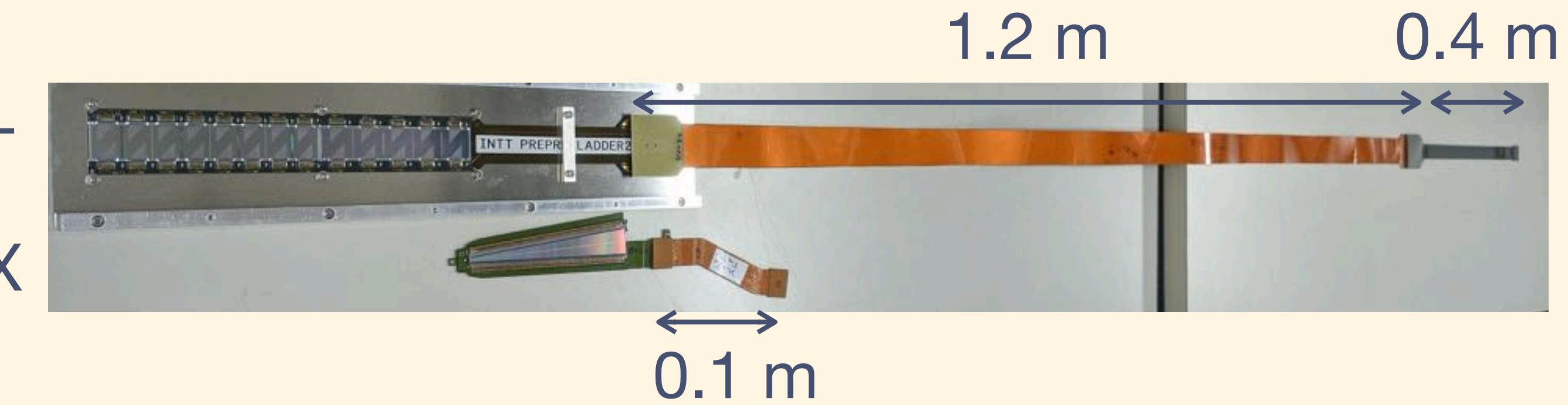


最小構成セットアップでは期待通りの動作ができている

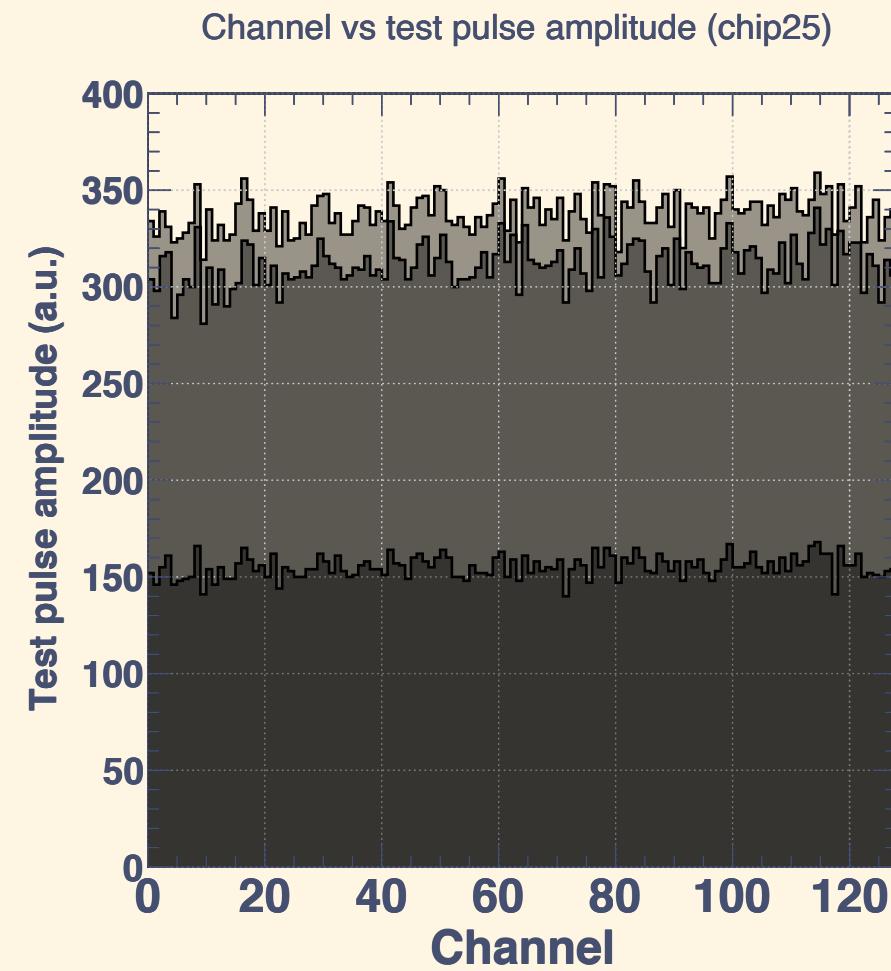
Half entry 問題



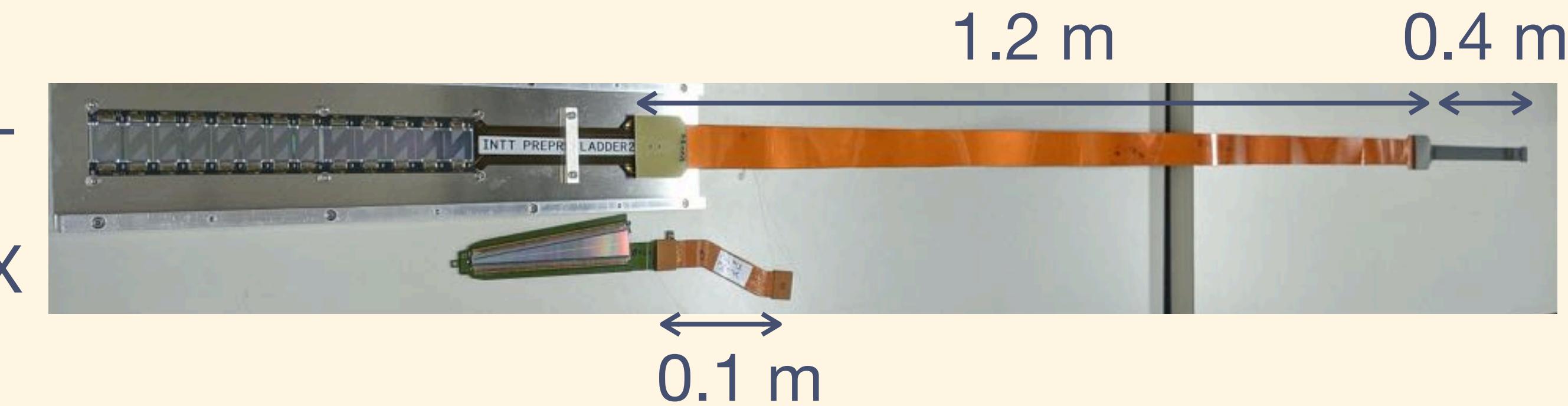
INTT
FVTX



Half entry 問題

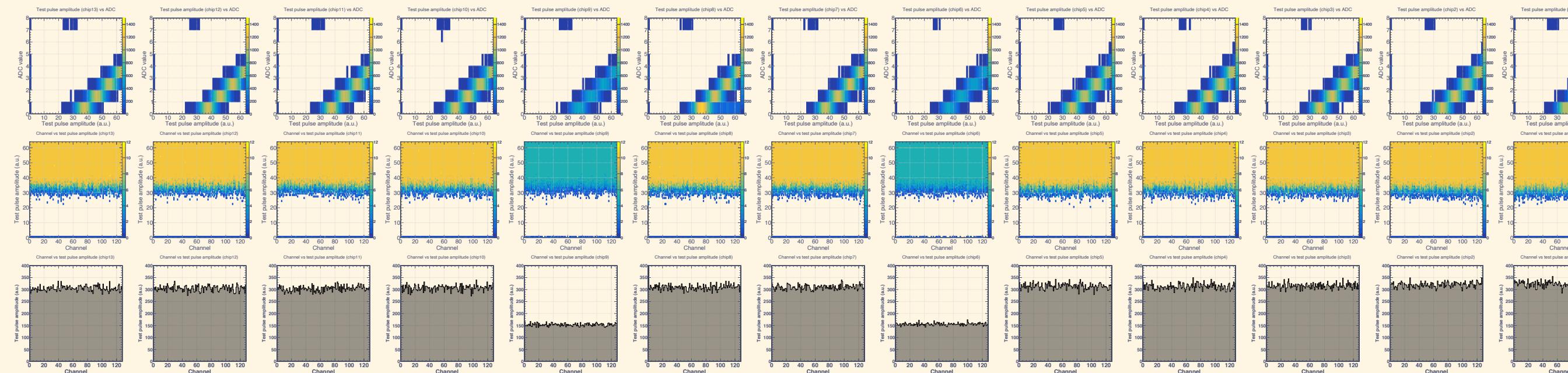
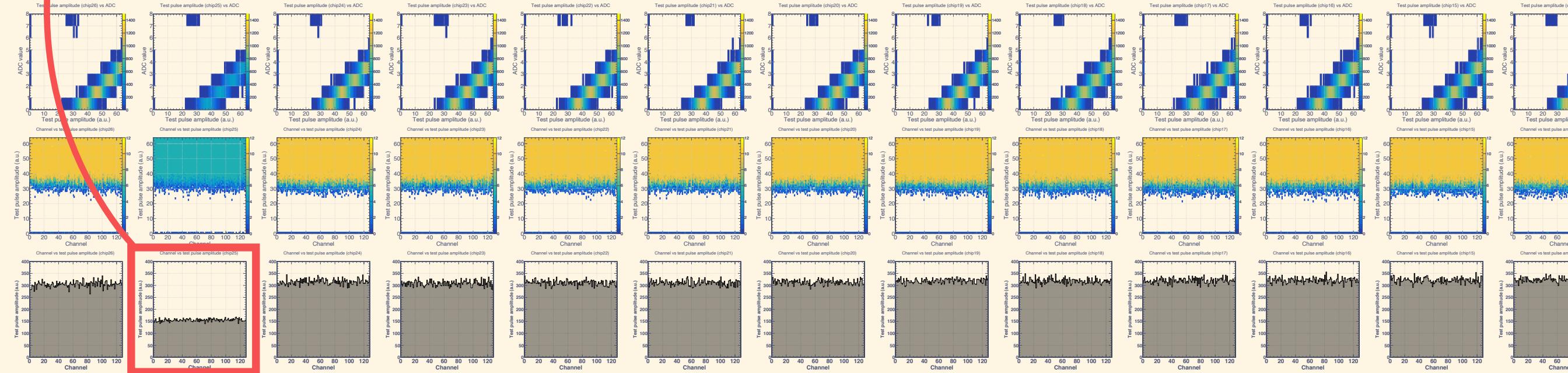
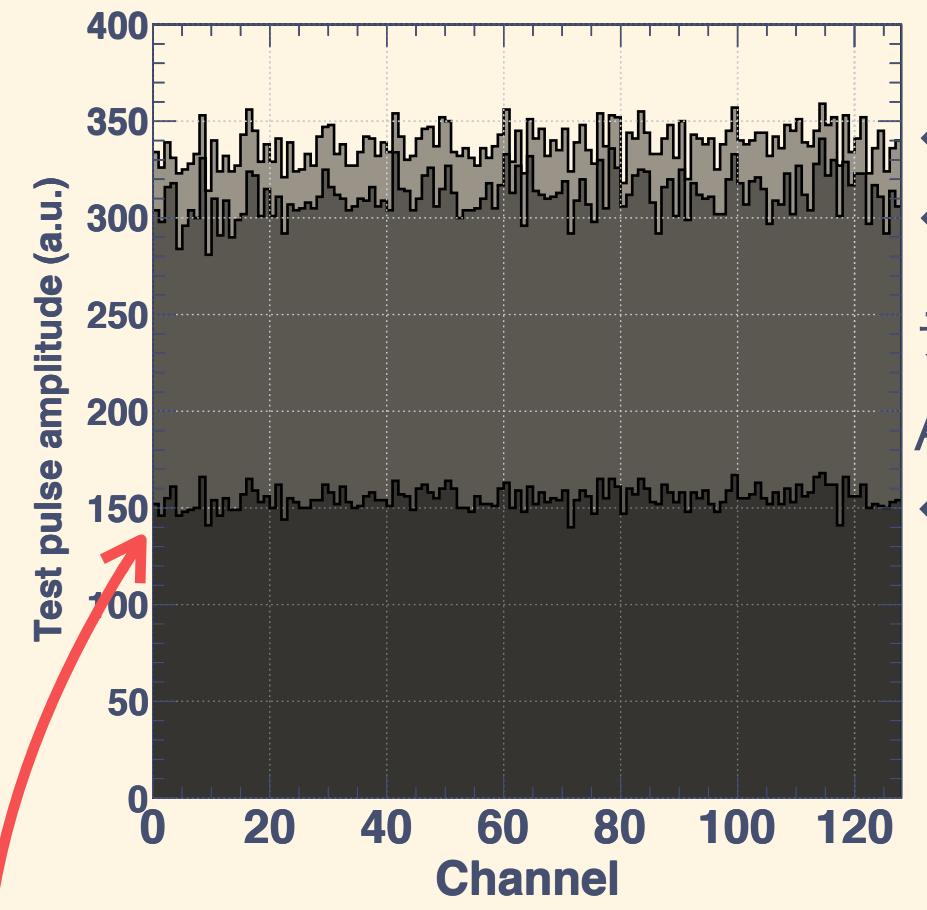


INTT
FVTX

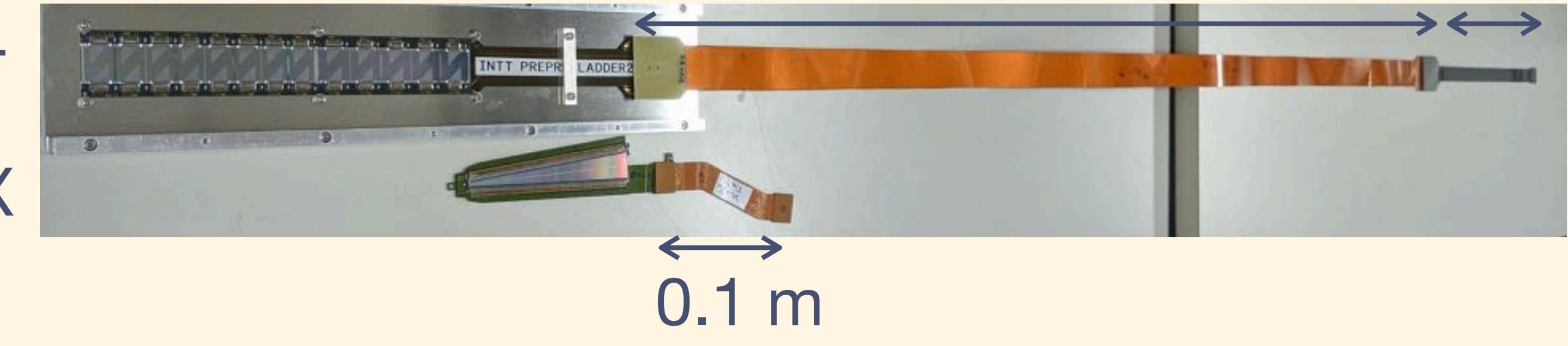


Half entry 問題

Channel vs test pulse amplitude (chip25)



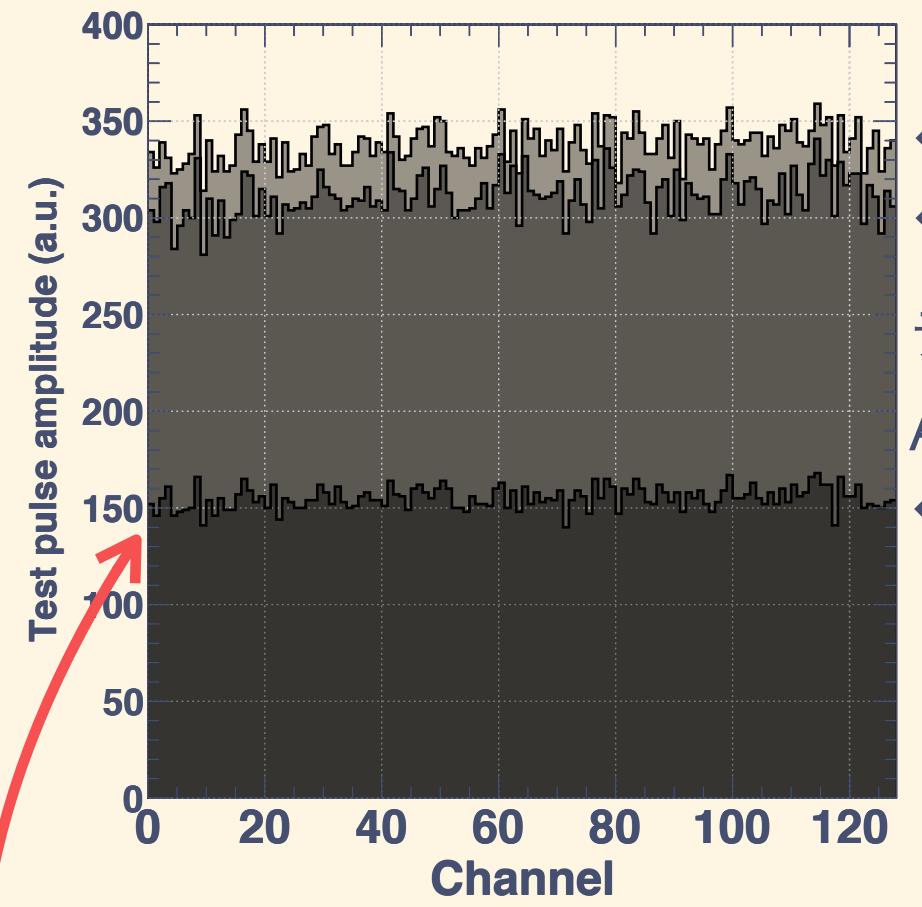
INTT
FVTX



バスエクステンダーありでキャリブレーション
測定を行うと、得られるはずのちょうど
半分しかデータが得られないことがある

Half entry 問題

Channel vs test pulse amplitude (chip25)

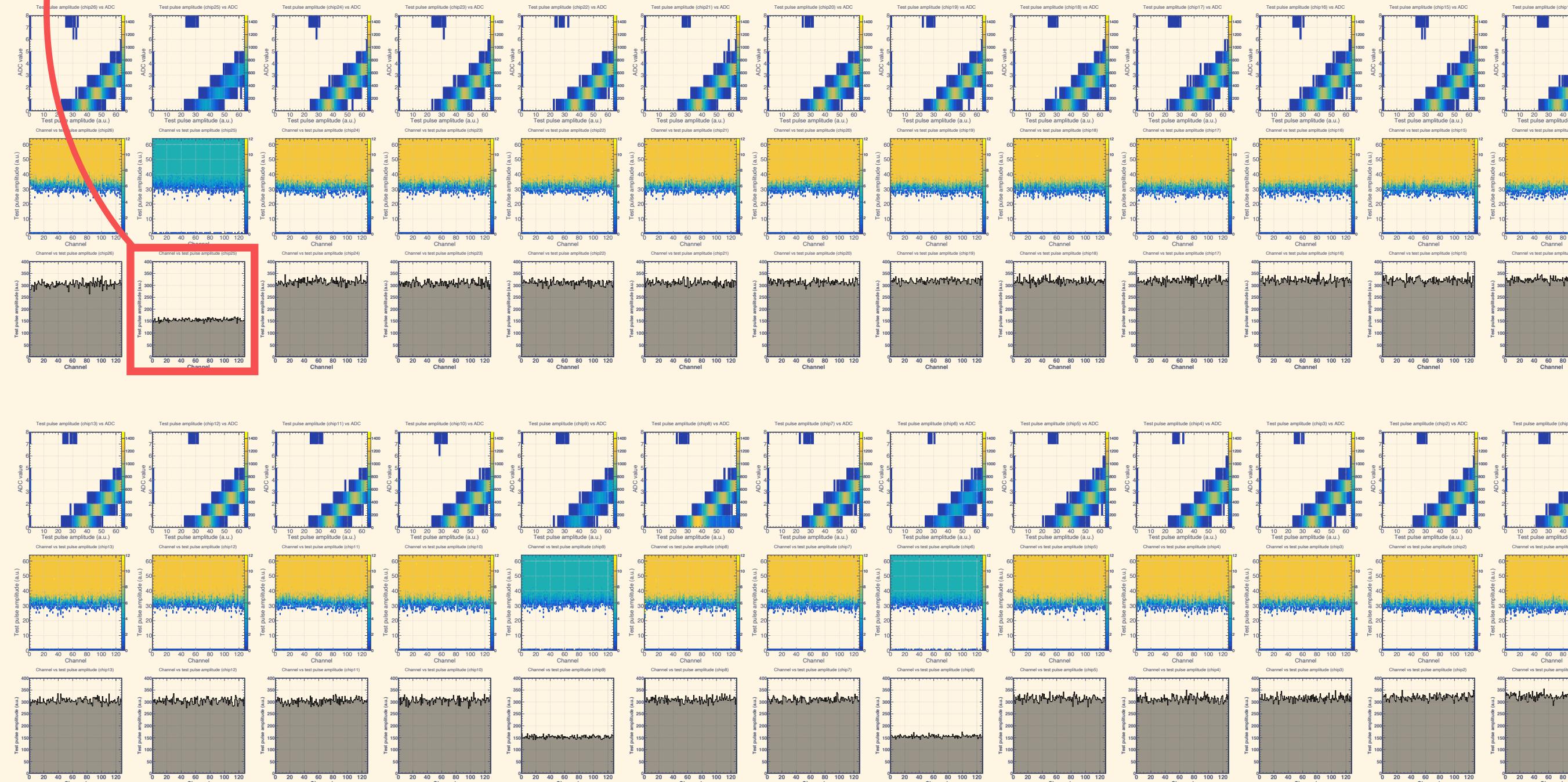


←バスエクステンダーなし正常
←バスエクステンダーあり正常
テストパルスが伝送ケーブルの減衰し、
ADC しきい値を超えにくくなっているため
←バスエクステンダーあり
データ量半分

INTT
FVTX



1.2 m
0.4 m
0.1 m



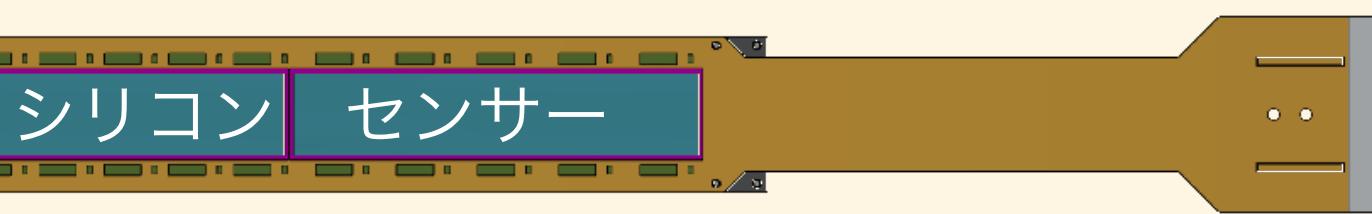
バスエクステンダーありでキャリブレーション測定を行うと、得られるはずのちょうど半分しかデータが得られないことがある



チップ i, primary positive
チップ i, primary negative
チップ i, secondly positive
チップ i, secondly negative
+ 電源ライン、GND

各 FPHX チップには出力ラインが 2 系統ずつある
→なんらかの理由で片方が機能していないことが確認できた

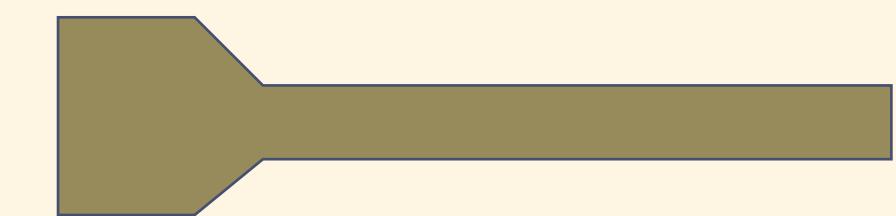
Half entry 問題、対策



バスエクステンダー

あり(1.2 m)

コンバージョン
ケーブル



FPHX チップ
LVDS 波高設定
$$\begin{pmatrix} 1 \text{ mA} \\ \sim \\ 8 \text{ mA} \end{pmatrix}$$

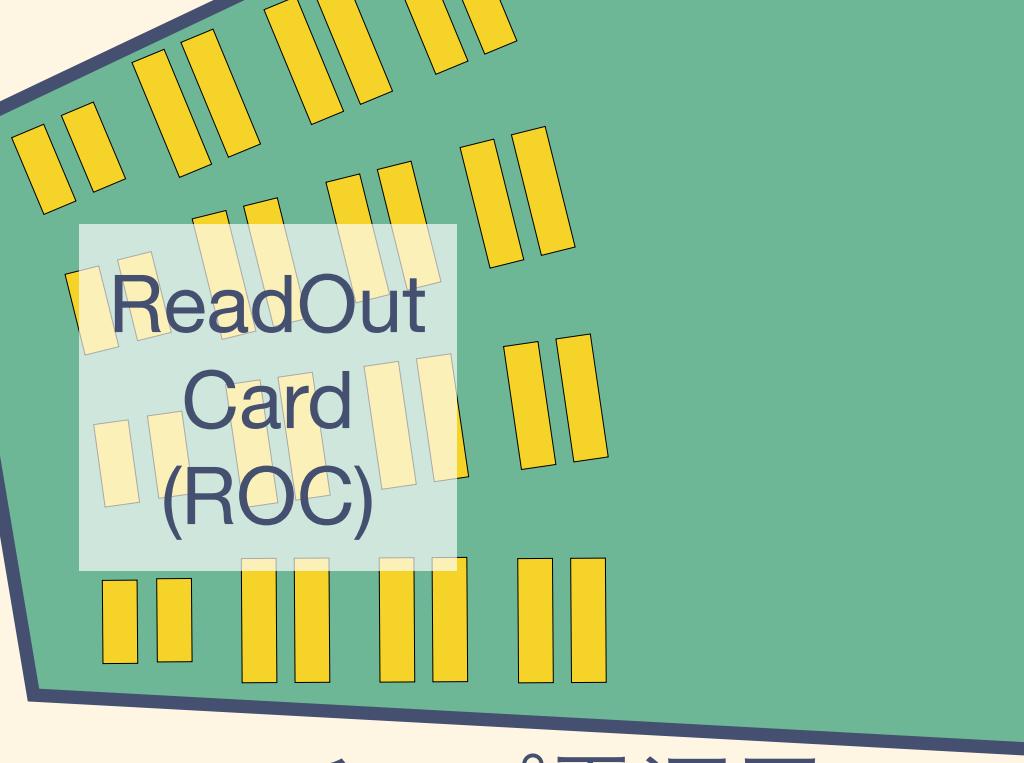
×

$\begin{pmatrix} \text{あり} \\ \text{なし} \end{pmatrix}$

×

$\begin{pmatrix} \text{長 (40cm)} \\ \text{短 (20cm)} \end{pmatrix}$

×

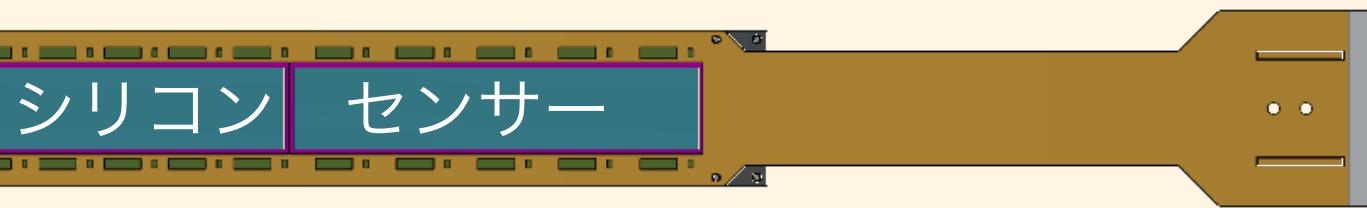


FPHX チップ電源用

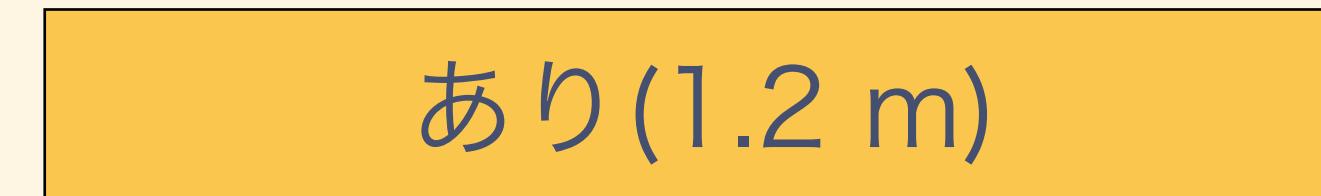
レギュレーター

$\begin{pmatrix} 2.5 \text{ V (旧)} \\ 3.0 \text{ V (新)} \end{pmatrix}$

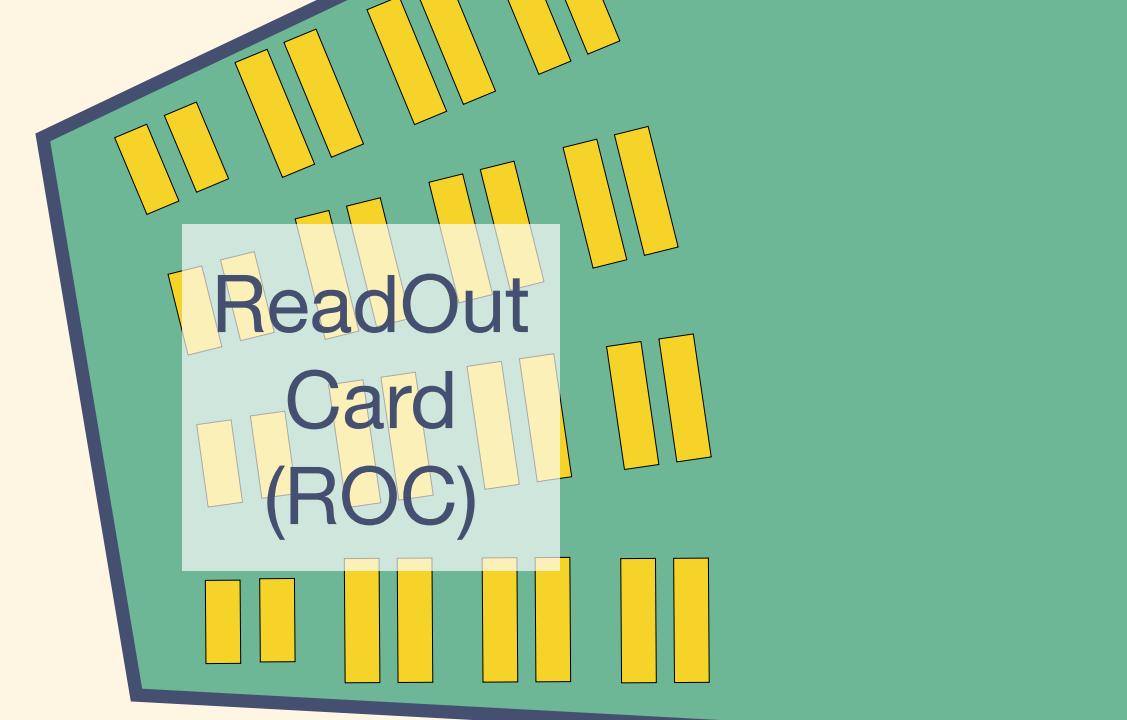
Half entry 問題、対策



バスエクステンダー



コンバージョン
ケーブル



FPHX チップ電源用

レギュレーター

$(2.5 \text{ V (旧)}$
 3.0 V (新)

FPHX チップ
LVDS 波高設定
 $(1 \text{ mA} \sim 8 \text{ mA})$

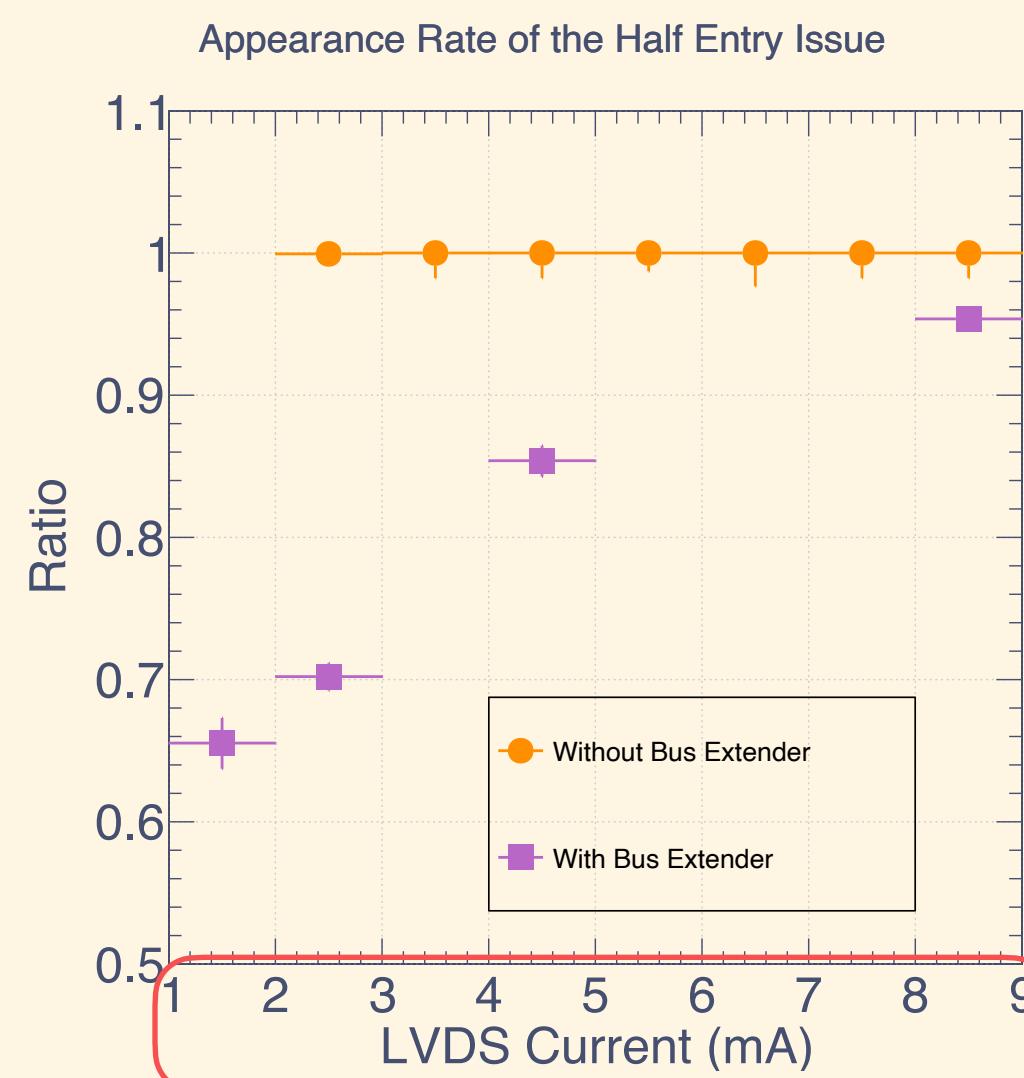
×

(ありなし)

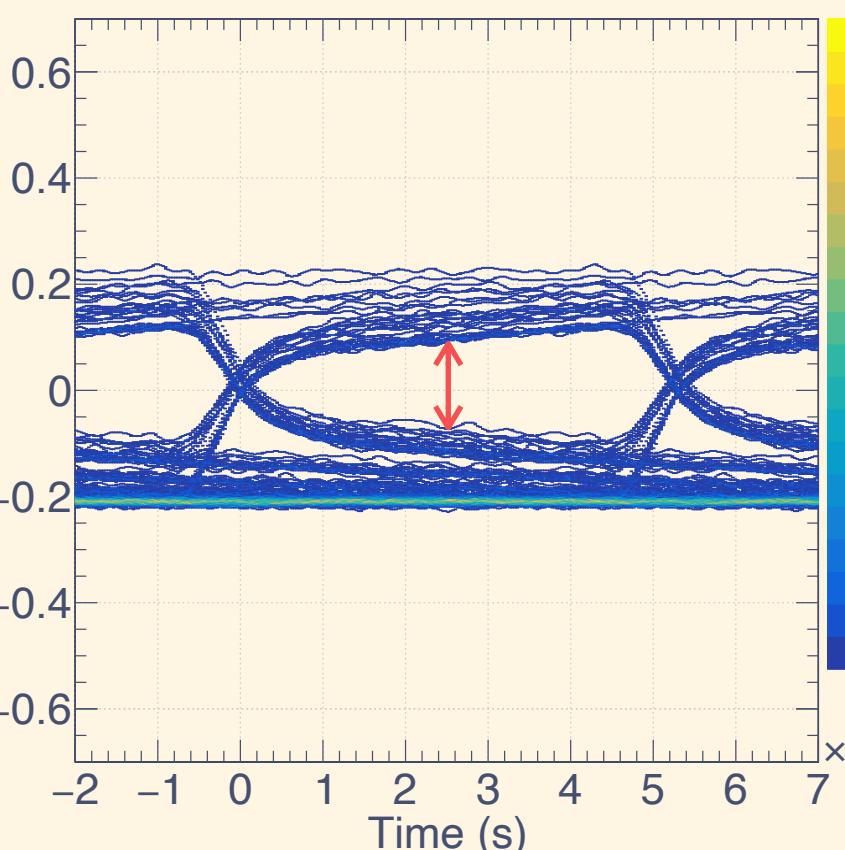
×

(長 (40cm))
 (短 (20cm))

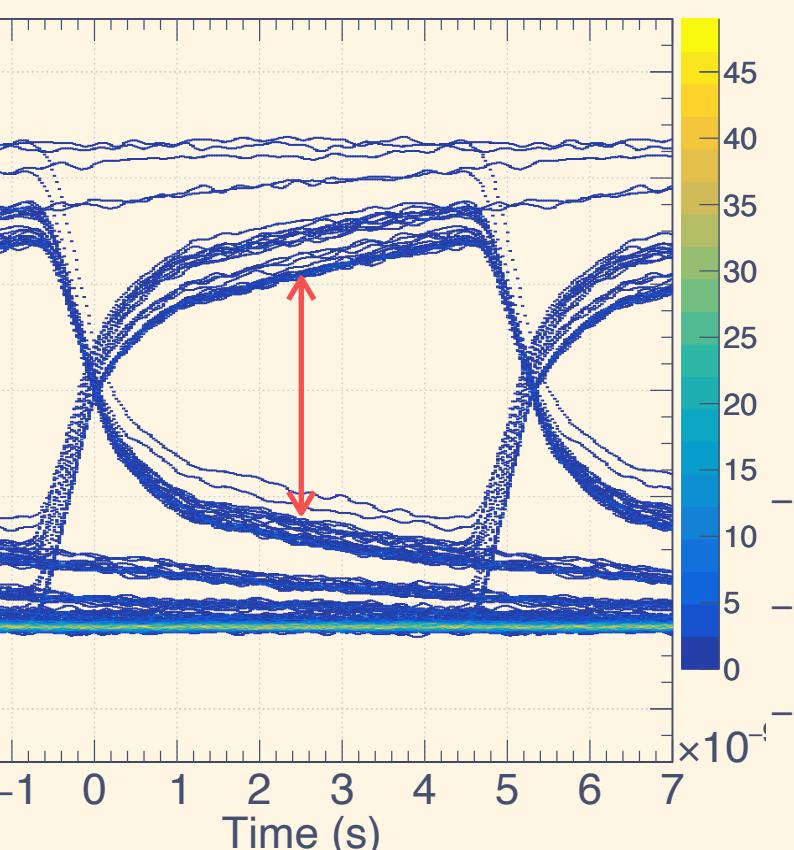
×



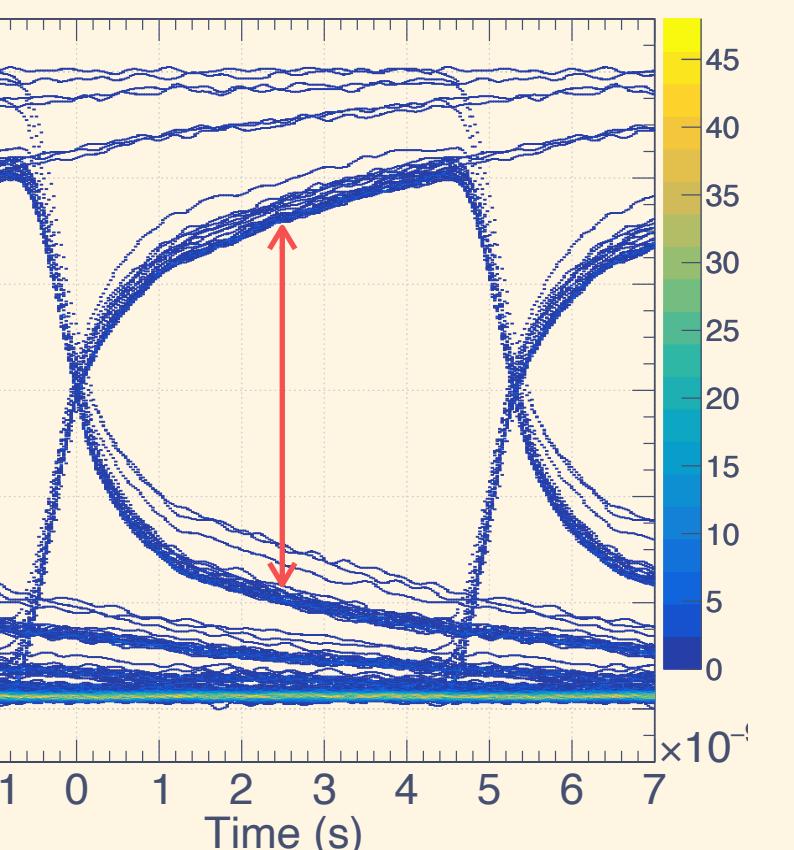
Eye Diagram (2mA)



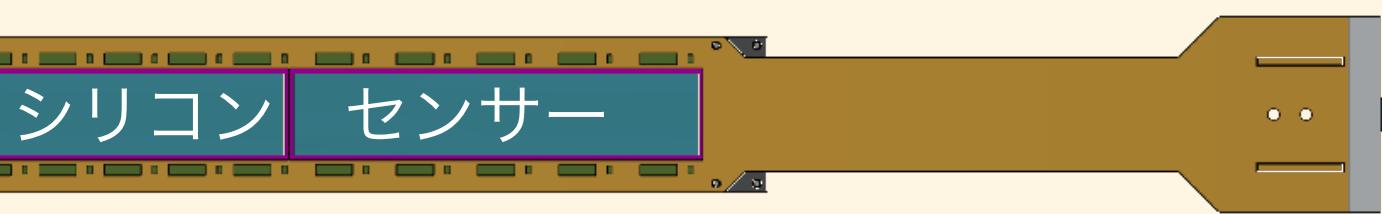
Eye Diagram (5mA)



Eye Diagram (8mA)



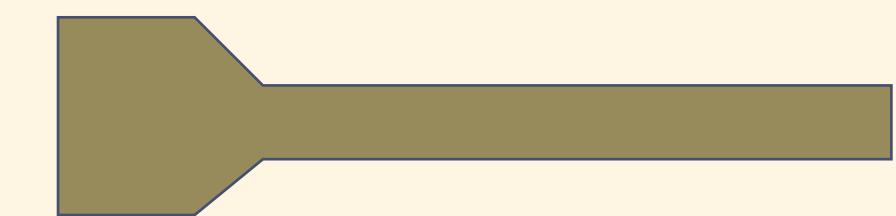
Half entry 問題、対策



バスエクステンダー

あり(1.2 m)

コンバージョン
ケーブル



FPHX チップ
LVDS 波高設定
 $\left(\begin{array}{l} 4 \text{ mA} \\ \text{以上} \end{array} \right)$

×

$\left(\begin{array}{l} \text{あり} \end{array} \right)$

×

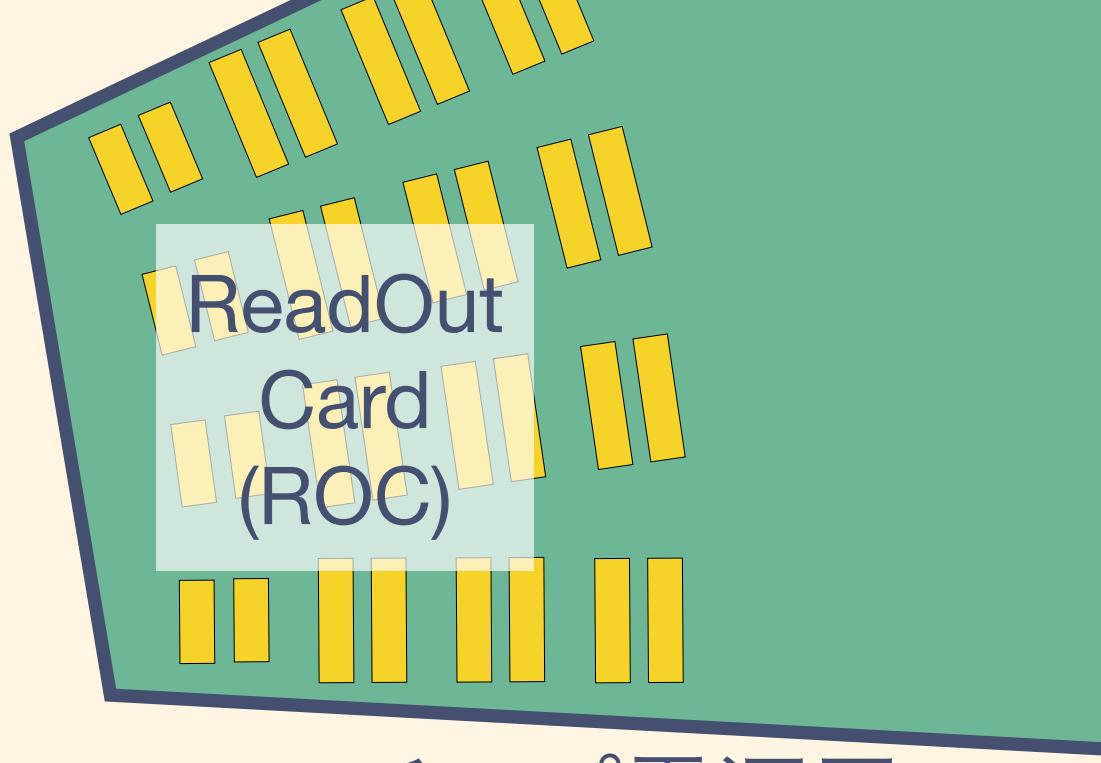
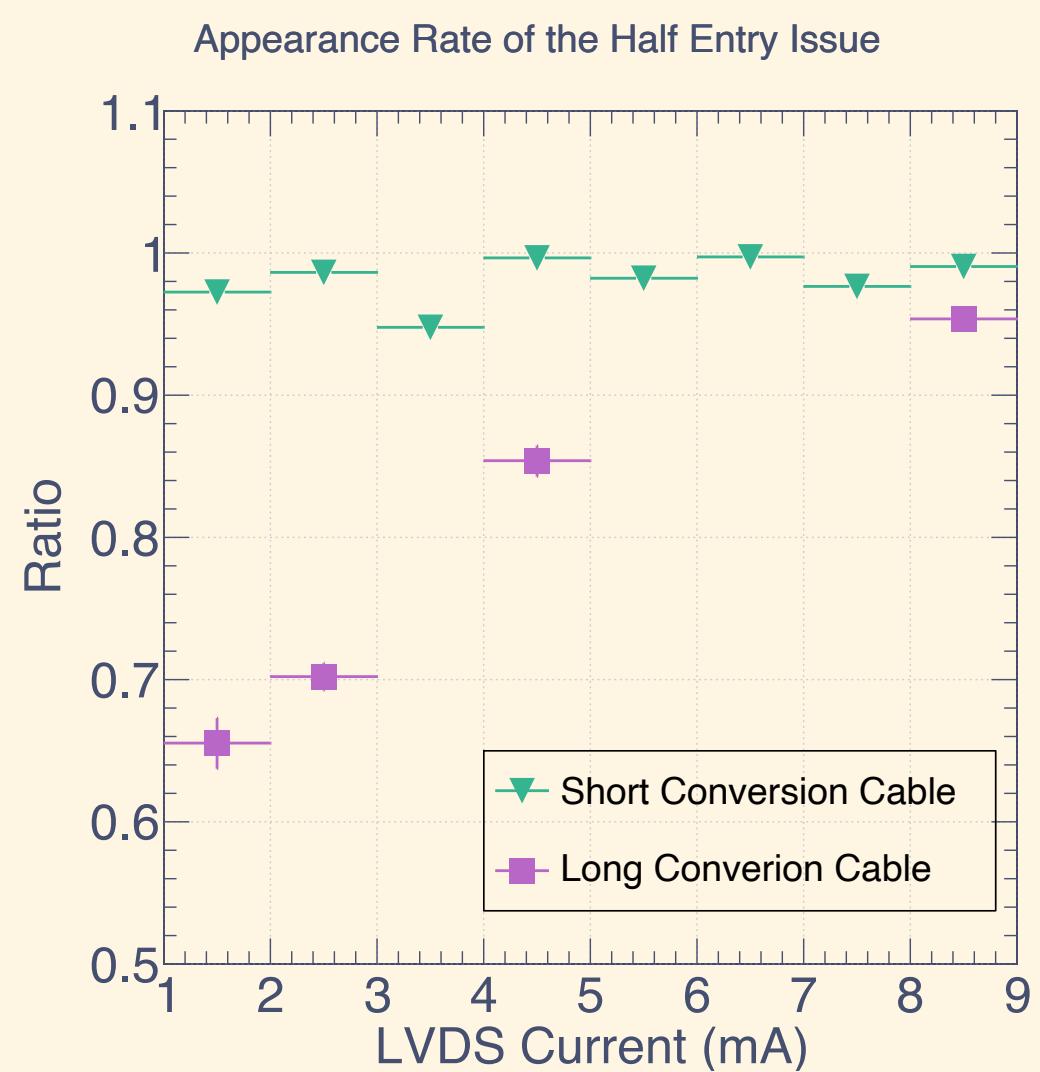
$\left(\begin{array}{l} \text{長 (40cm)} \\ \text{短 (20cm)} \end{array} \right)$

×

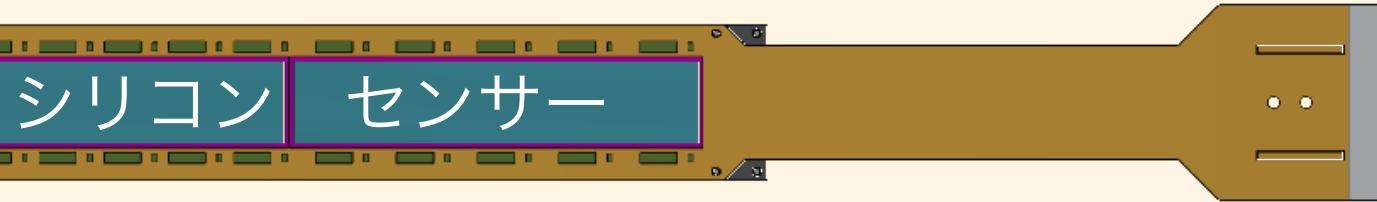
FPHX チップ電源用

レギュレーター

$\left(\begin{array}{l} 2.5 \text{ V (旧)} \\ 3.0 \text{ V (新)} \end{array} \right)$

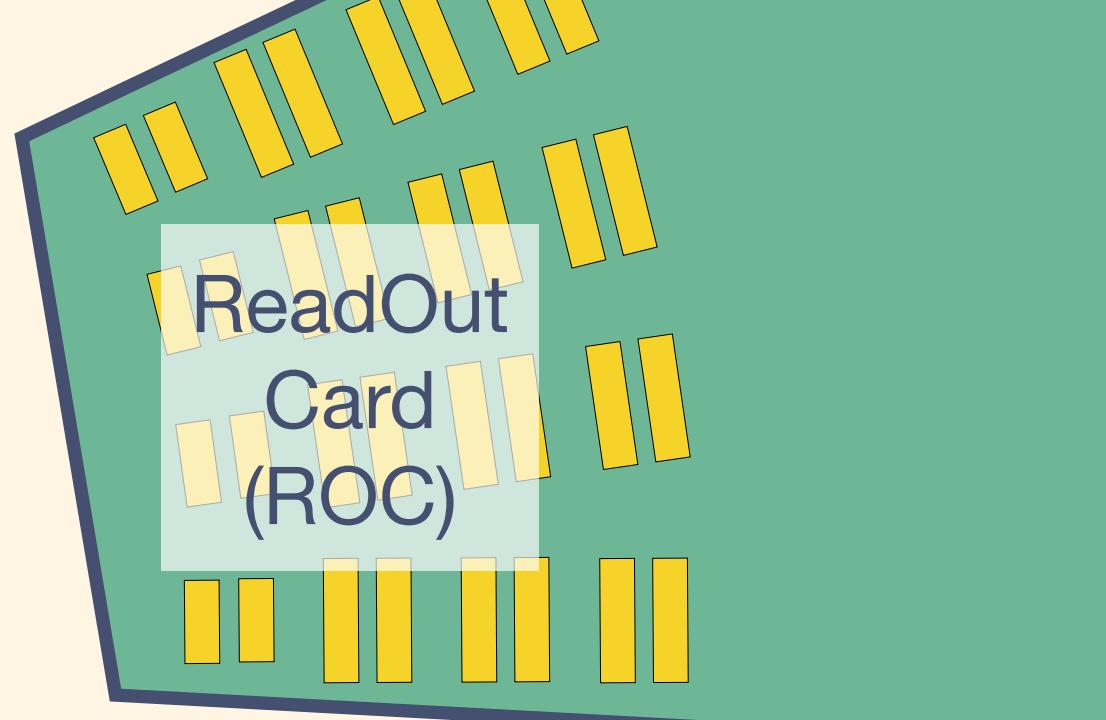


Half entry 問題、対策



バスエクステンダー
あり(1.2 m)

コンバージョン
ケーブル

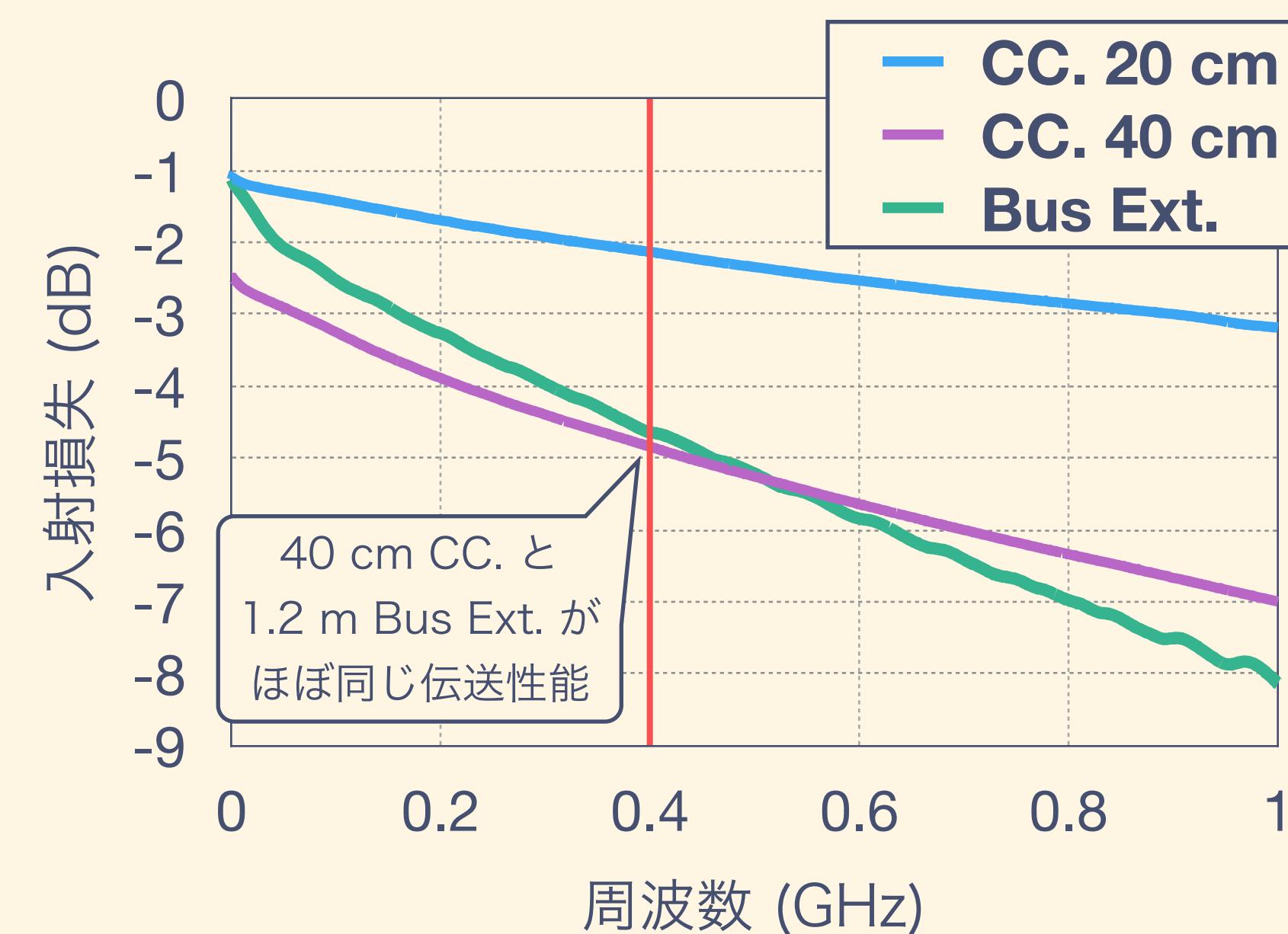
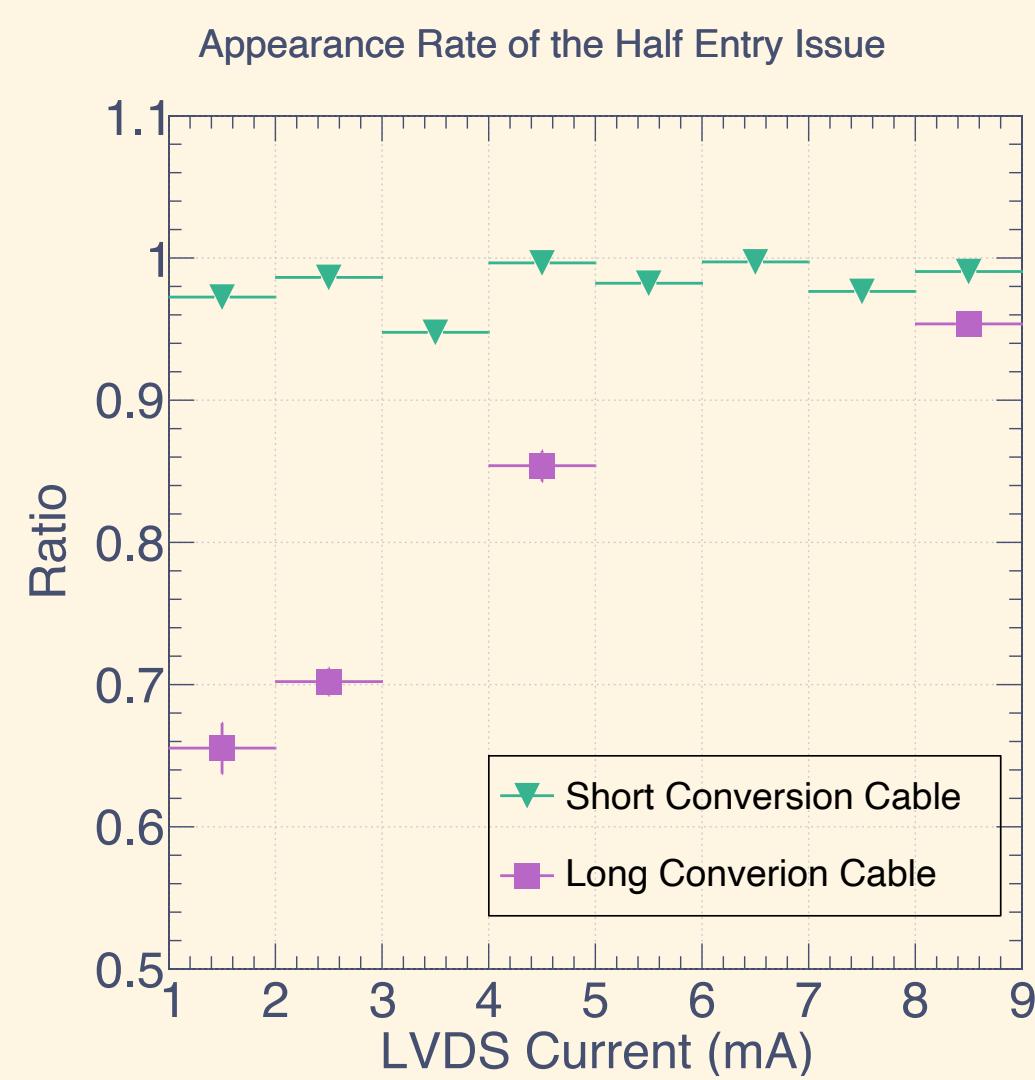


FPHX チップ
LVDS 波高設定
 $\left(4 \text{ mA}\right.$
 $\left.\text{以上}\right)$

\times
 $\left(\text{あり}\right)$

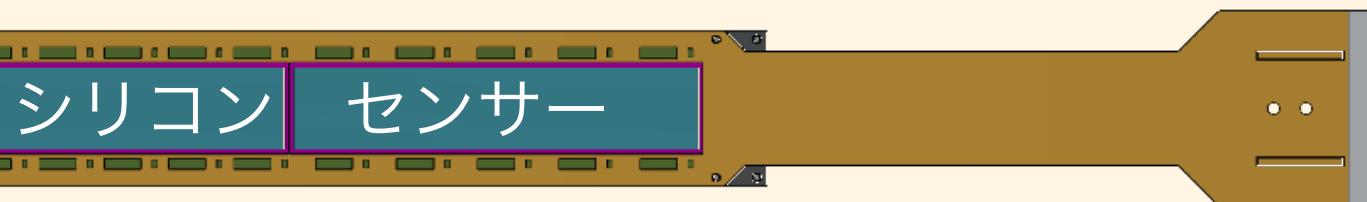
\times
 $\left(\begin{array}{l} \text{長 (40cm)} \\ \text{短 (20cm)} \end{array}\right)$

FPHX チップ電源用
レギュレーター
 $\left(\begin{array}{l} 2.5 \text{ V (旧)} \\ 3.0 \text{ V (新)} \end{array}\right)$

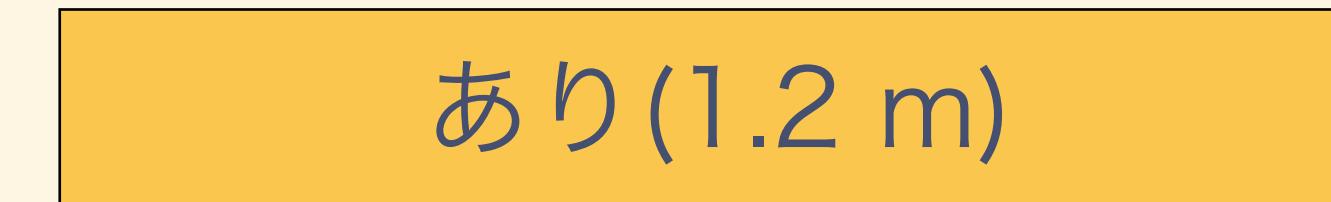


- Bus ext. の存在は信号の伝送性能を低下させる
- 40 cm の conv. cable は bus ext. と同等の伝送性能だった
- 20 cm conv. cable + bus ext. では
ほぼ half entry 問題は発生しない
- ∴ 伝送ケーブルを可能な限り短くすべき
- 特にコンバージョンケーブルの長さはインパクトが大きい

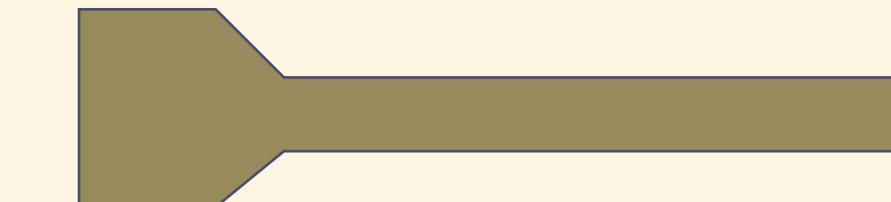
Half entry 問題、対策



バスエクステンダー



コンバージョン
ケーブル



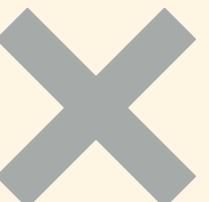
FPHX チップ
LVDS 波高設定
 $\left(\begin{array}{l} 4 \text{ mA} \\ \text{以上} \end{array} \right)$



$\left(\begin{array}{l} \text{あり} \end{array} \right)$

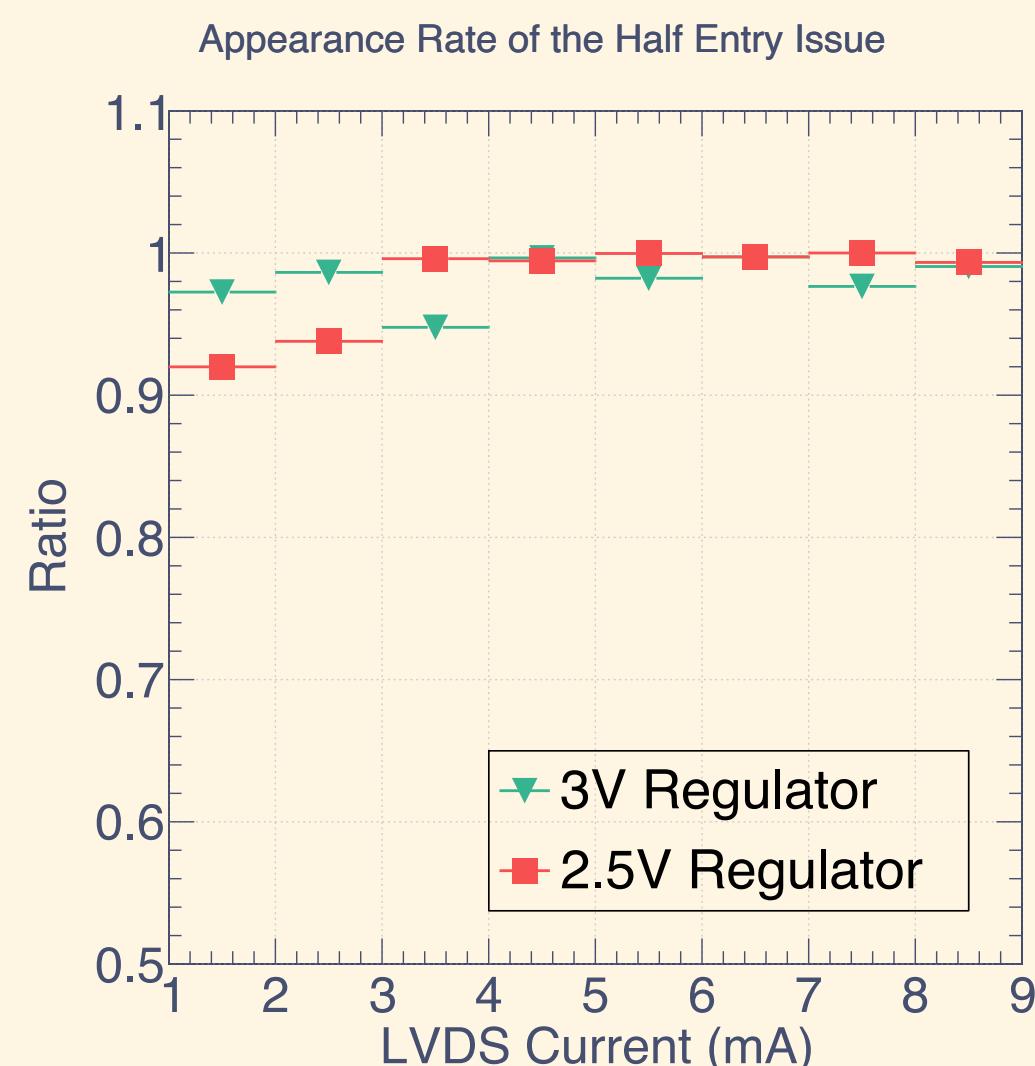


$\left(\begin{array}{l} \text{短 (20cm)} \end{array} \right)$



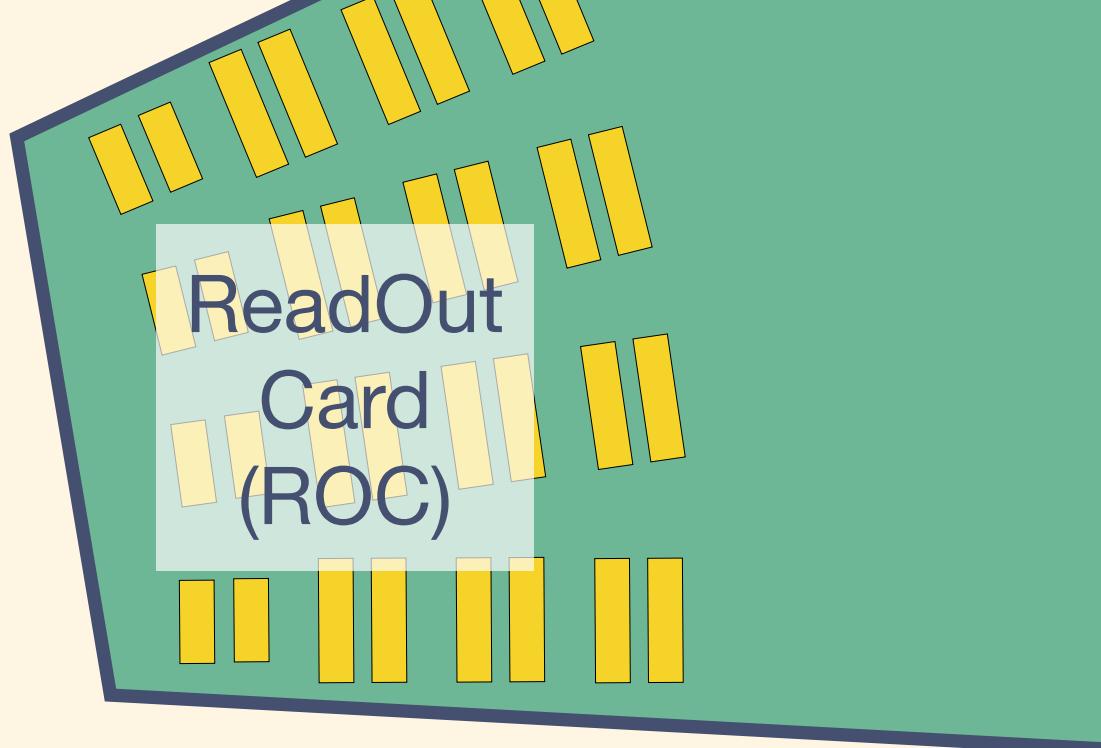
FPHX チップ電源用

レギュレーター
 $\left(\begin{array}{l} 2.5 \text{ V (旧)} \\ 3.0 \text{ V (新)} \end{array} \right)$

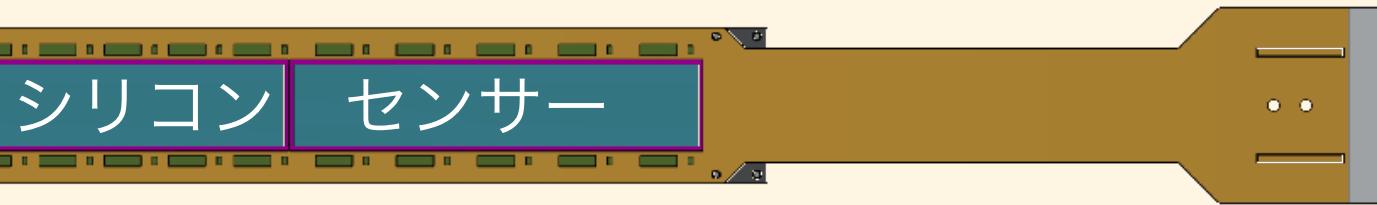


- FPHX へは $2.5 \text{ V} \pm 10\%$ が必要で、ROC 上の 2.5 V 出力レギュレーターから供給していた。
- 伝送ケーブルによる電圧降下が存在し、FPHX チップへの印加電圧は
 - FVTX: 2.45 V
 - INTT, バスエクステンダー + コンバージョンケーブル $40 \text{ cm} : 2.2 \text{ V}$であった。
- レギュレーターを 2.5 V から 3 V 出力のものに置き換ることで FPHX チップに 2.7 V を供給し、より安定した動作を達成した。

高 LVDS 電流設定、より短い伝送ケーブル、
レギュレーターの置き換えで half entry 問題は解決できる。



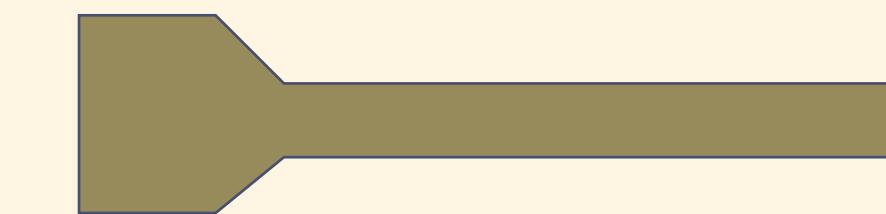
Half entry 問題、対策



バスエクステンダー

あり(1.2 m → 1.1 m)

コンバージョン
ケーブル



FPHX チップ
LVDS 波高設定
 $\left(\begin{array}{l} 4 \text{ mA} \\ \text{以上} \end{array} \right)$



$\left(\begin{array}{l} \text{あり} \end{array} \right)$



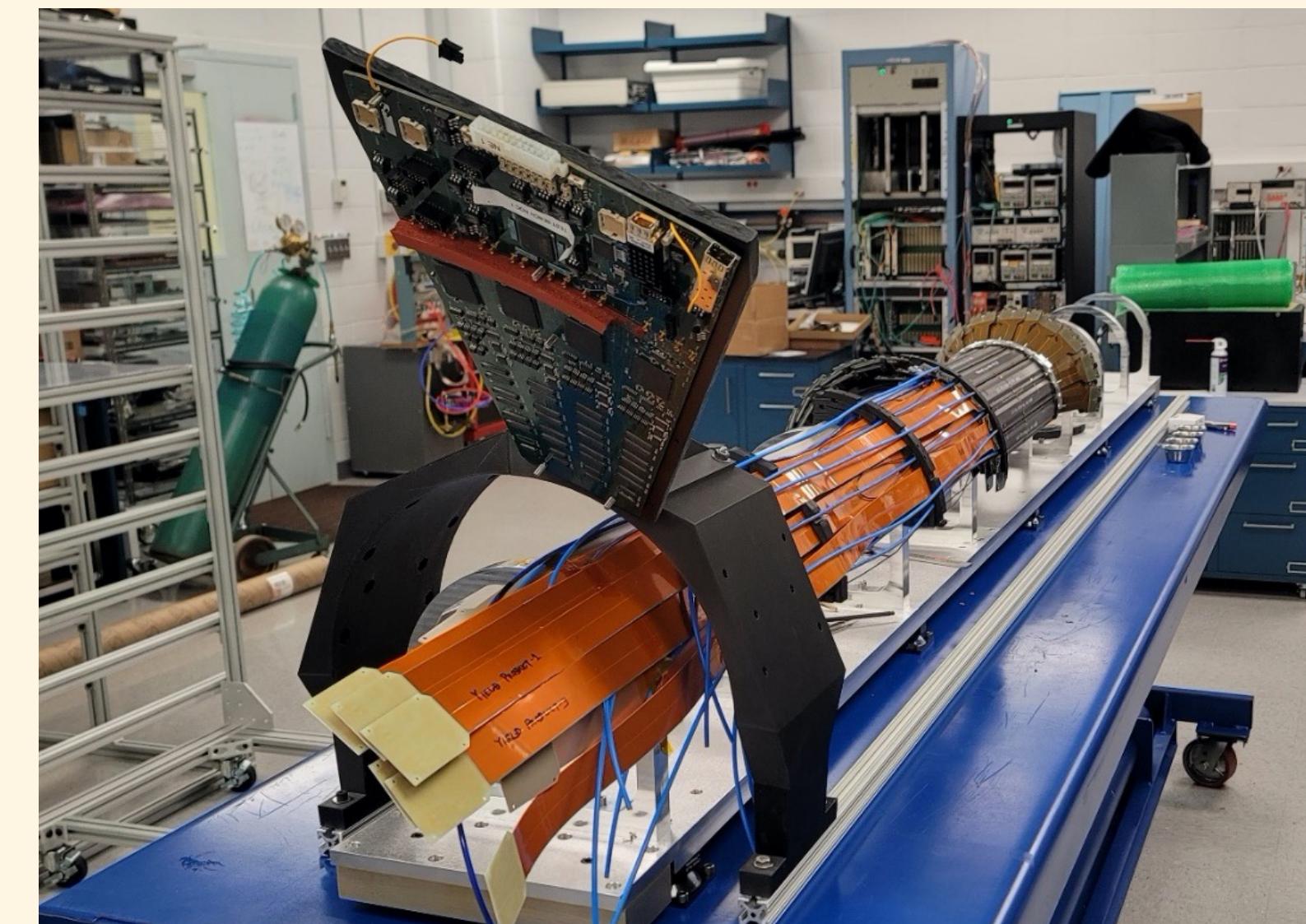
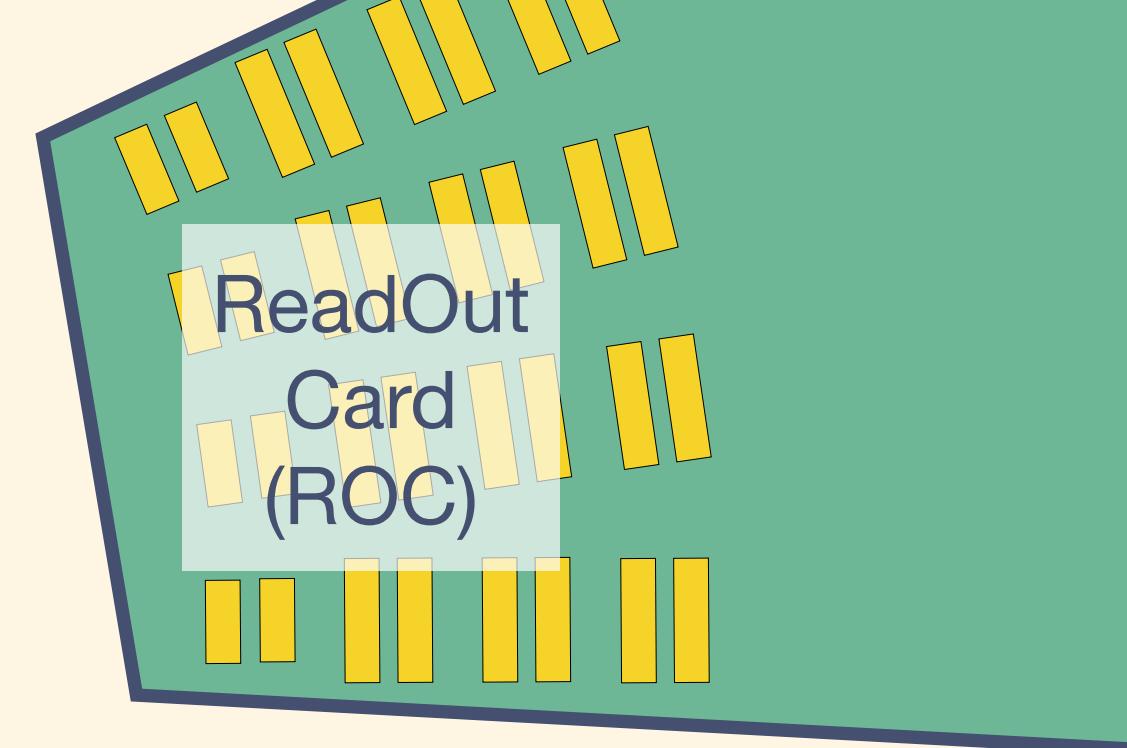
$\left(\begin{array}{l} 20\text{cm} \end{array} \right)$



FPHX チップ電源用

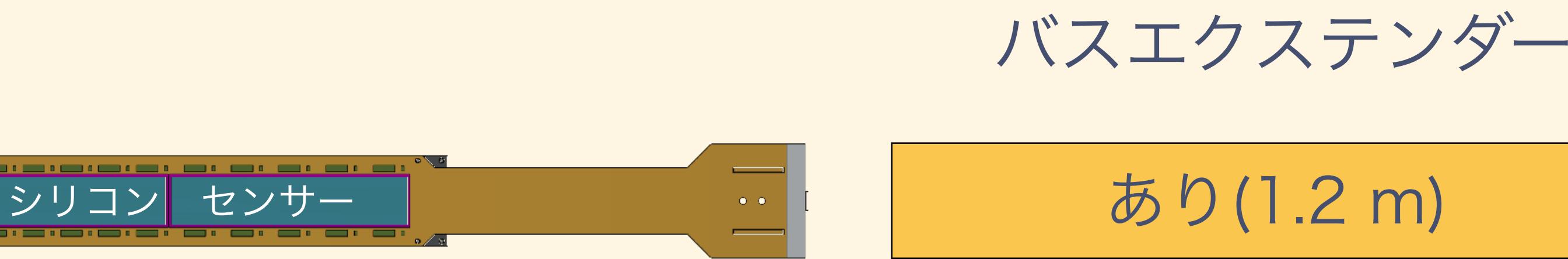
レギュレーター

$\left(\begin{array}{l} 3.0 \text{ V (新)} \end{array} \right)$

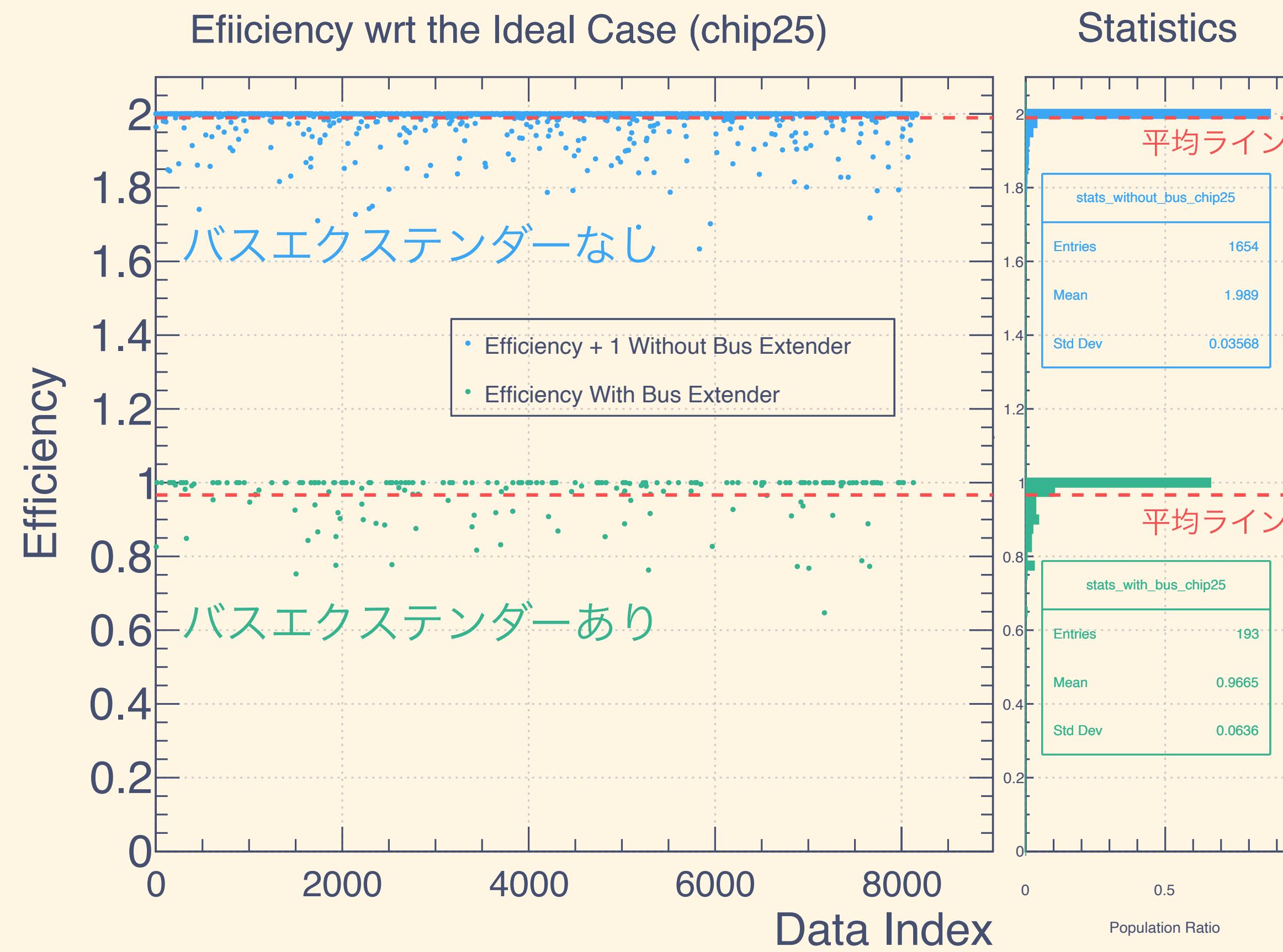
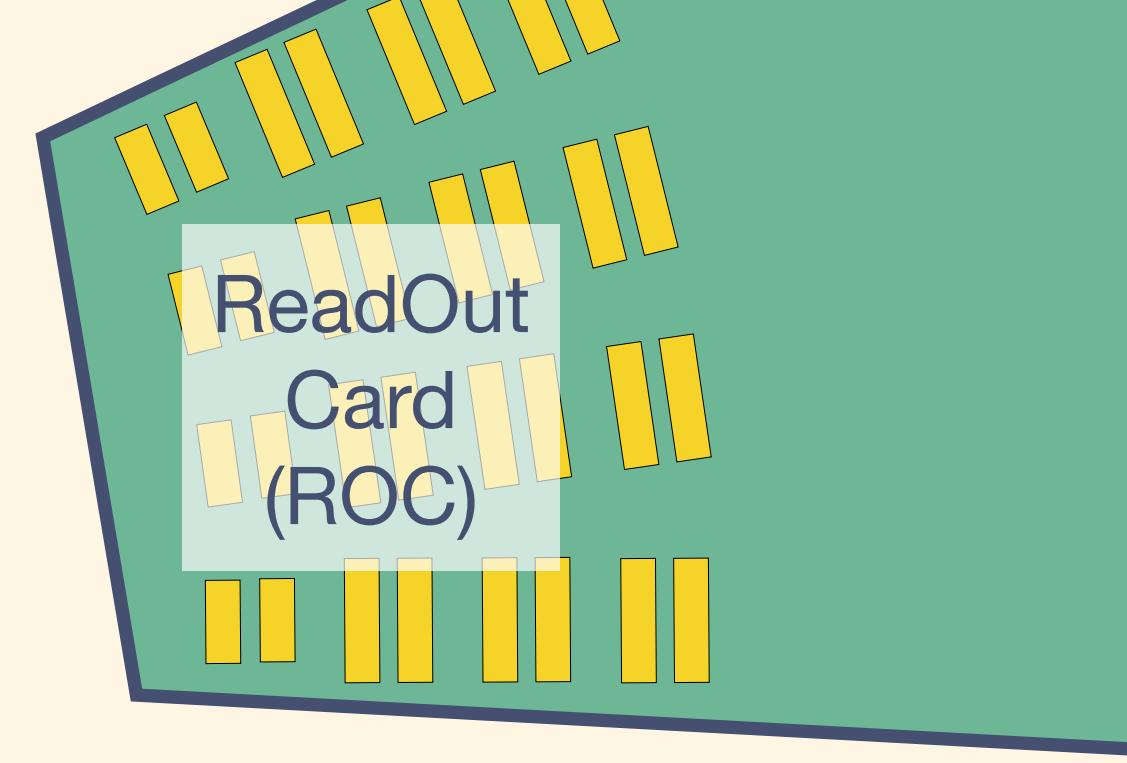


- BNL での仮組みが始まっている
- 伝送ケーブルの長さをバスエクステンダー 1.1 m + コンバージョンケーブル 20 cm に変更する必要が出てきた
- 伝送性能向上も達成でき、half entry に直面することはなくなる。

Half entry 問題追求の過程で見つかった別の問題：安定性



コンバージョン
ケーブル



Half entry ほどではないが、1% ~ 20% ほどデータを失っていることがある。
解決のため

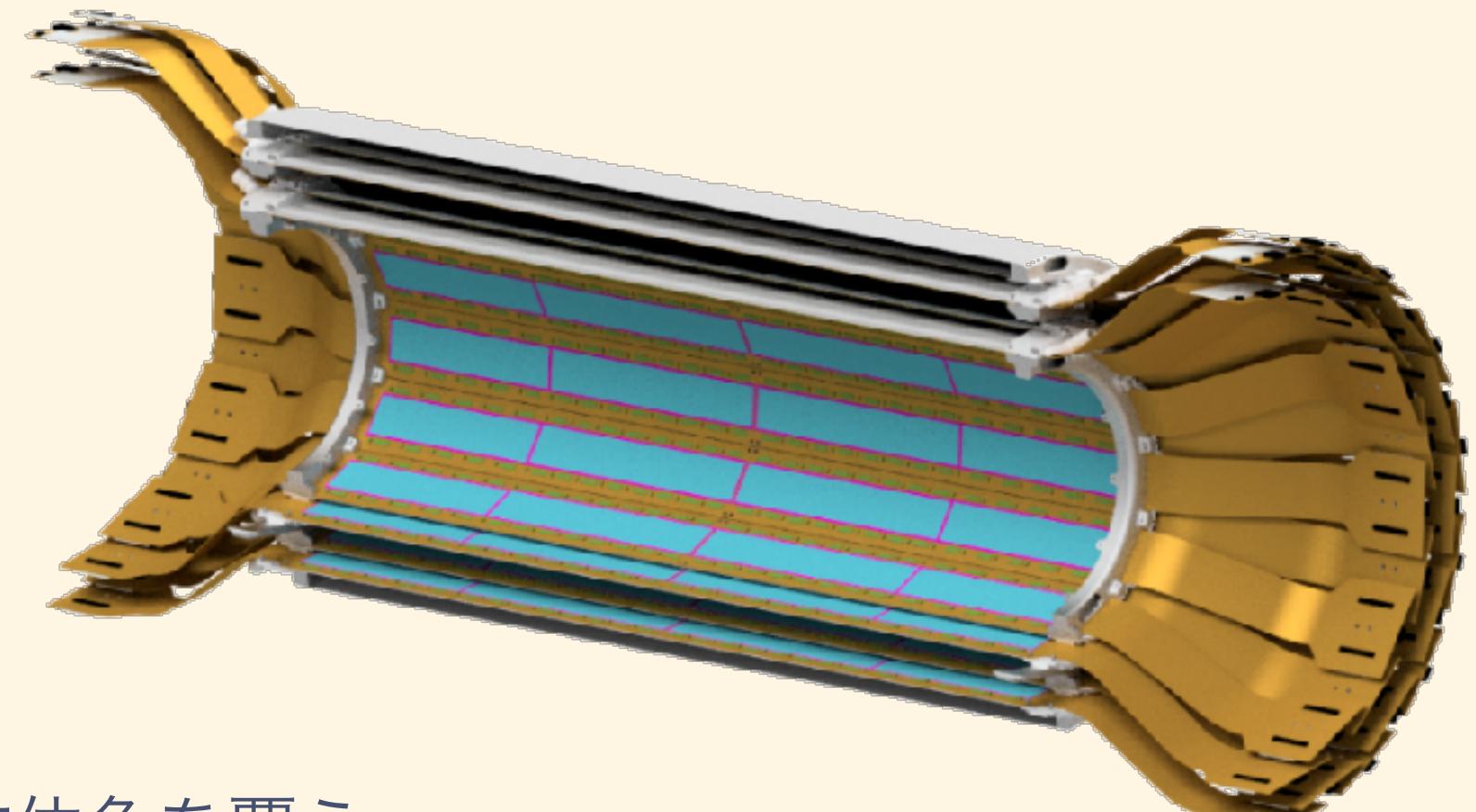
- 動作クロックケーブルのノイズ対策
- シリコンセンサー、ROC の冷却強化
- GND 見直し、強化

などを進めている。
解決には至っていないが、数% の安定性を追求する状況に達した。

まとめ

sPHENIX 実験

- ・ sPHENIX は 2023 年から BNL RHIC で QGP とスピン物理ための実験を行う。



INTT 検出器

- ・ シリコンストリップを用いた 2 層のバレル型検出器で、 $|\eta| < 1.1$, $|z_{\text{vtx}}| < 10 \text{ cm}$ で全方位角を覆う。
- ・ 2 層のバレルは計 56 個のラダーからなる。
- ・ ラダーはシリコンモジュール(ストリップ幅 $78 \mu\text{m}$ 、 $320 \mu\text{m}$ 厚、 $128 \text{ ch} \times 26 \text{ チップ} \times 2$)、FPHX チップ、HDI、CFRP 製 stave からなる。
- ・ ほとんどのパーツはテスト、試作、量産が完了し、ラダーの量産、INTT の建設が間近に迫っている。

INTT テスト機のパフォーマンス

- ・ INTT には放射線測定モードとテストパルスを用いたキャリブレーションモードがある
- ・ バスエクステンダーをセットアップに組み込むと、キャリブレーションモードで得るべきデータ数の半分を失うことがあることをみつけた (half entry 問題)。
- ・ Half entry 問題は伝送ケーブルによる FPHX チップ用電源電圧降下、slow control コマンドやチップの出力信号の劣化が関係し、FPHX チップ出力ラインの一方が何らかの理由で機能しなくなることが原因である。
- ・ 伝送ケーブルを短くすると half entry 問題は回避できる。BNL での仮組みからも伝送ケーブルを短くすべきという見解が得られ、実機で half entry 問題に直面することはない。
- ・ Half entry 問題とは別で数% 程度データを失う事があり、対策を進めている。