

# 2022年度上半期 理研テストベンチプラン

理研  
中川格

# 立教新メンバー紹介

2022年度中川研配属

- 藤木 一真
- 加藤 智也
- 宍倉 遼太



# 理研テストベンチ上半期プラン(1)

## 1. ROCテスト

- 理研の残り + 奈良女から3台 + BNLから4台？
- 今後は誤動作のデバッグが中心。異常箇所を特定できたら可能な限り修理、再測定。
- 4月中に6枚BNLに輸出、5月には残りの10枚輸出を目指したい。

## 2. マイクロ同軸ケーブル試作2号機の性能評価

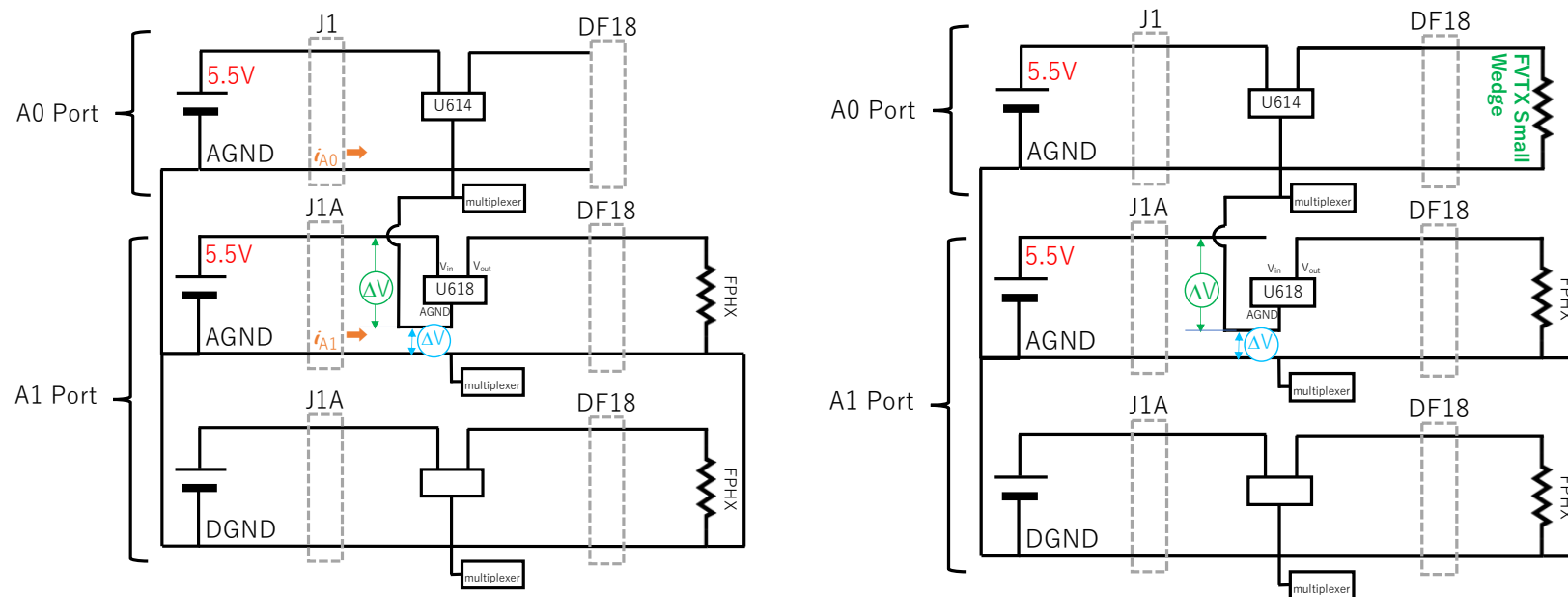
- 試作2号機の納品は5月末の予定。
- チャンネルの整合性タイプA-CはCN-50機\*に正しいロードマスター（チャンネルマップ）があるが、B-Cは無い。A-CタイプはFPCの変換ケーブルを元に作ったが、B-C版は対応するケーブルがない。何とか手作業以外にチャンネルマップを製作する手立てはないものか？（5月中旬までに用意）
- 導通検査
- sParameter, Eye Diagram, TDR測定はIPEX社製で基本取り直す方針。（投稿論文のため）
- 今回は電源・GNDラインの精密抵抗値測定も実施し、電圧降下がFPC相当であることを確認する。

\*CN-50機については、今川大輔(2020)の卒業論文を参照のこと

# 理研テストベンチ上半期プラン(3)

## 3 A1ポートの線源測定

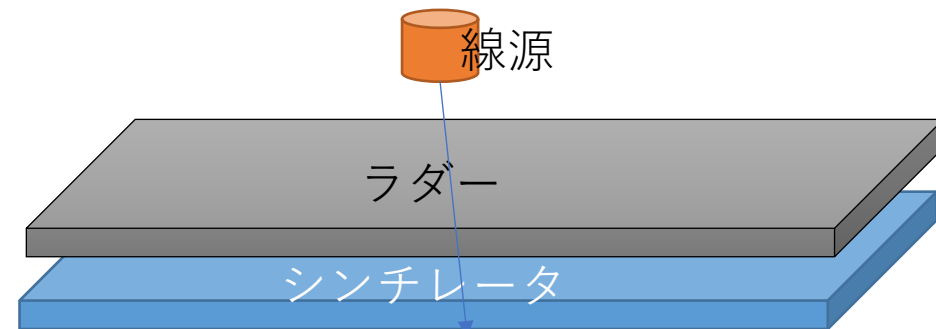
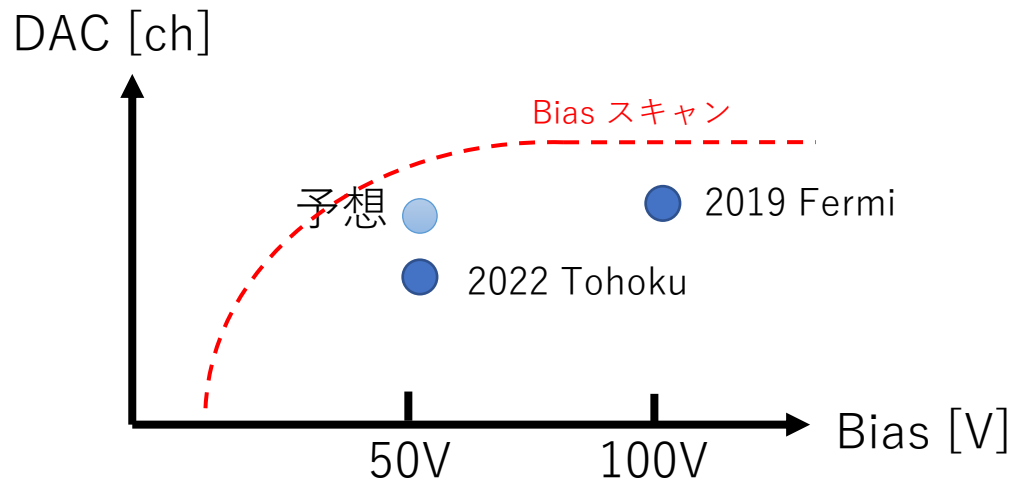
- A1ポートで線源を用いて、A0ポートのアナロググラウンド接地有り/無しで測定する。
  1. J1電源の接地有り/無し
  2. FVTX small Wedgeの接地
  3. FPHXのアナログGain(Gsel)を変えて、きちんと反応することを確認する。



# 理研テストベンチ上半期プラン(2)

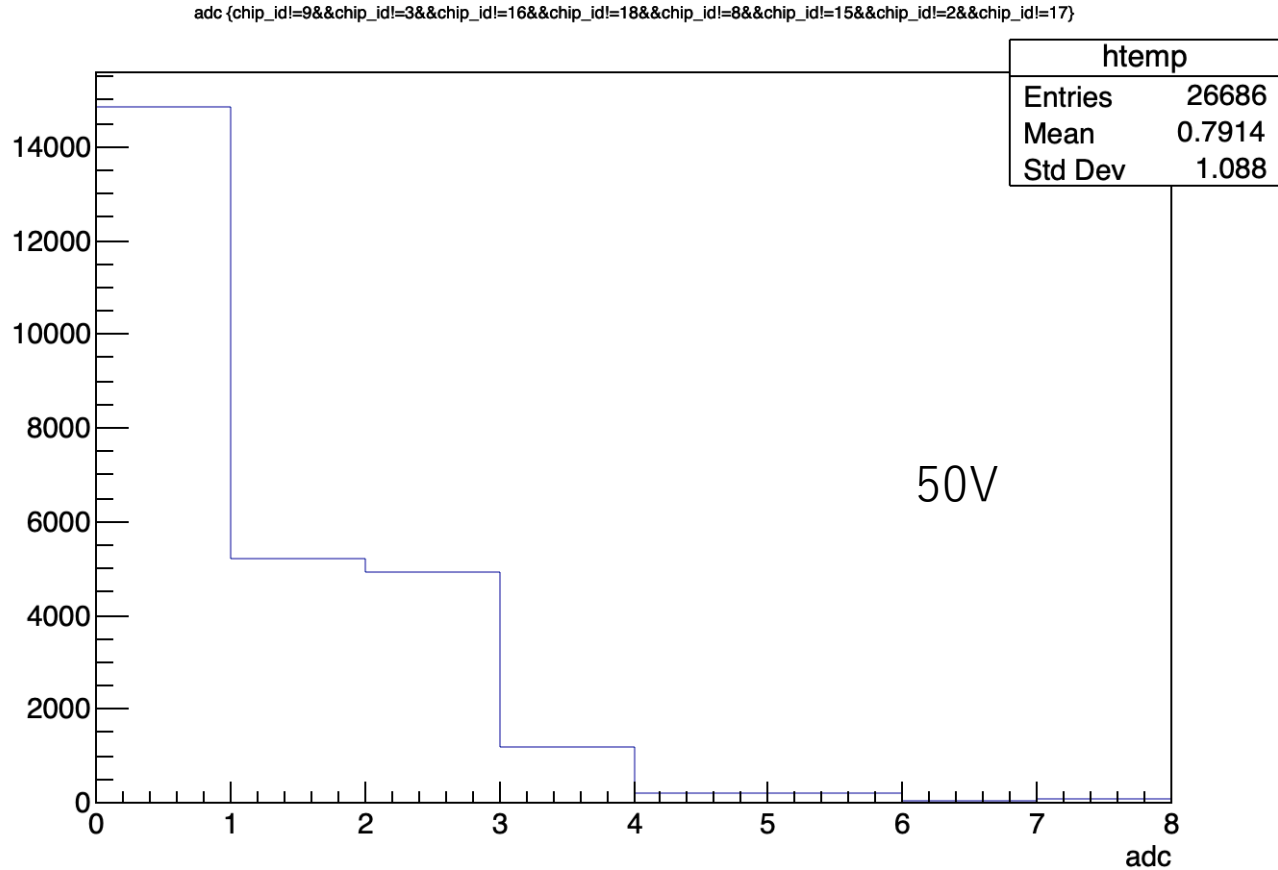
## 4 Bias電圧スキャン

- 東北大ビームテストではバイアス電圧50Vでシリコンを稼働し、DACスキャンを実施したところ、浜松フォトンクス社が実測した電気容量から予測されるよりも信号がずっと小さかった。現時点で予想値よりも信号が低い原因がわかっていない。
- プラン：線源を使ってテストベンチでBias電圧スキャンを試みる。線源 - ラダー - トリガーシンチのレイアウトを組み、レートは落ちるが突き抜けイベントでADC分布のピーク位置の推移を測定する。過去にBiasスキャンの実績はない。必ずしもMIPではないので、相対的な測定になる。

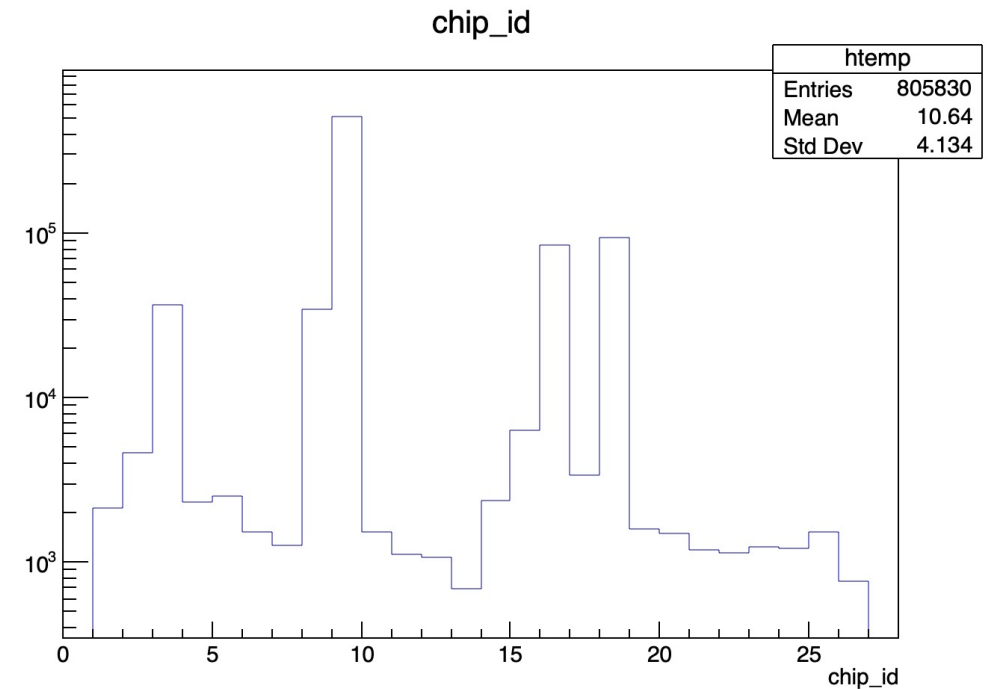




# 線源でピークは見えるのか？



- ノイズと区別がつかない。
- イベントセレクションをもう少し頑張ってみる
- Bias=50Vでは厳しいか？



# External Triggerのインフラ

- トリガーシンチレーター, 電源
- MIN logic (Discr, level adapter, GG for delay)
- Trigger cables
- Bias power, Bias power cable
- Etc..

