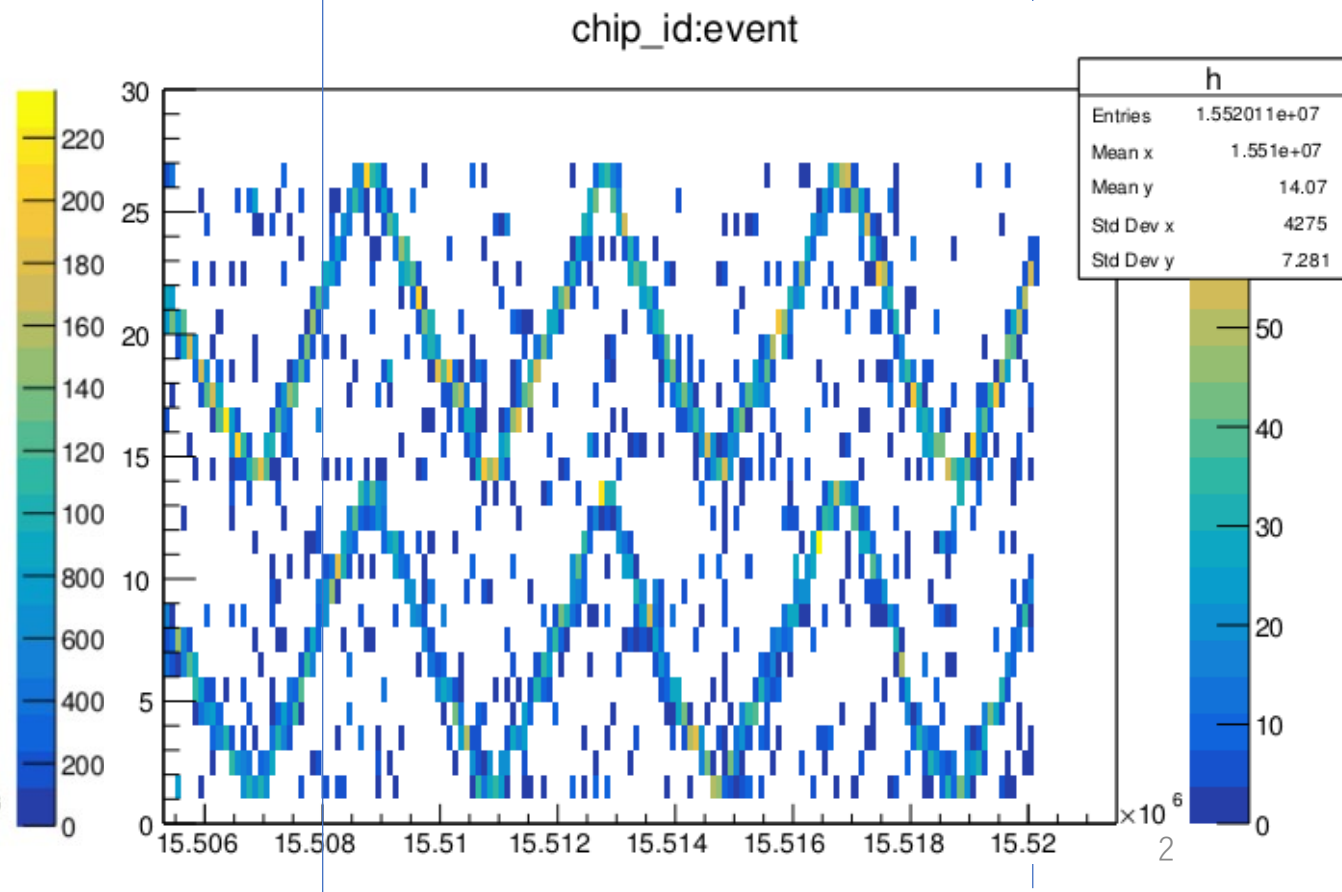
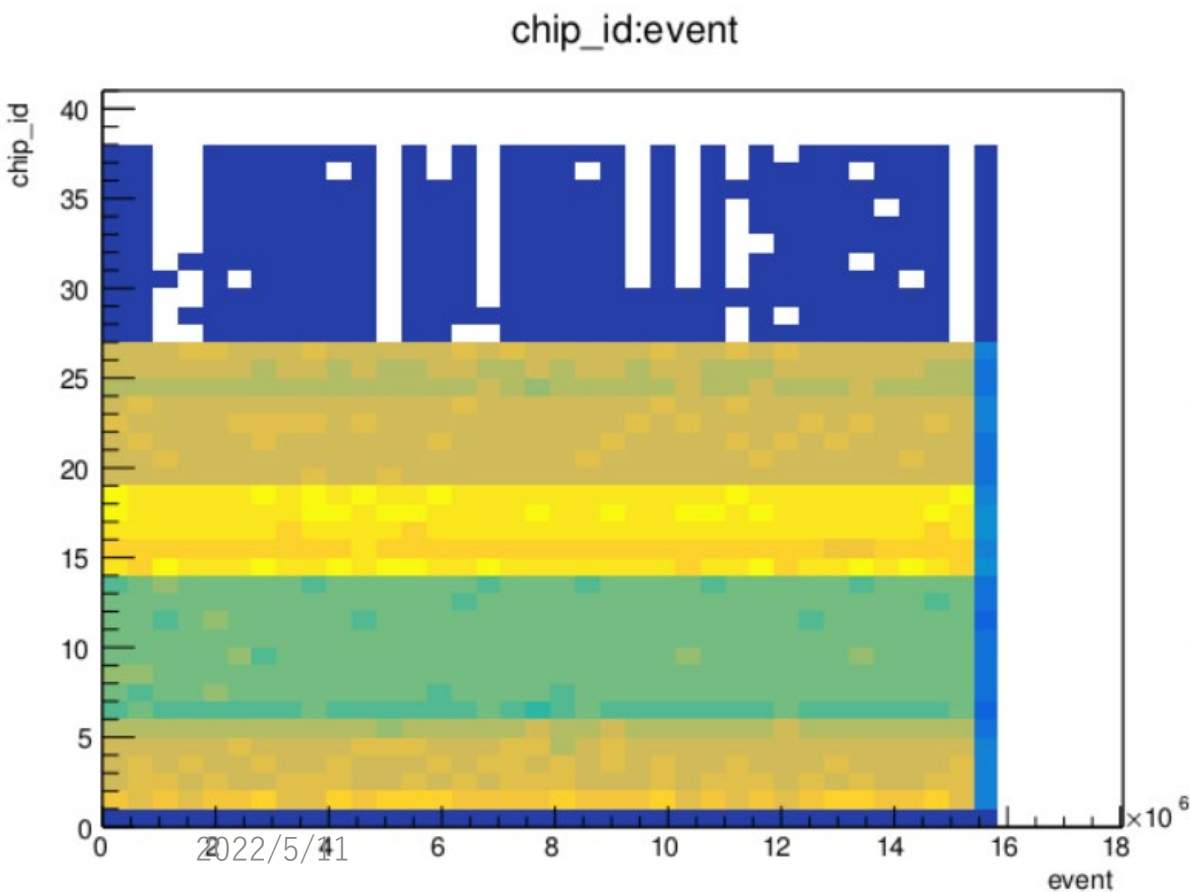


奈良女での線源測定 データを再解析

蜂谷 崇

NWUのソーステスト 2021/9/14

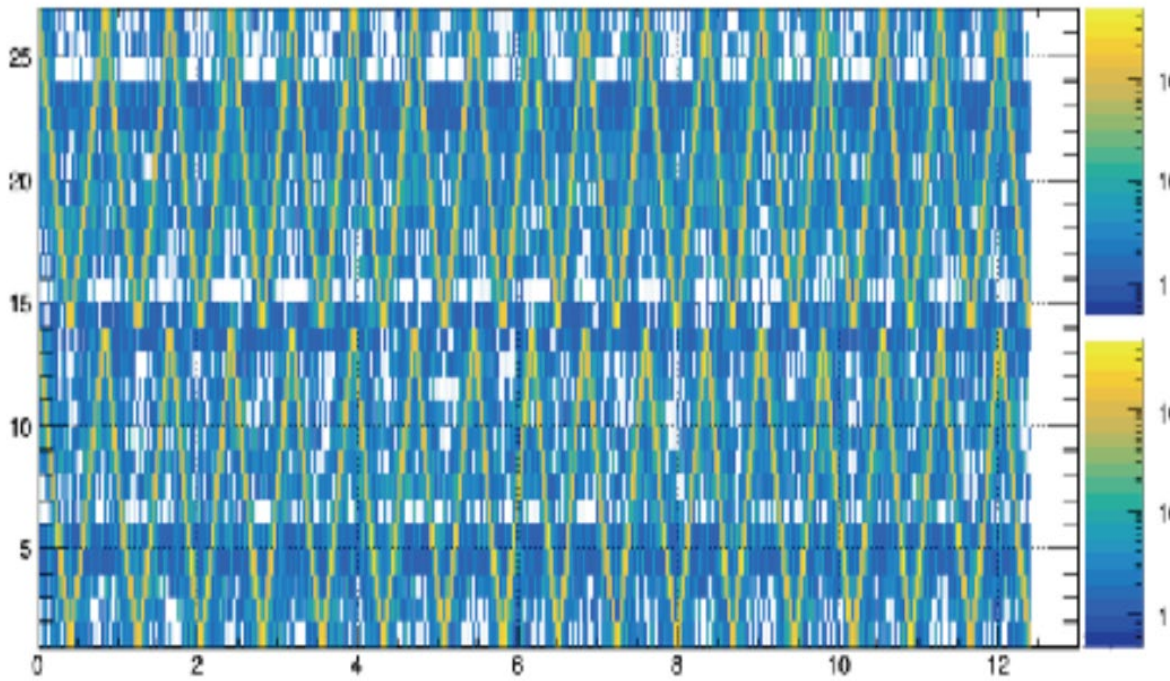
- 約2日間の測定: 16×10^6 ヒット
- ADC設定はデフォルト(15, 30, 60...)
- プロットは全データ(No ADC cut, No double saving cut)
- 約20分で3往復



BNL (Nukazuka-san's slide)

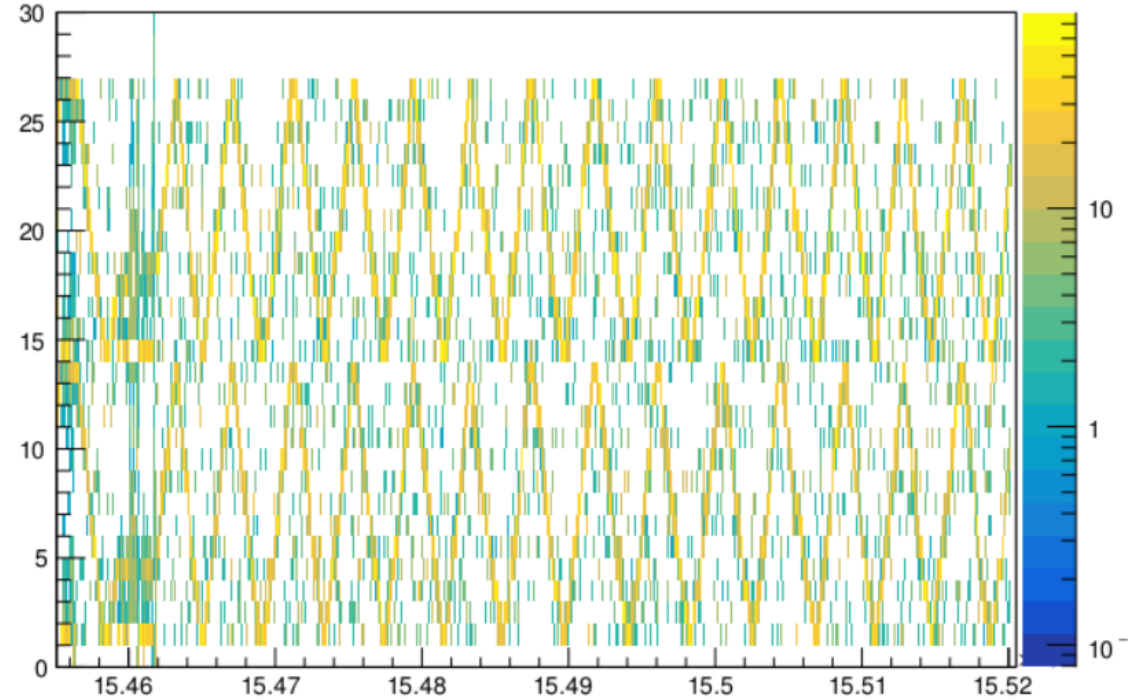
chip_id:Entry\$ {chip_id<14 && chip_id<27 && module==8 && amp|==0}

chip ID



NWU

chip_id:event



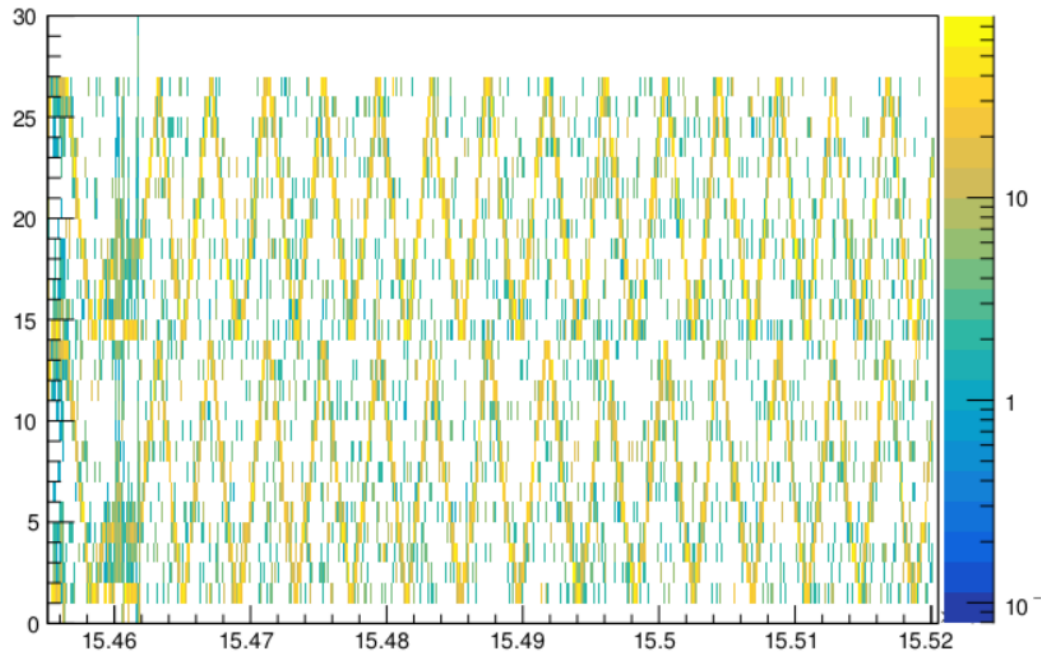
data index



- BNLではノイズが多い様に見える。
- 線源の移動速度が違う？
 - BNLは16山=5分。
 - NWUは、16山~100分

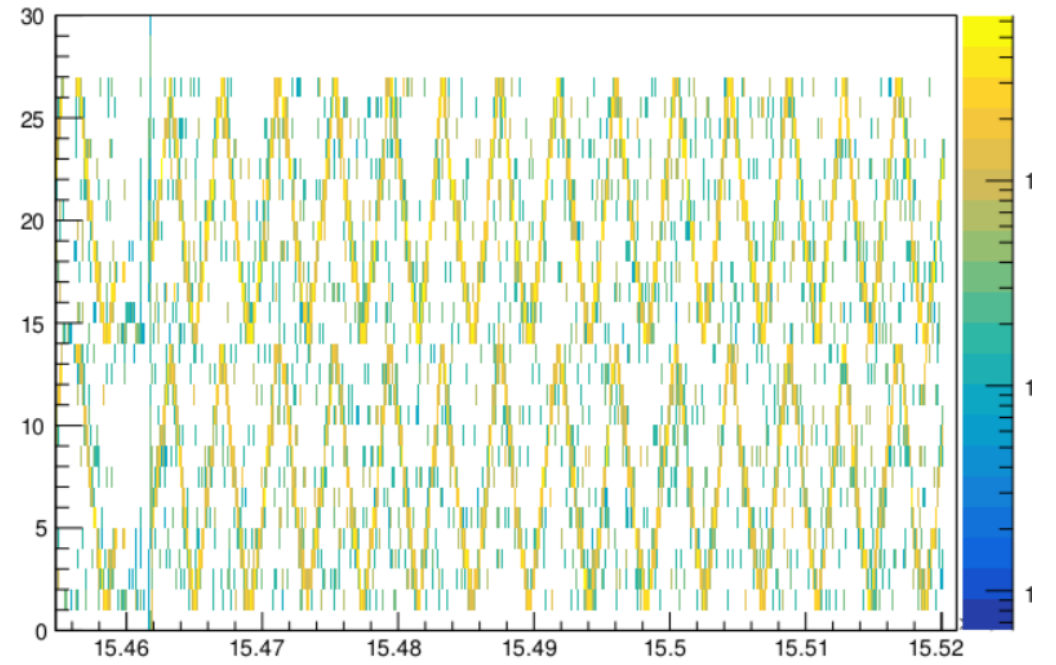
chip_id:event

Thre>15



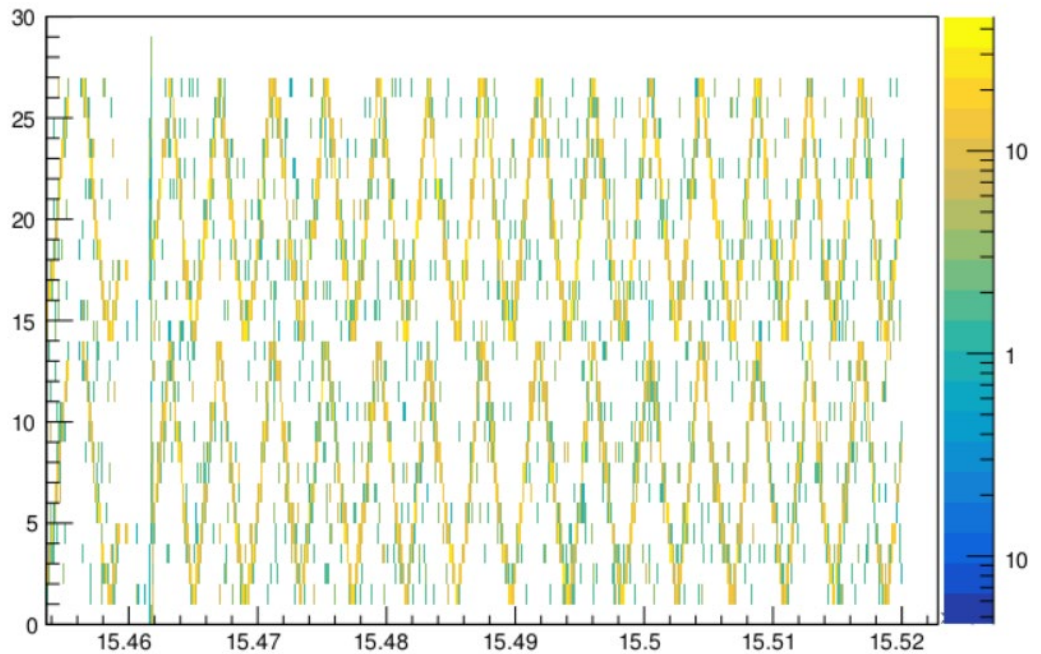
chip_id:event {adc>=1}

Thre>30



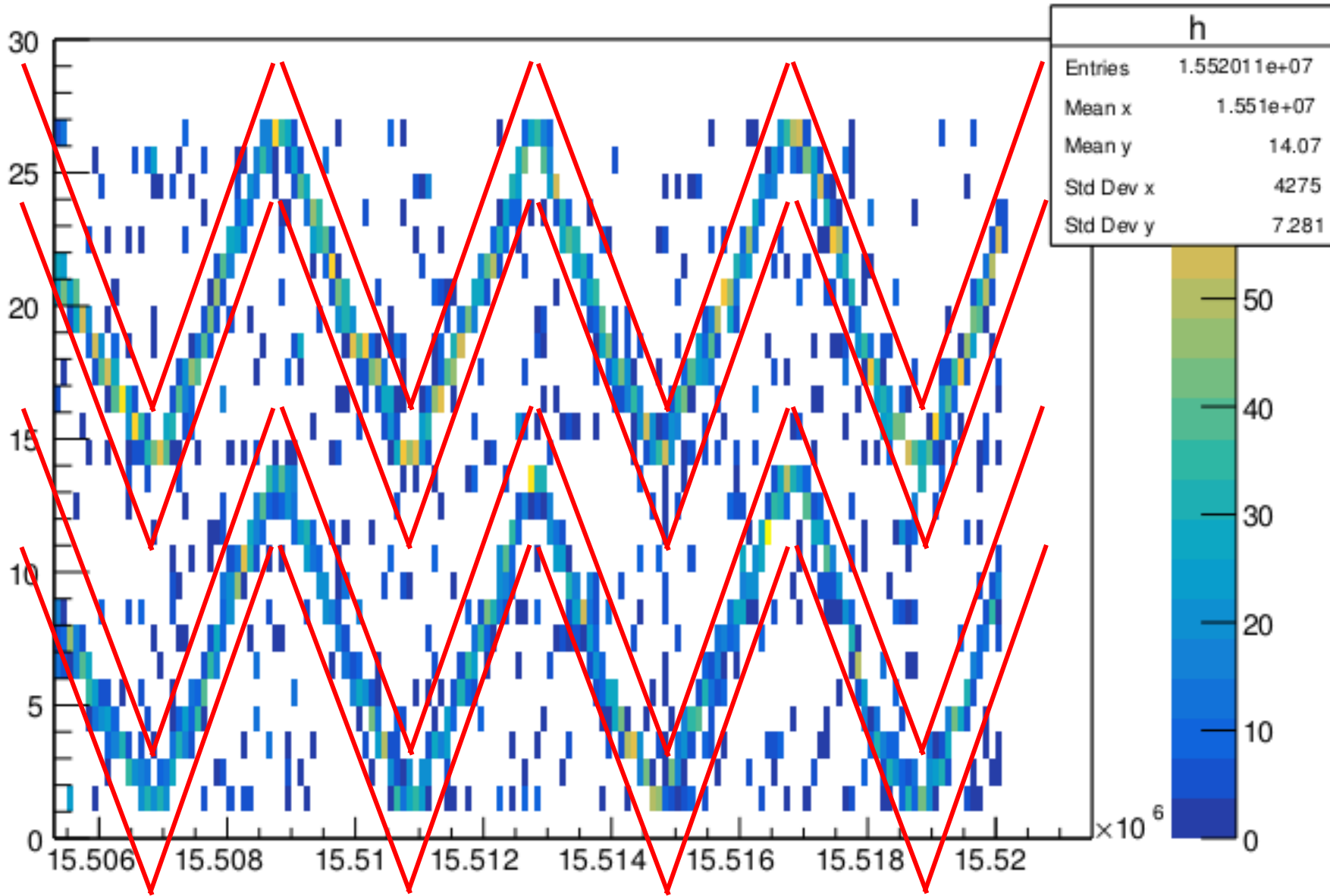
chip_id:event {adc>=2}

Thre>60



- ADC閾値を上げるとノイズが減る
 - 波線以外の部分

chip_id:event



- 同一データから信号とノイズを分離することができる。

→ 測定時間の短縮が可能

接続関係のバグ

15 Station-3	14 Station-3	13 Station-2	12 Station-2
11 Station-0	10 Station-0	9 Station-1	8 Station-1



15 Station-3	14 Station-3	13 Station-2	12 Station-2
11 Station-1	10 Station-1	9 Station-0	8 Station-0

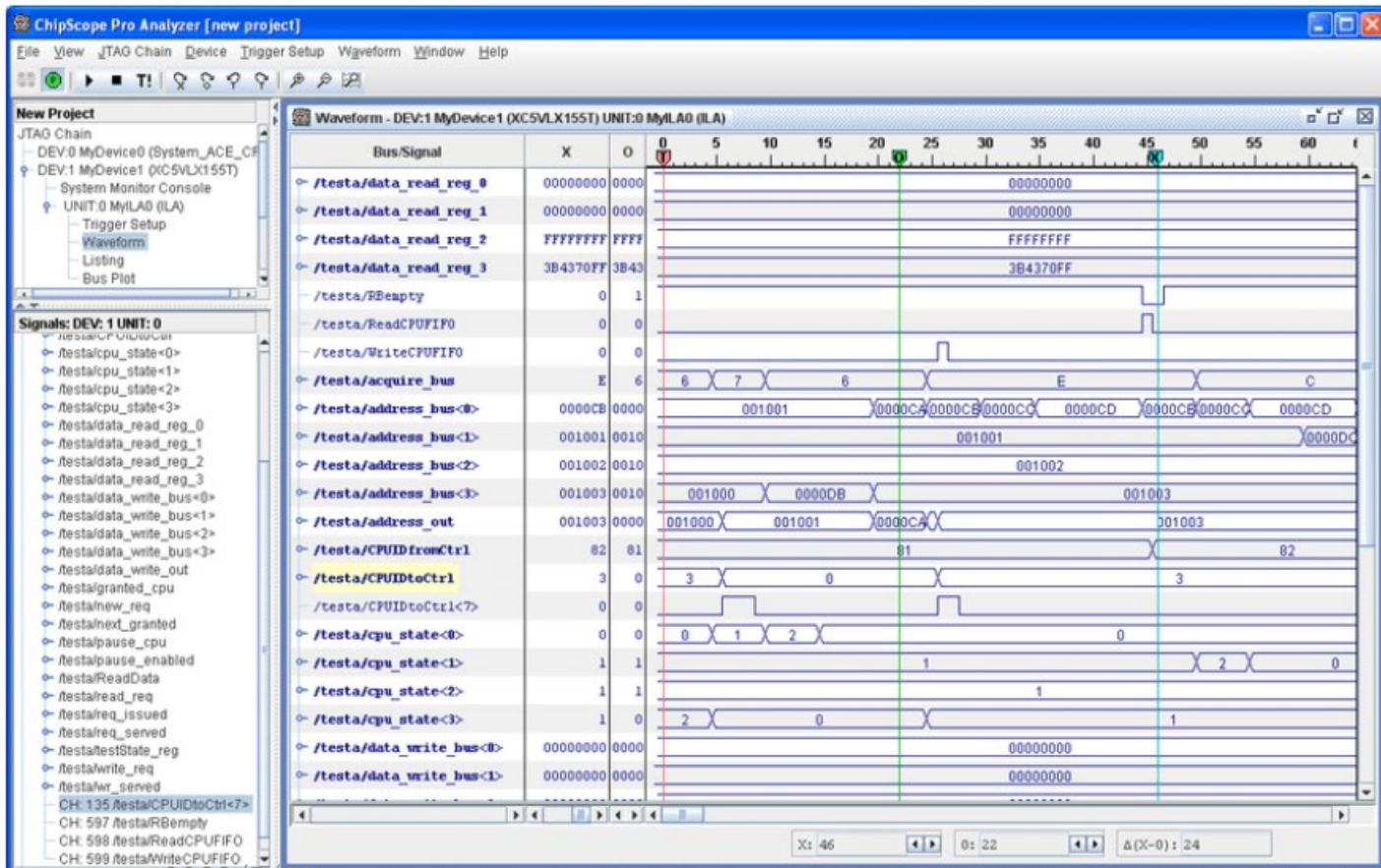
今井さんの観測*

23 Station-2	22 Station-2	21 Station-3	20 Station-3
19 Station-0	18 Station-0	17 Station-1	16 Station-1

- 下側の左右が違うことを発見
 - FPGA内で信号の入れ替えがあった
- 今井さんの結果とは左右がずれている

デバッグ案

- ロジアナ (ChipScope)で受信信号を見てみる。
 - Win10 + ISE14になったので使えるのでは。 テストが必要。
 - 以下のような画像



ISE(仮想マシン)とUSBの相性に問題があり、FPGAが見えない時がある。

コードをFPGAにDLできないことも。

デバッグ内容

- LEDが光る・消えるときの同期信号がどうなっているか

NIボードのテスト

- FEMのFPGAでダミーデータを作り、NIボードで読んでみる。
 - ダミーデータ： カウンタ値 など。

chip_id:event

