

ROC NE3 Debugging

加藤 宍倉 藤木

ROC NE3 Debugging

- 症状：Bポートからキャリブレーションデータが全く取れない。
- 問題：キャリブレーションパルスが出ていないようだ。
- 問題の紀元：キャリブレーションパルスを生成する4つの素子のどれかに不具合がある可能性がある。
- ミッション：素子一つ一つの入力、出力をチェックし、正常な動作と比較して異常な振る舞いをする素子を特定せよ。その際、人を説得するに十分な証拠を示すこと。

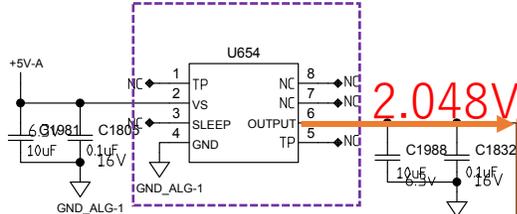
前回の測定方法

- キャリブレーションパルスが出ているときに、オシロスコープのプローブをそれぞれの素子にあて、電位差の波形を測定した。
- 回路の下流から上流に向けて、素子を追跡した。
- オシロのリグーはプローブするチャンネル自身でかけていた。

ROCのキャリブレーションパルス生成回路

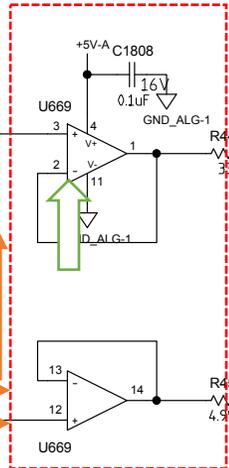
PRECISION MICROPOWER, LOW DROPOUT VOLTAGE REFERENCES

REF191ES

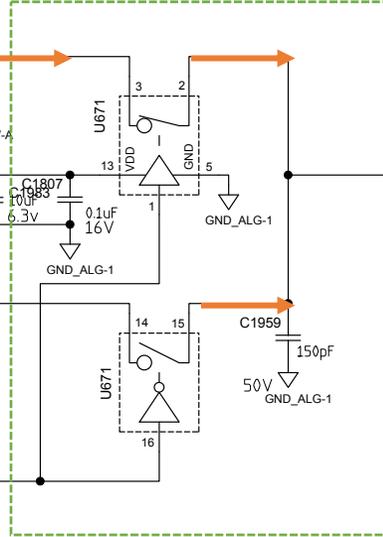


AMP&VOLTAGE FOLLOWER

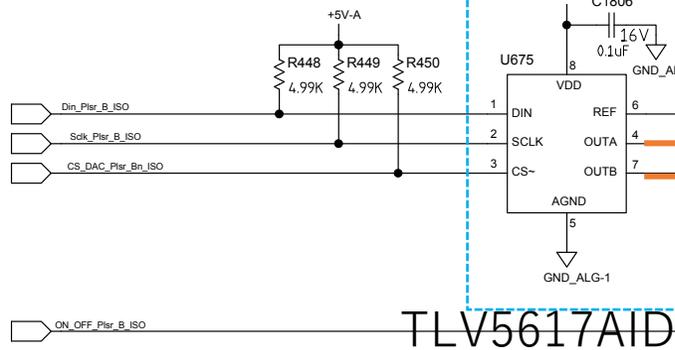
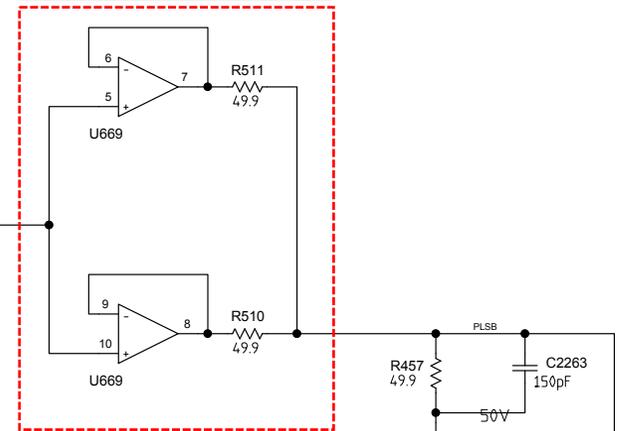
増幅&インピーダンス変換素子



QUAD ANALOG SWITCH



VOLTAGE FOLLOWER



DUAL 10-BIT DIGITAL TO ANALOG CONVERTER WITH POWER DOWN
デジタル入力→アナログ出力

● TP147

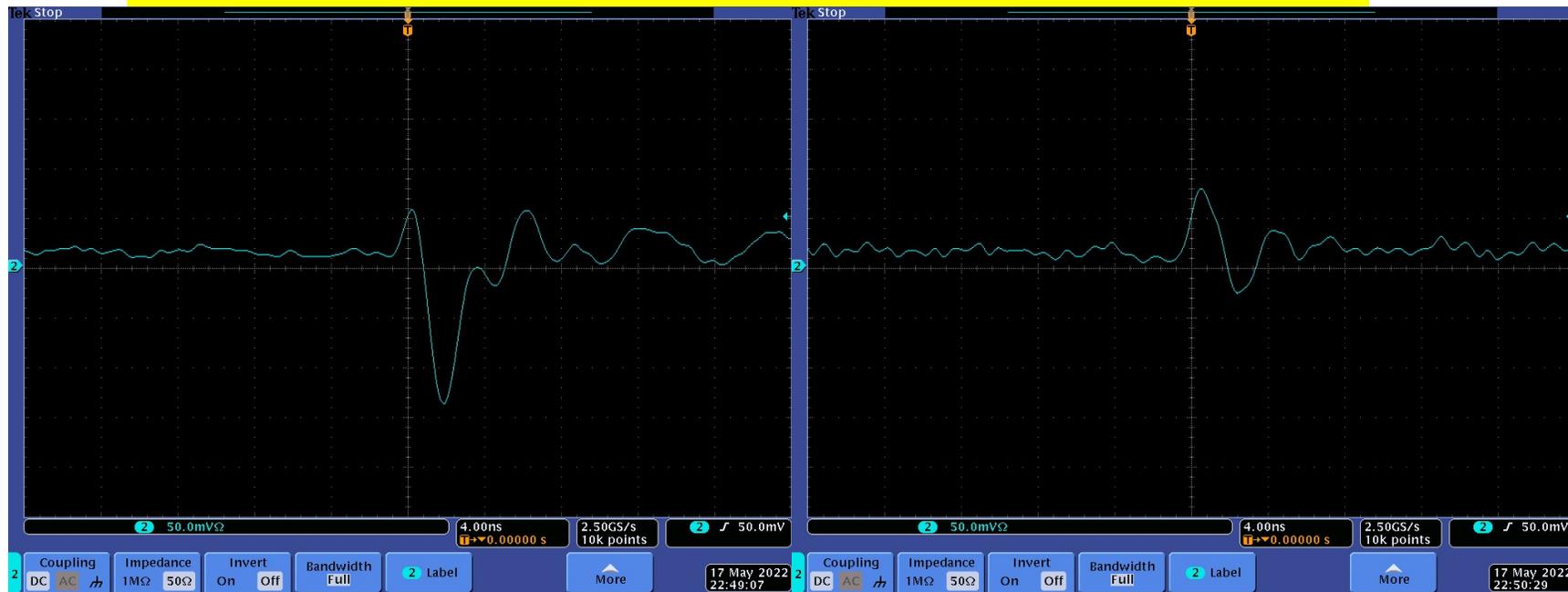
ADG713BRZ

QUAD ANALOG SWITCHの leg 3番（入力）とGND 5番を測定した

Aポートは振幅が195mV

Bポートは振幅が105mV

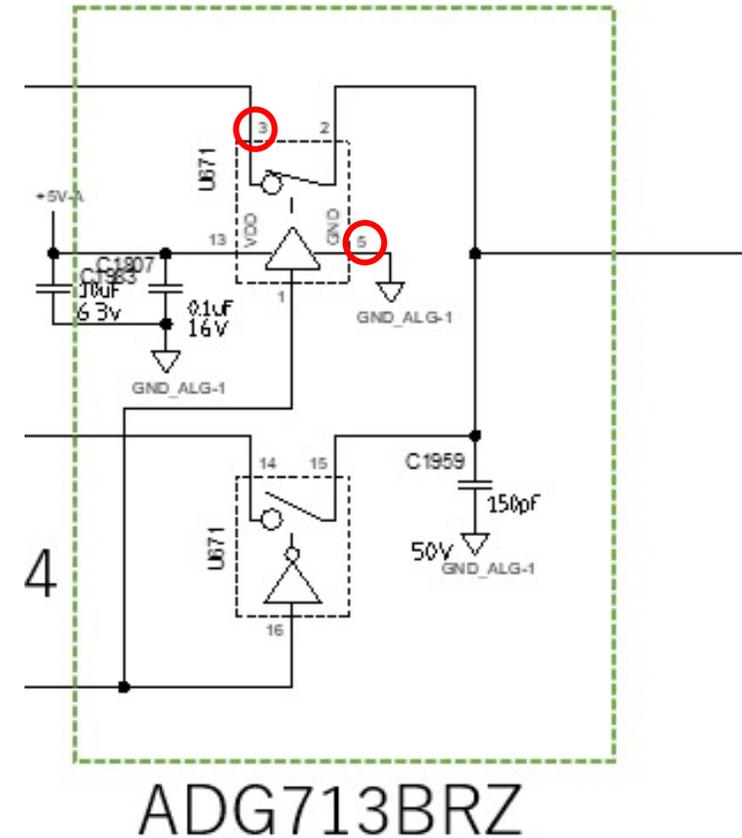
⇒AとBには明らかな違いがある⇒怪しい



ポートA

ポートB

QUAD ANALOG SWITCH

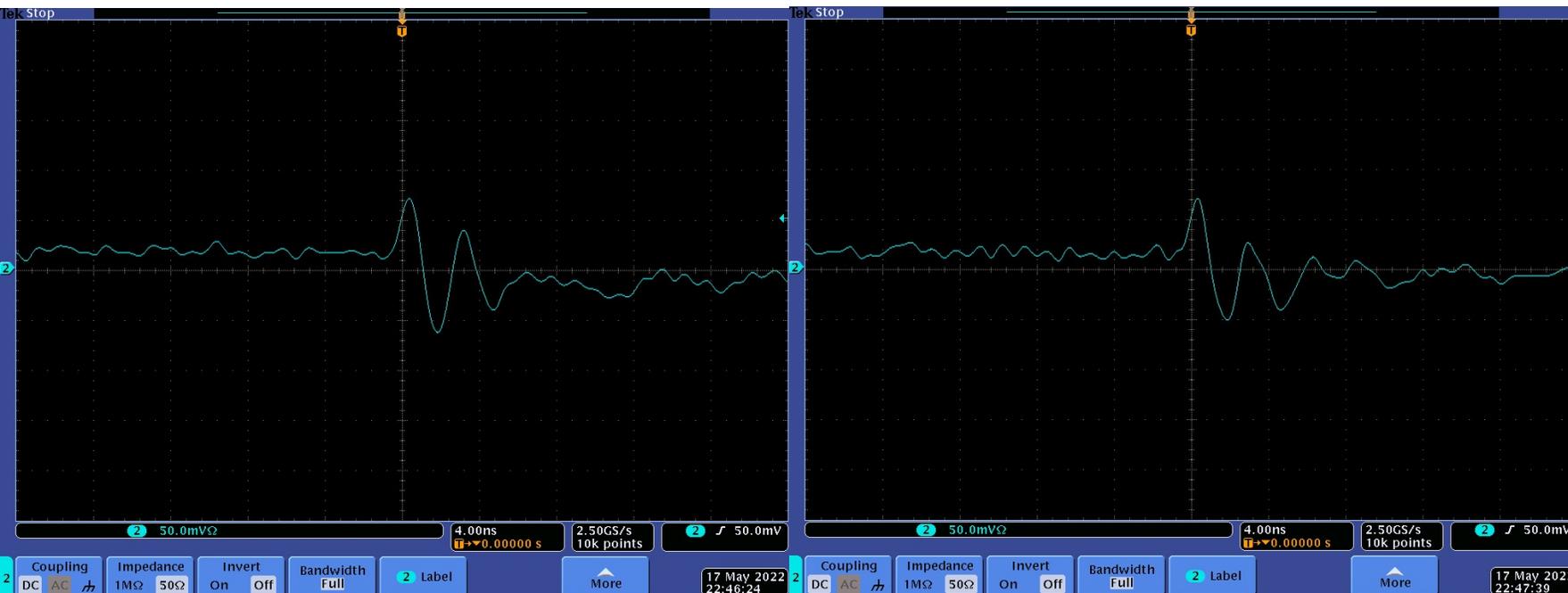


QUAD ANALOG SWITCH(U671)の leg15番(出力) とGND 5番を測定した

Aポートは振幅が130mV

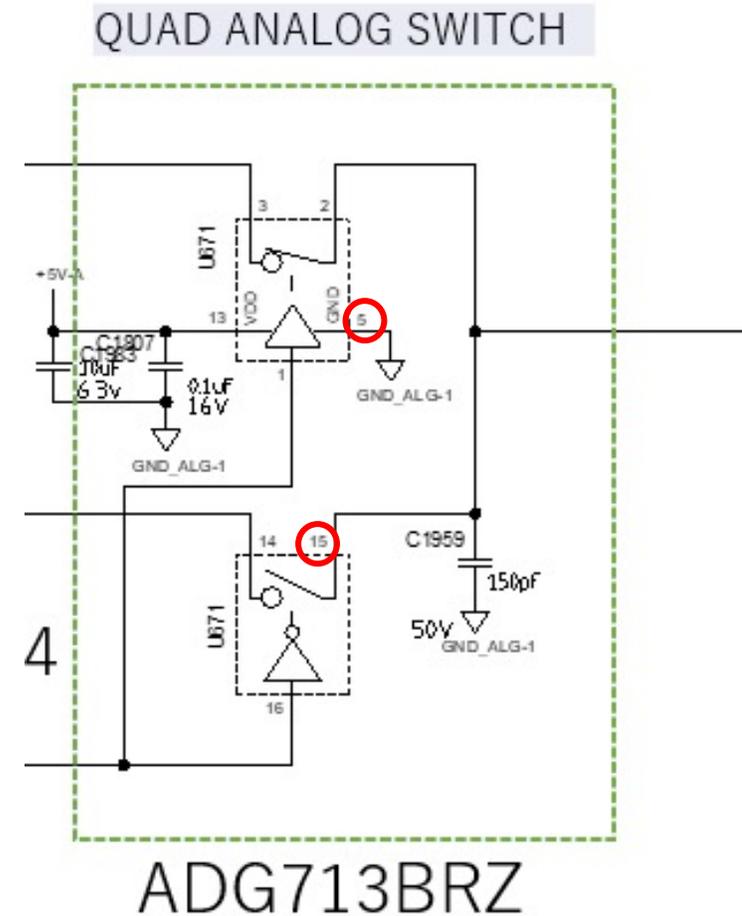
Bポートは振幅が120mV

⇒あまり差がない⇒問題なしと判断



ポートA

ポートB

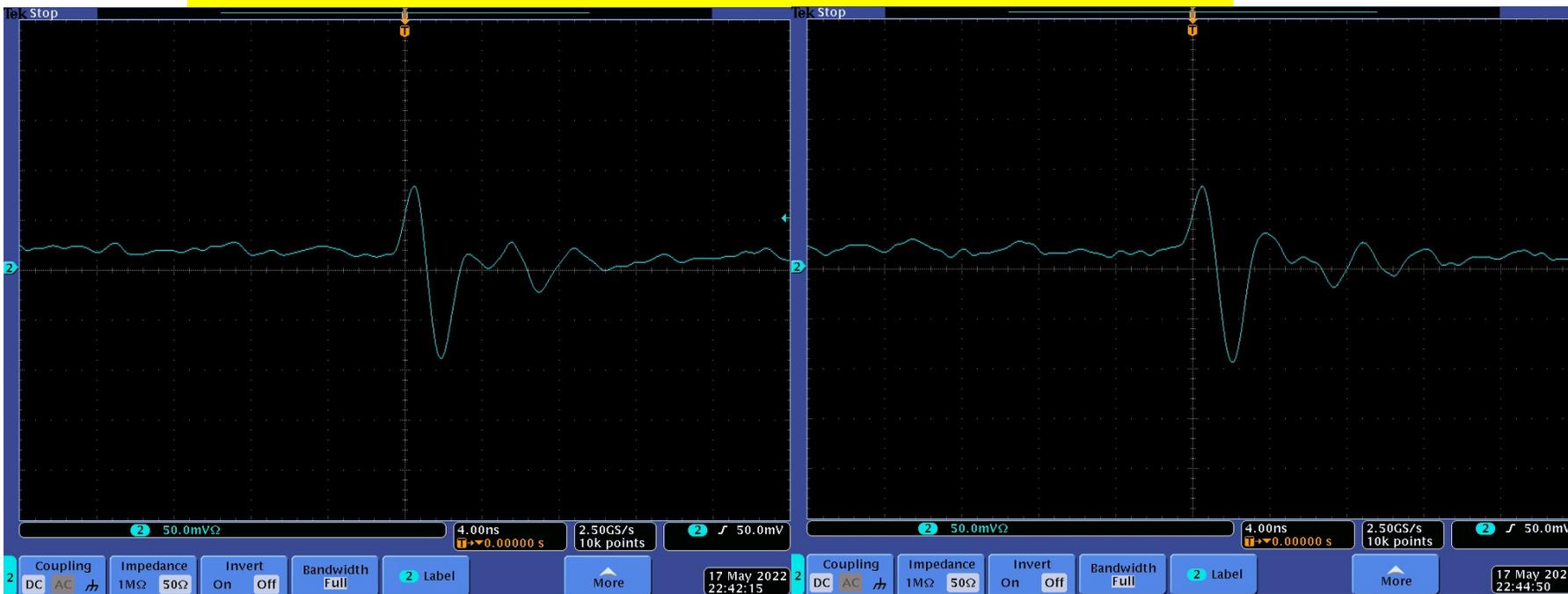


QUAD ANALOG SWITCH(U671)の leg14番(入力) とGND 5番を測定した

Aポートは振幅が20mV

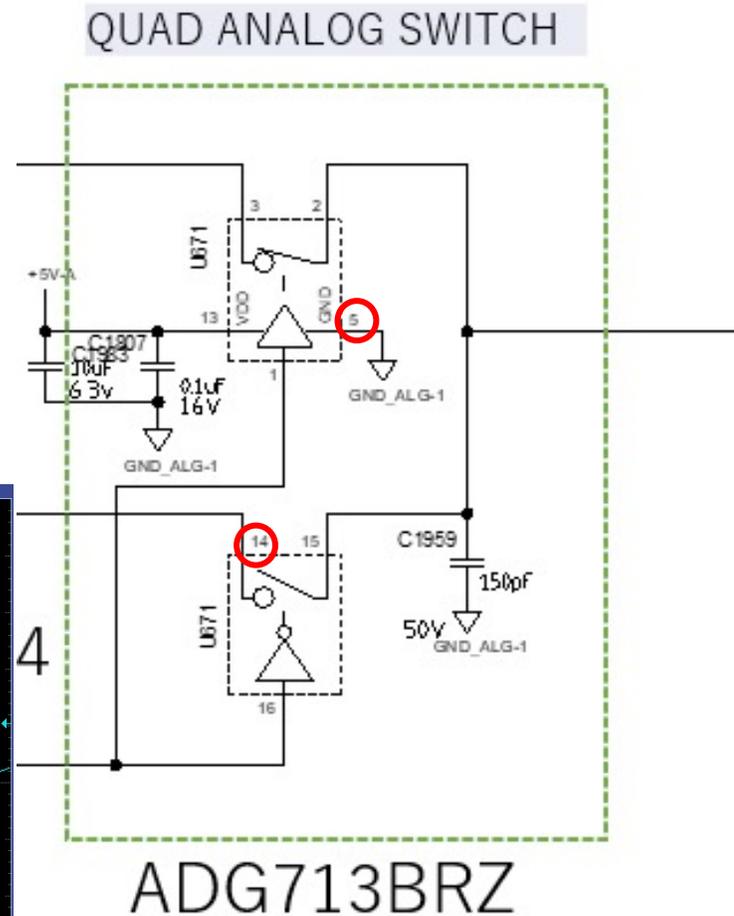
Bポートは振幅が26mV

⇒あまり差がない⇒問題なしと判断



ポートA

ポートB



VOLTAGE FOLLOWER(U669)の leg2番とGND11番を測定した

Aポートは振幅が140mV
Cポートは振幅が140mV
Dポートは振幅が140mV

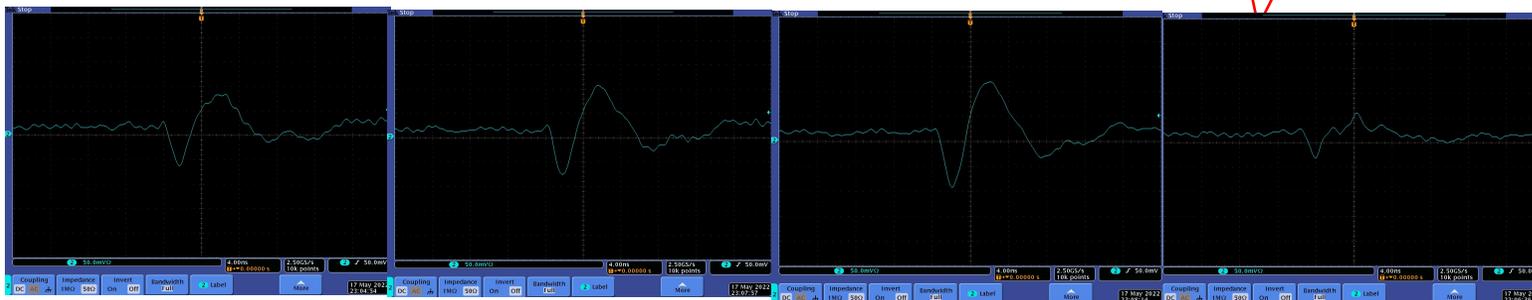
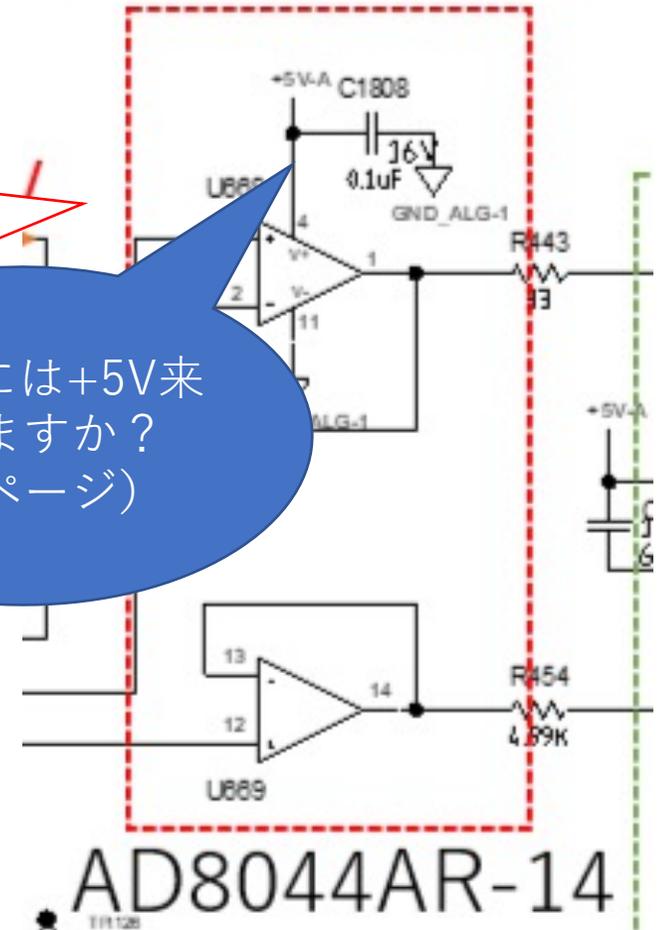
Bポートは振幅が90mV

⇒Bだけ振幅も波形も他のポートと違った。

問題あり

Leg 4 には+5V来
ていますか？
(次ページ)

VOLTAGE FOLLOWER



ポートA

ポートC

ポートD

ポートB

VOLTAGE FOLLOWERの入力電源の確認

- ポートD2でキャリブ測定中にU669 Leg-4とGNDをテスターで電位差を測定した。

結果

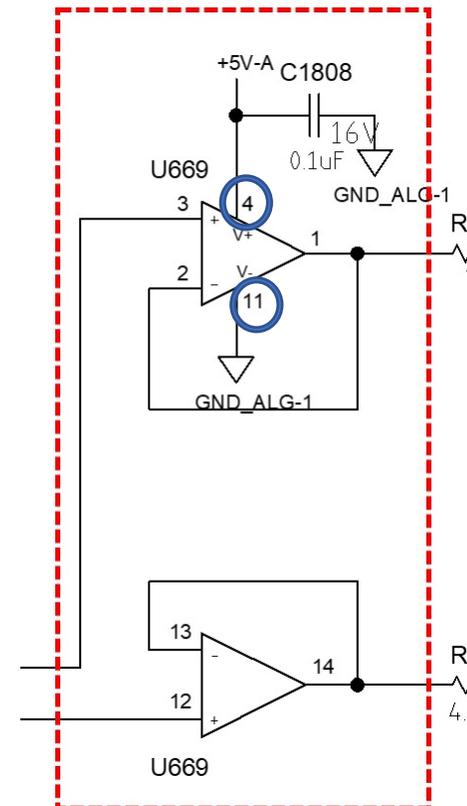
Aポート : 4.687 V

Bポート : 4.663 V

Cポート : 4.695 V

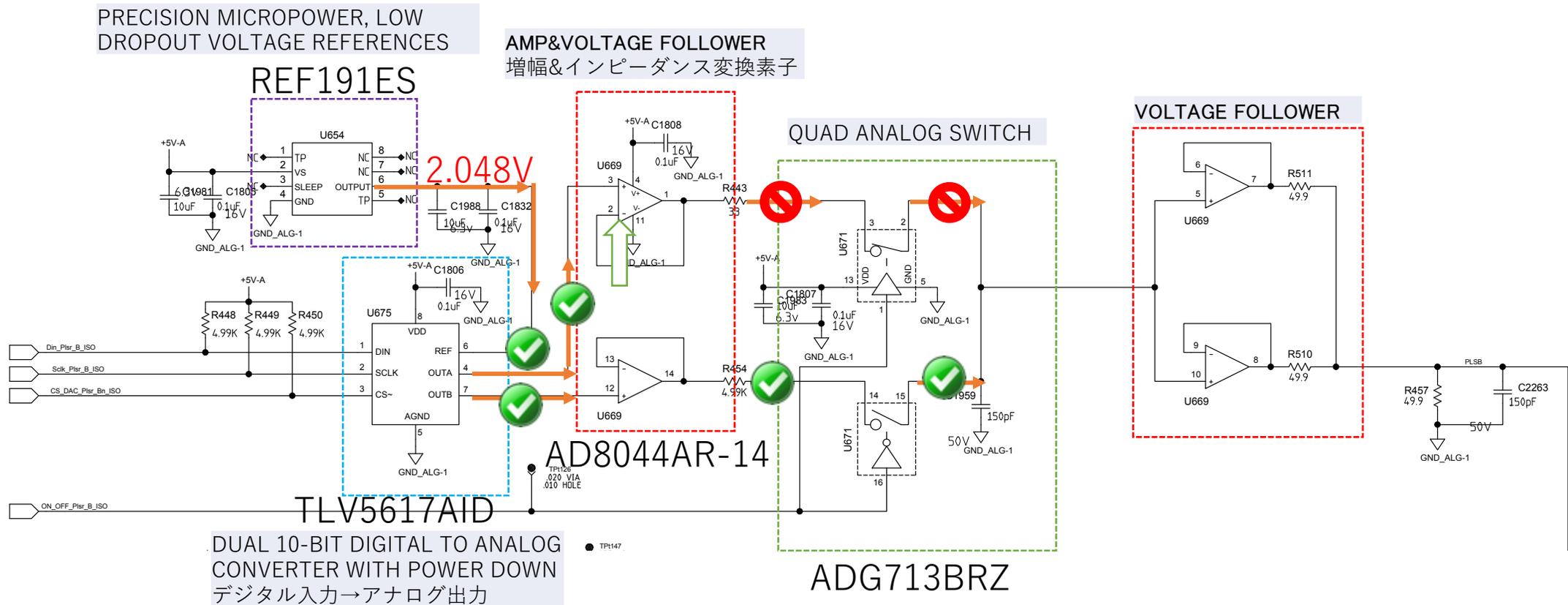
Dポート : 4.692 V

BポートのVOLTAGE FOLLOWER
素子の供給電源は正常である。



前回の結論

- VOLTAGE FOLLOWER(U669)素子のLeg 2 に異常があるため、SWITCH素子の入力が正しく稼働していないようだ。
- 次のステップはVOLTAGE FOLLOWERの入力電源を確認する。

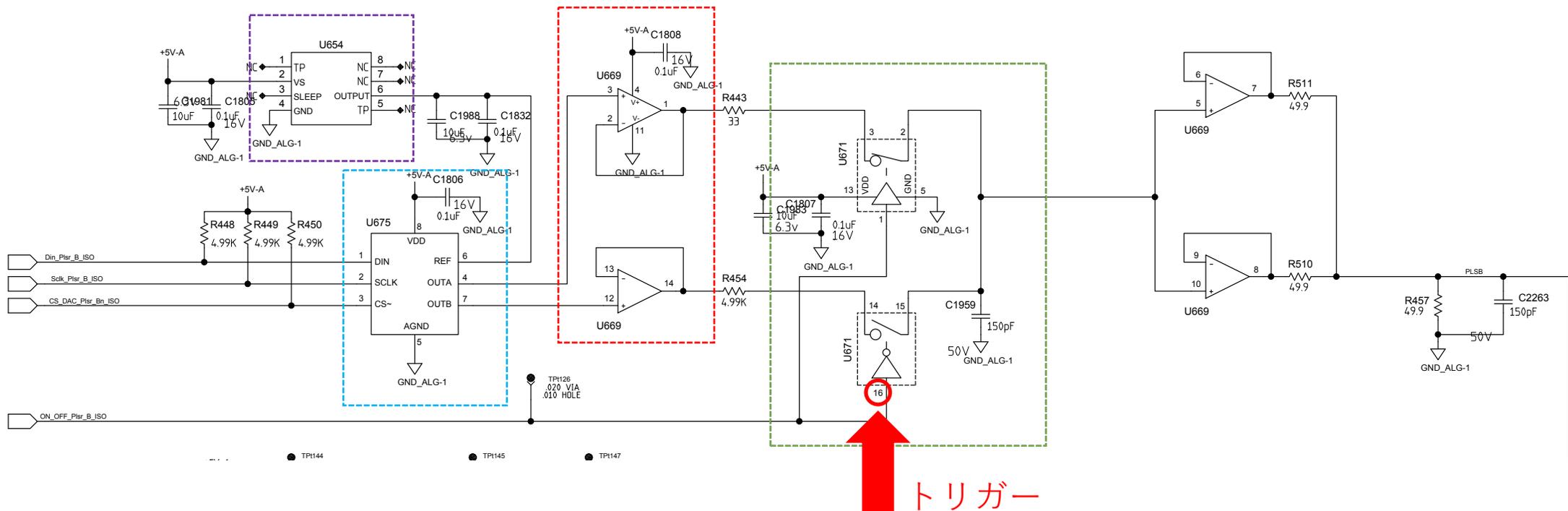


前回の測定の問題点

- mV レベルになると、キャリブレーションパルスの信号を見ているか、ただのノイズを見ているのか確信を持つのが難しい。
→基準のトリガーがないと、DC信号のミクロなノイズをAC信号だと勘違いしてしまうなどの危険性がある。
- そこで、オシロの波形測定方法を改善して再測定に臨んだ。

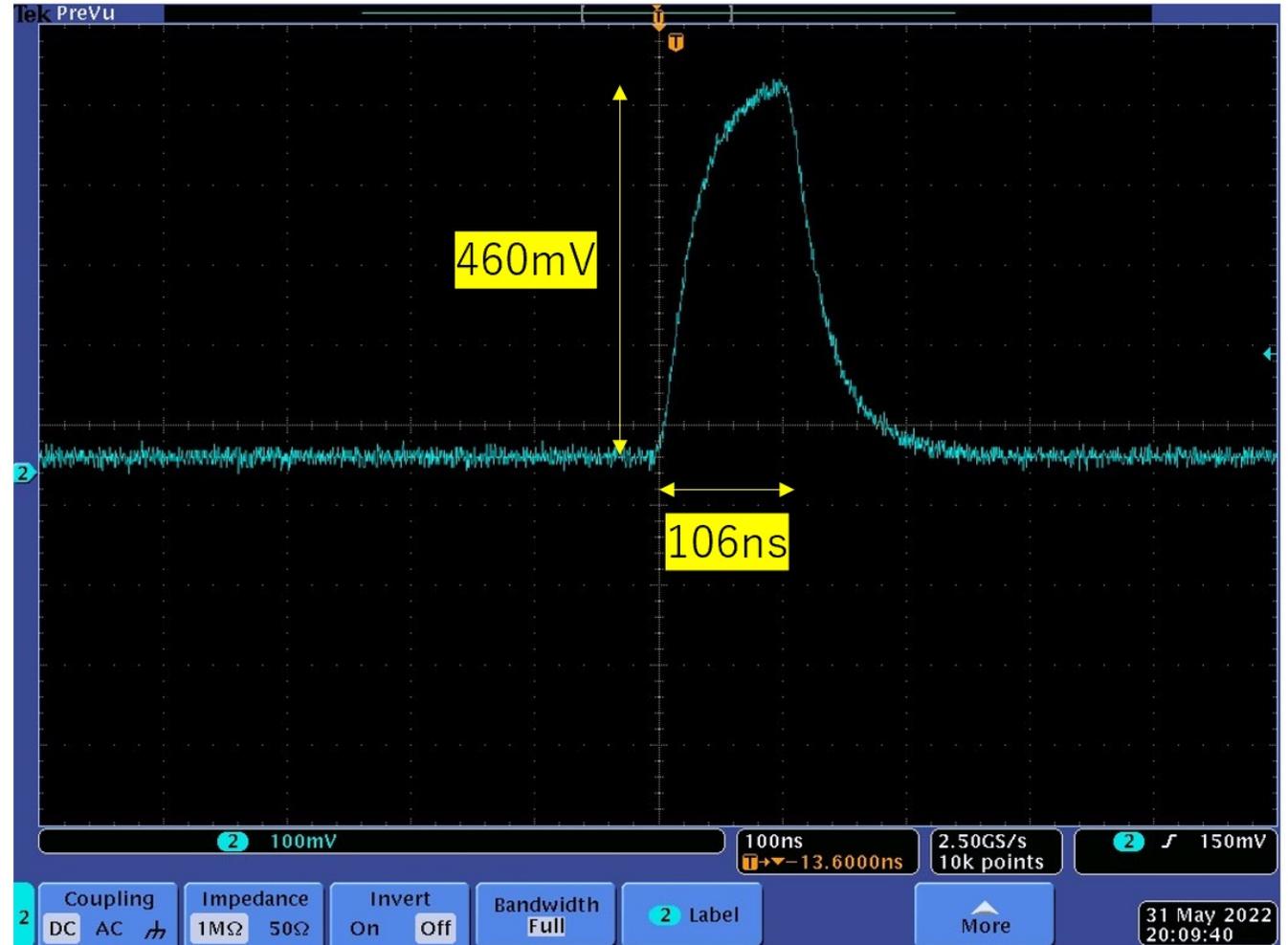
今回の測定方法

- オシロのプローブを2つ使って、キャリブレーションパルスのタイミングで、各チップの入出力の信号を観測する。
 - コントロール信号が来ているスイッチ素子(U671)のLeg-16でオシロのトリガーをかけて、その時間軸の各チップ入出力のパルスを表示させる。



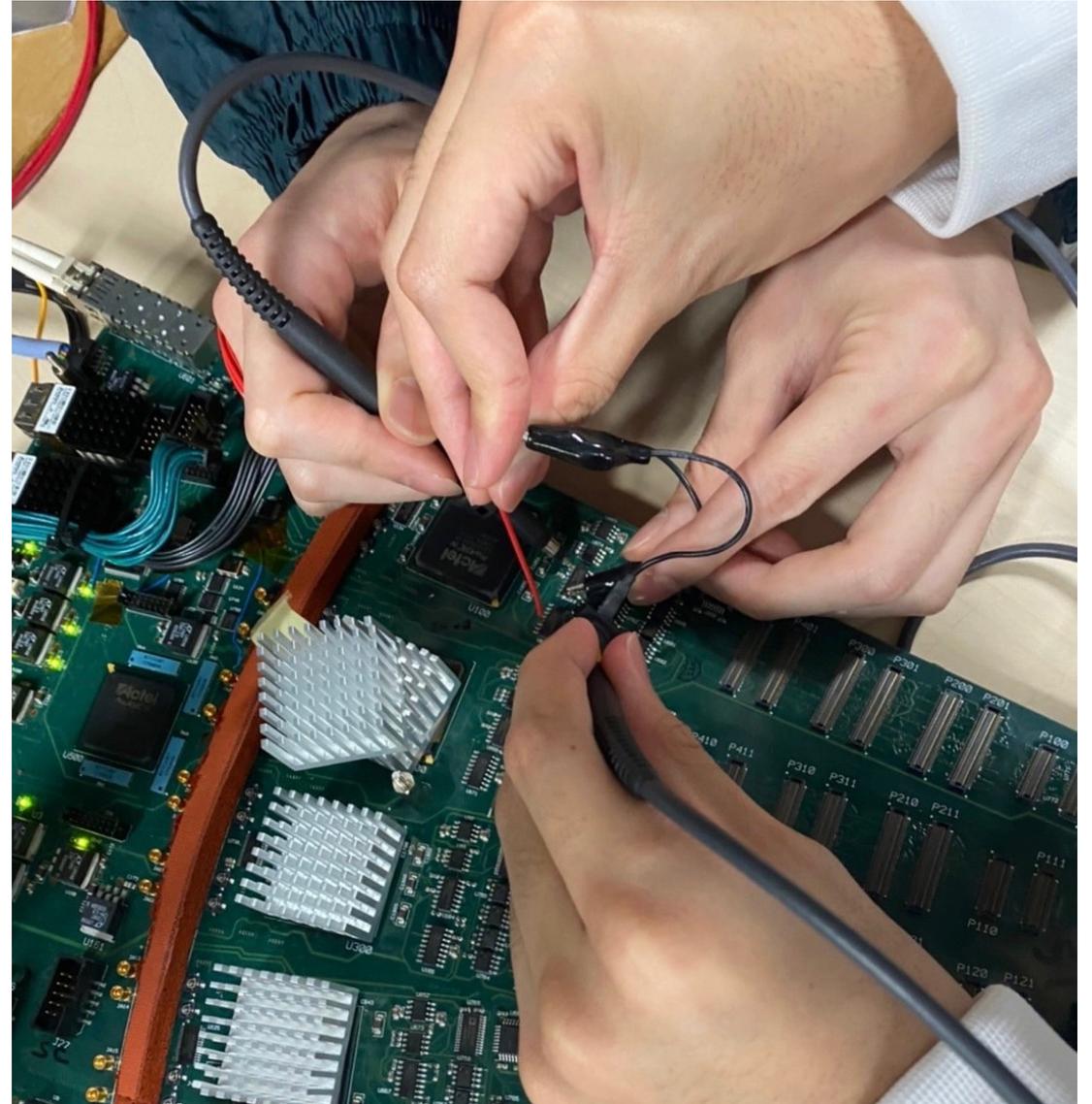
測定

- トリガーとなる
U671のLeg-16の波形
- これ以降トリガーの色
はこの色で統一する。



測定

- 測定は二人がかり。
- トリガーと測定対象素子の足が近くてプローブを当てるのが難しい場合は、GNDを多少を離れた箇所を取った。
- 場所によりGNDの電位差がないことは常に確認しながら測定した。



測定

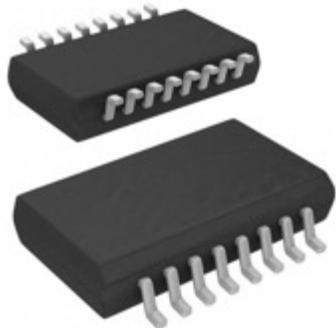
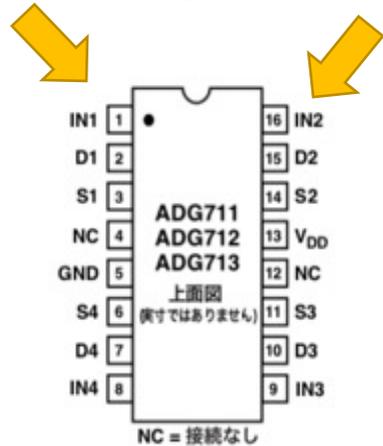
- キャリブレーションパルスが出ているときに、オシロスコープのプローブをそれぞれの素子にあて、電位差の波形を測定した。
- 上段回路の下流から上流に向けて、素子を追跡した。
- Bポートの波形と正常なAポートの波形を観測し、比較した。

- オシロのトリガーはスイッチ素子(U671)のLeg-16でかけた。

ADG713BRZ

スイッチ素子

Control Signal Inputs



U671

• QUAD ANALOG SWITCH



CMOS 低電圧
4Ωクワッド SPSTスイッチ

ADG711/ADG712/ADG713

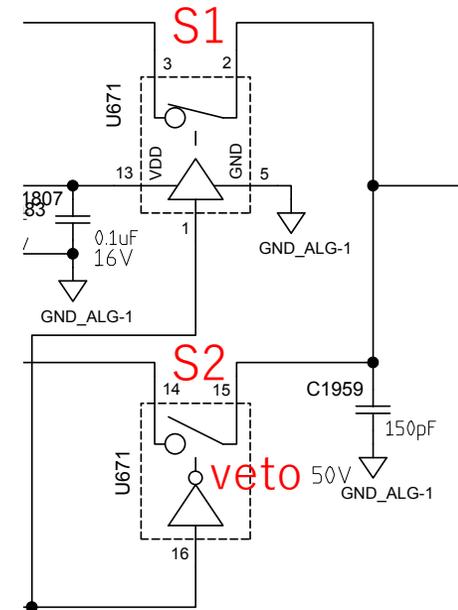
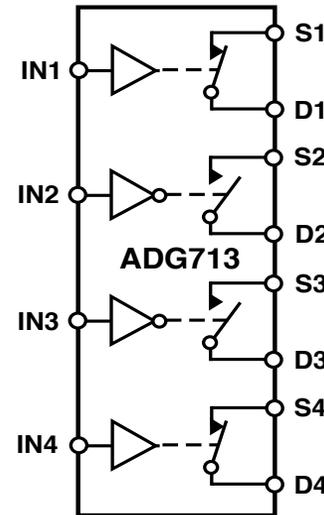
特長

- +1.8V~+5.5V単電源動作
- 低いON抵抗 (25Ω Typ)
- 平坦な低いON抵抗
- 3dB帯域幅>200MHz
- レールtoレール動作
- 16ピンのTSSOPパッケージまたはSOICパッケージを使用
- 高速スイッチング時間
 - t_{ON} 16ns
 - t_{OFF} 10ns
- 消費電力 (Typ) <0.01 mW
- TTL/CMOS互換

アプリケーション

- バッテリー駆動のシステム
- 通信システム
- サンプル&ホールド・システム
- オーディオ信号のルーティング
- ビデオ・スイッチング
- 機械的リード・リレーの置換え

機能ブロック図

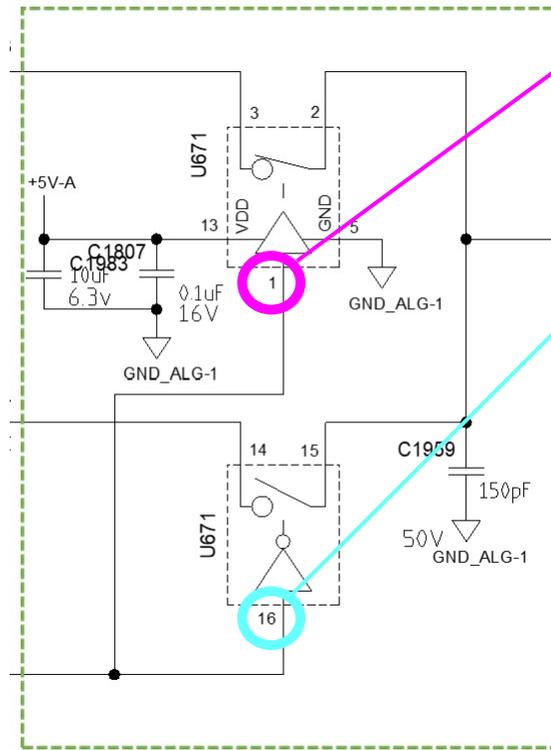


オンし、ADG712はロジックHighのときターンオンします。ADG713は、デジタル制御ロジックがADG711と同じ2個のスイッチと、ロジックが反転している2個のスイッチを内蔵しています。各スイッチは両方向に対して等しいON特性を持っています。ADG713は、切断後の接続を保証するブレーク・ビフォ・メーク・スイッチング動作*を行います。

*Make-Before-Break (メークビフォアブレイク) : スwitchングデバイスにおいて、前の接続がオープンになる前に新しい接続経路が確立すること。このことによって、スイッチされる経路が開放になることを避けることができる。メカニカルなシステム(例としては、リレーや手動スイッチを使用するシステム)、半導体のアナログマルチプレクサおよびスイッチに使用される。

測定スイッチ素子

- U671のLeg-1の波形

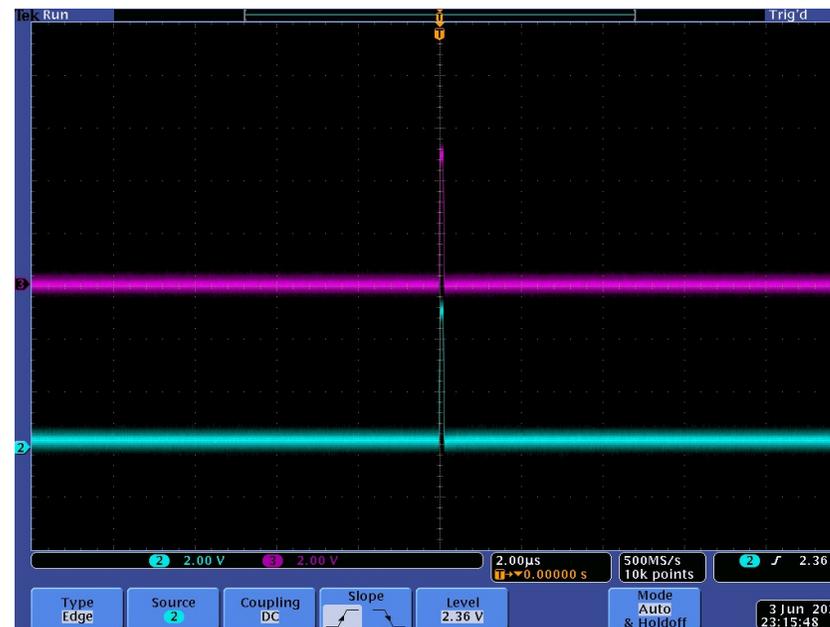


ADG713BRZ
スイッチ素子



←Aポート

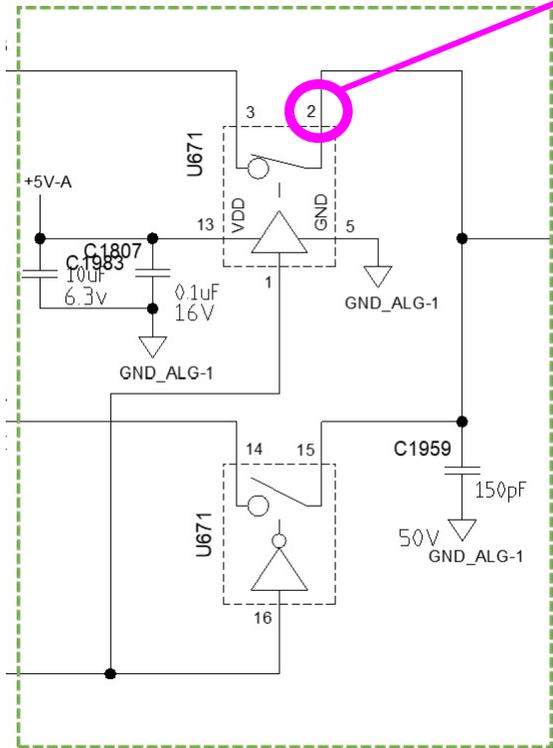
1と16には同じ制御信号が入力されていることを確認した。



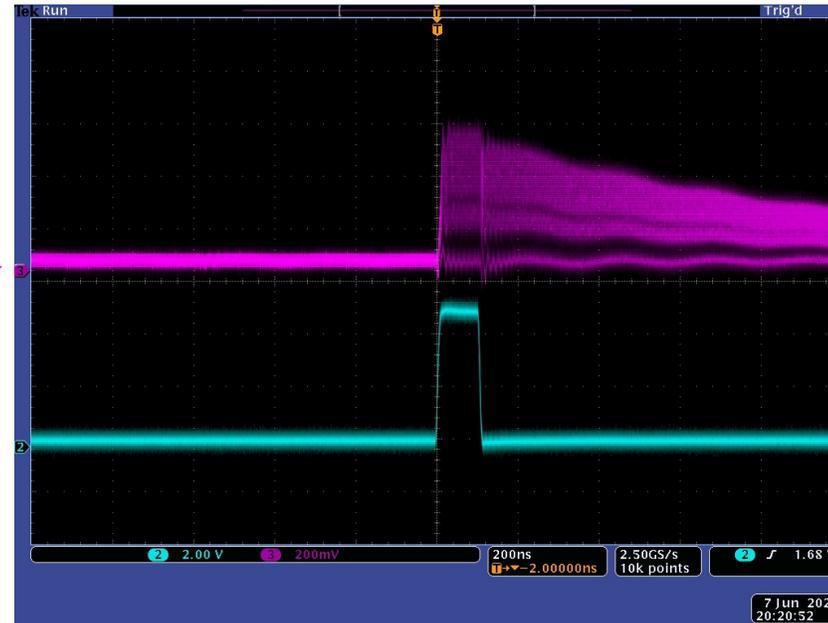
←Bポート

測定スイッチ素子

- U671のLeg-2の波形

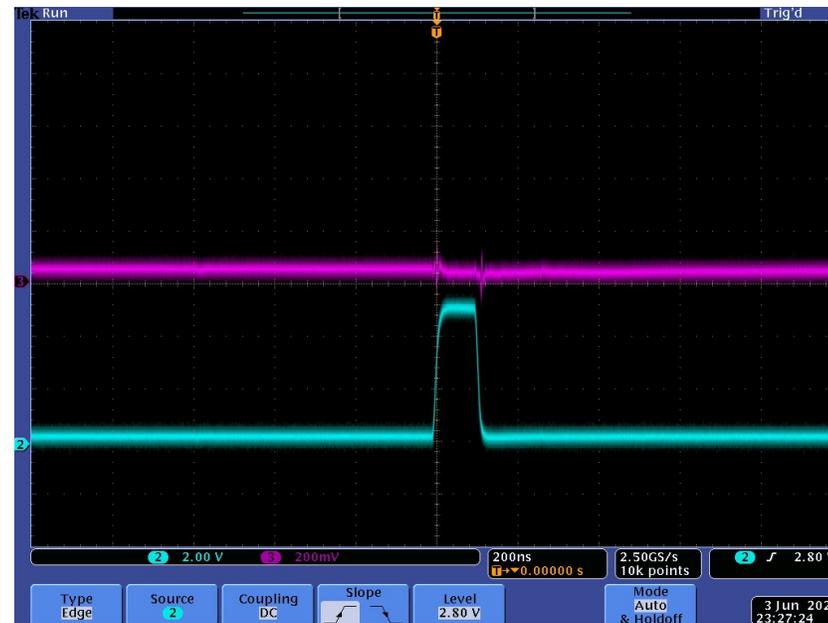


ADG713BRZ
スイッチ素子



←Aポート

制御信号が真の時、出力開始。偽で出力信号は立ち下がり開始。テールを引くのは素子またはコンデンサーの特性か？

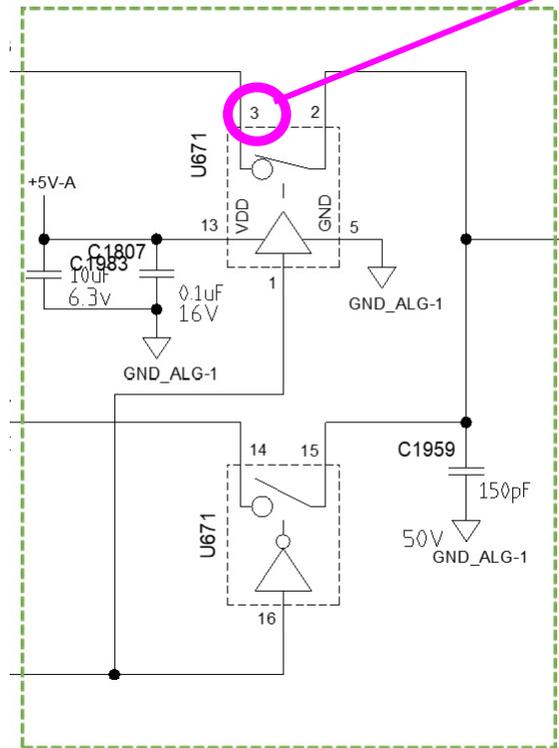


←Bポート

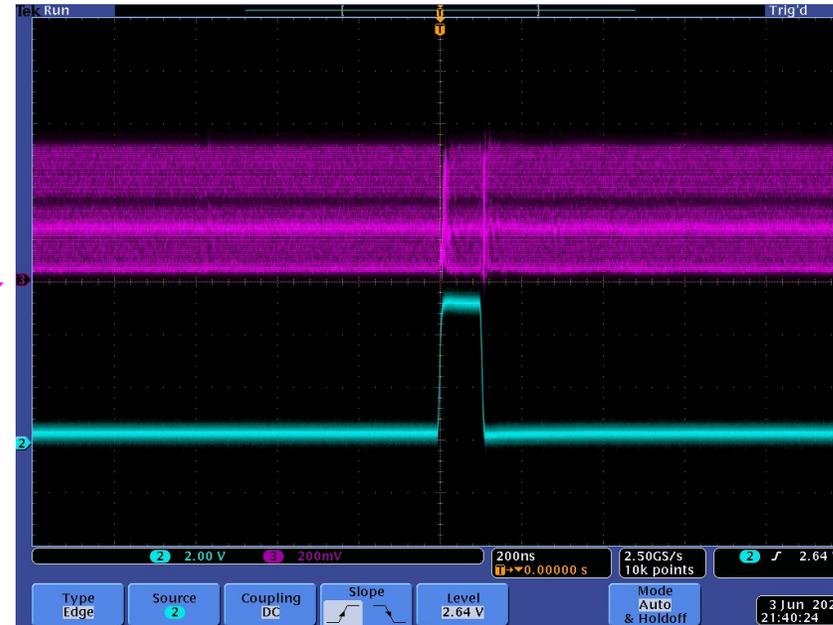
Bポートからは出力がない。

測定スイッチ素子

- U671のLeg-3の波形

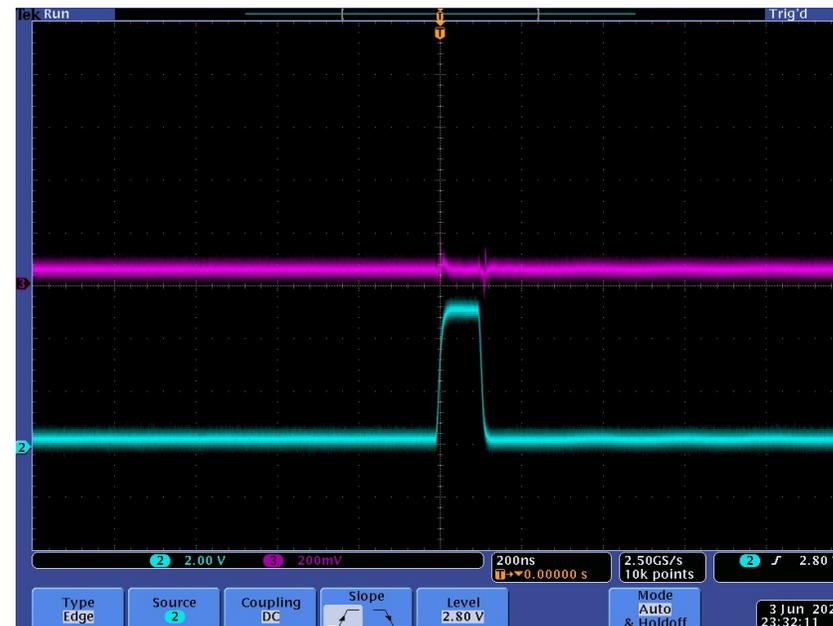


ADG713BRZ
スイッチ素子



←Aポート

Bポートには入力がない。

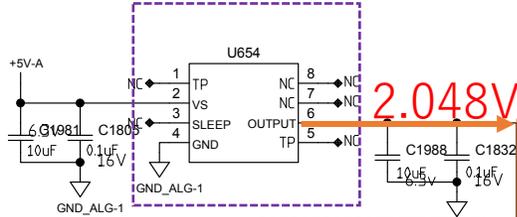


←Bポート

ROCのキャリブレーションパルス生成回路

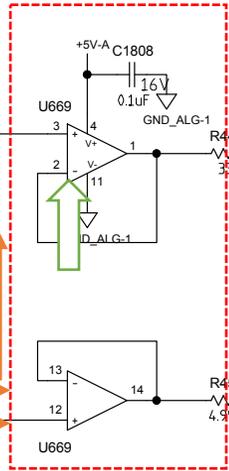
PRECISION MICROPOWER, LOW DROPOUT VOLTAGE REFERENCES

REF191ES

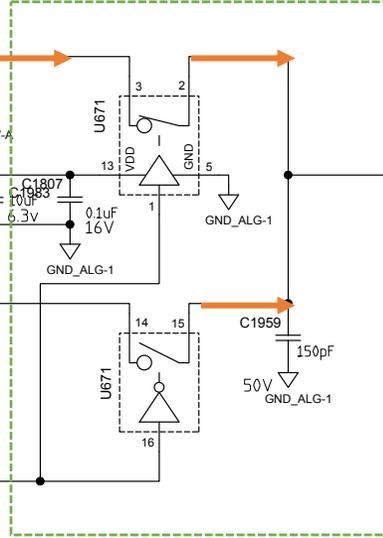


AMP&VOLTAGE FOLLOWER

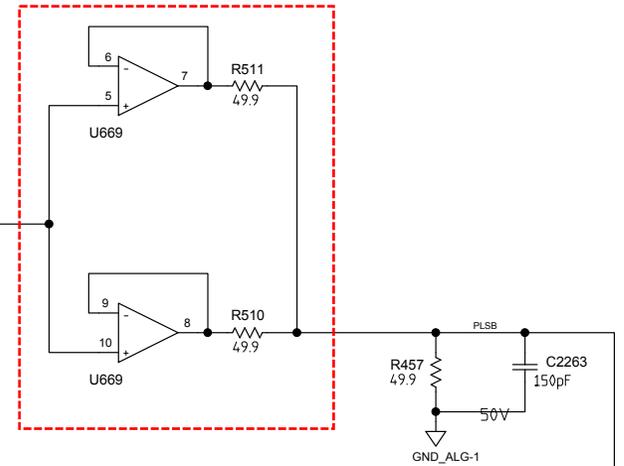
増幅&インピーダンス変換素子



QUAD ANALOG SWITCH



VOLTAGE FOLLOWER



DUAL 10-BIT DIGITAL TO ANALOG CONVERTER WITH POWER DOWN
デジタル入力→アナログ出力

TLV5617AID

AD8044AR-14

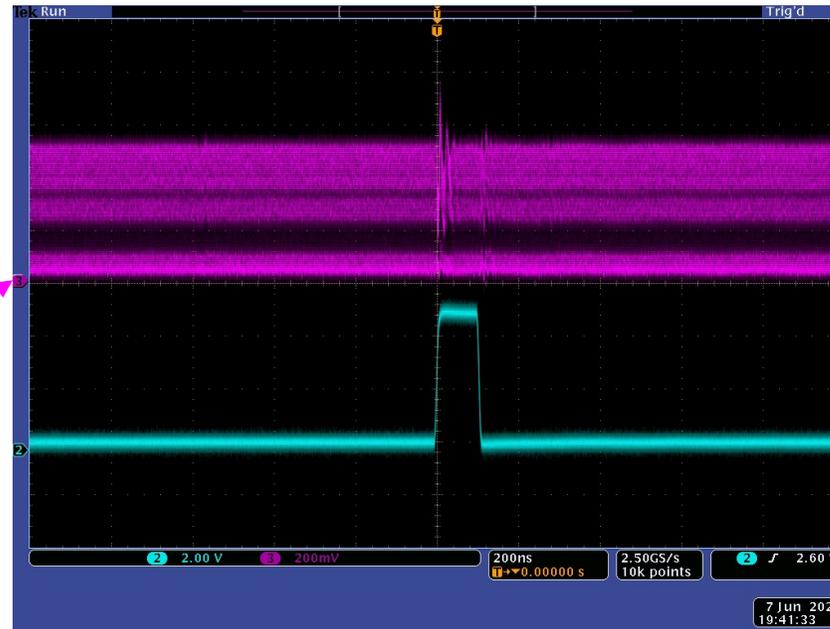
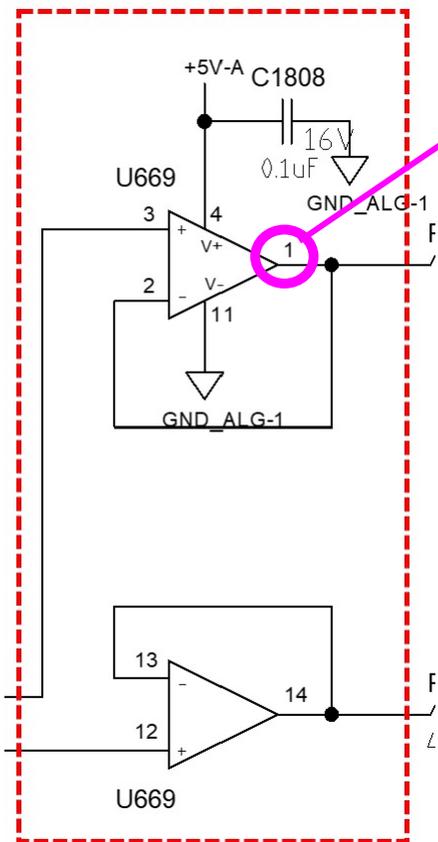
ADG713BRZ



スイッチ素子の入力
と整合性が取れるDC。

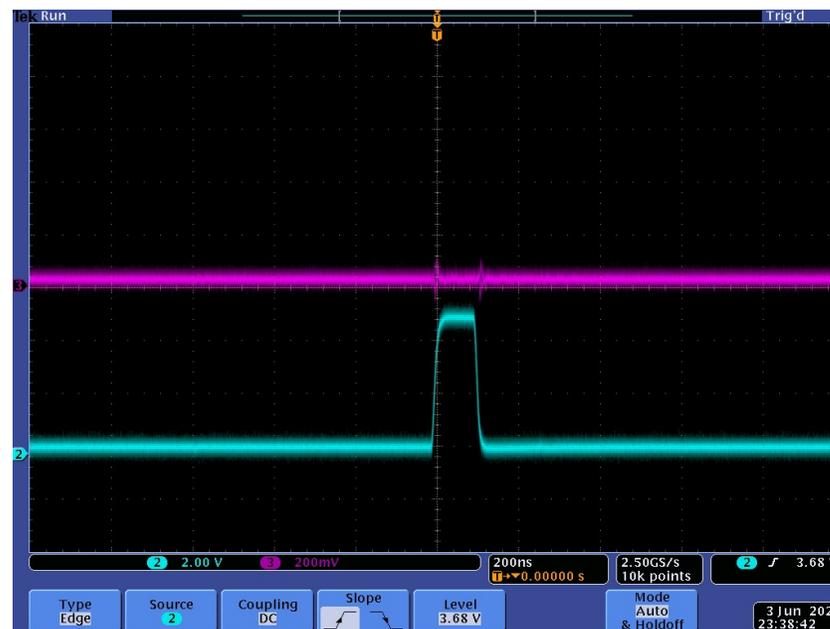
測定 VOLTAGE FOLLOWER

- U669のLeg-1の波形



←Aポート

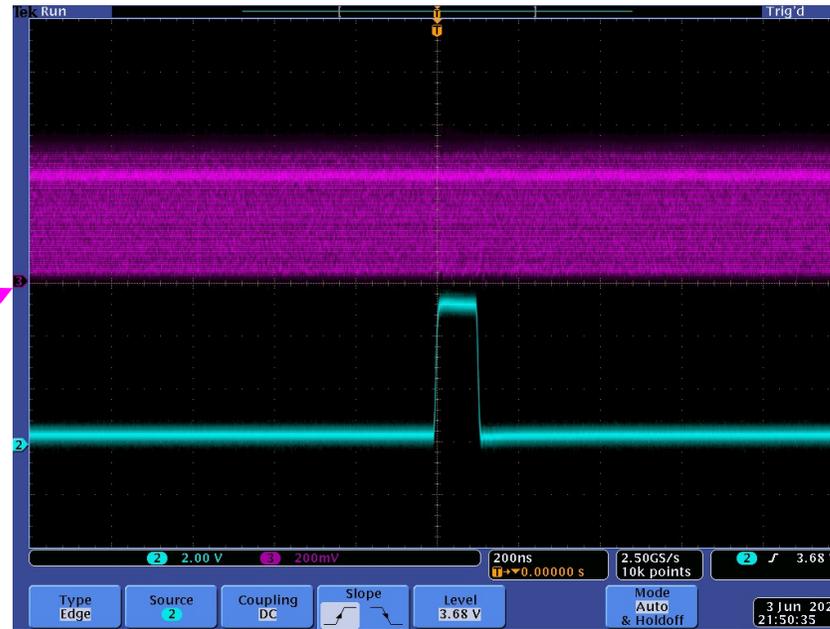
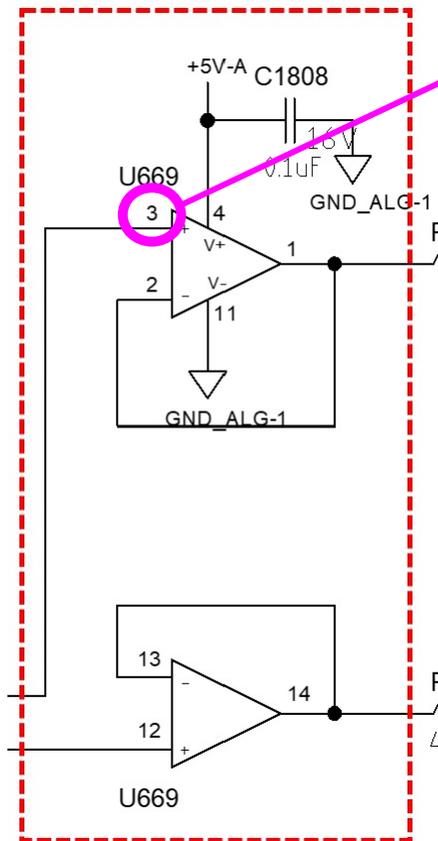
Bポートには出力が
ない。



←Bポート

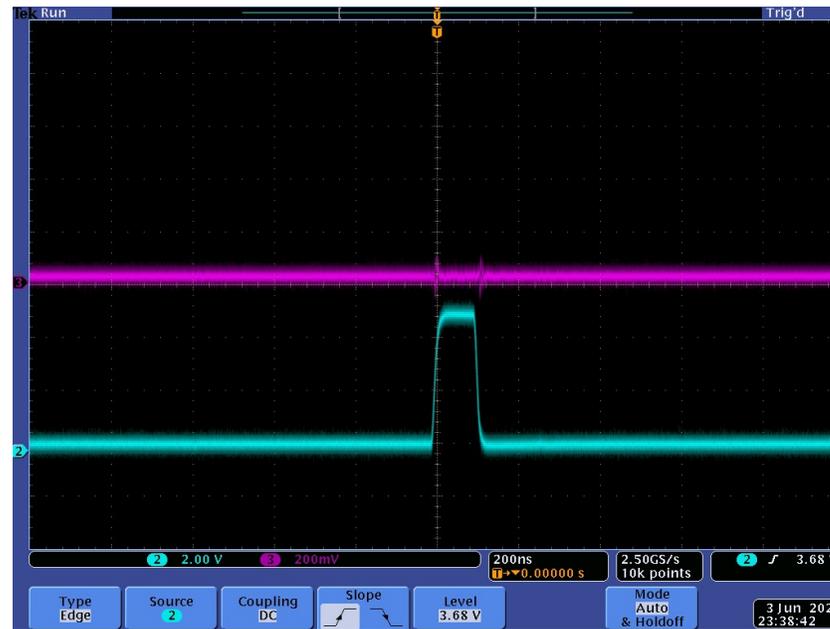
測定 VOLTAGE FOLLOWER

- U669のLeg-3の波形



←Aポート

Bポートには入力がない。

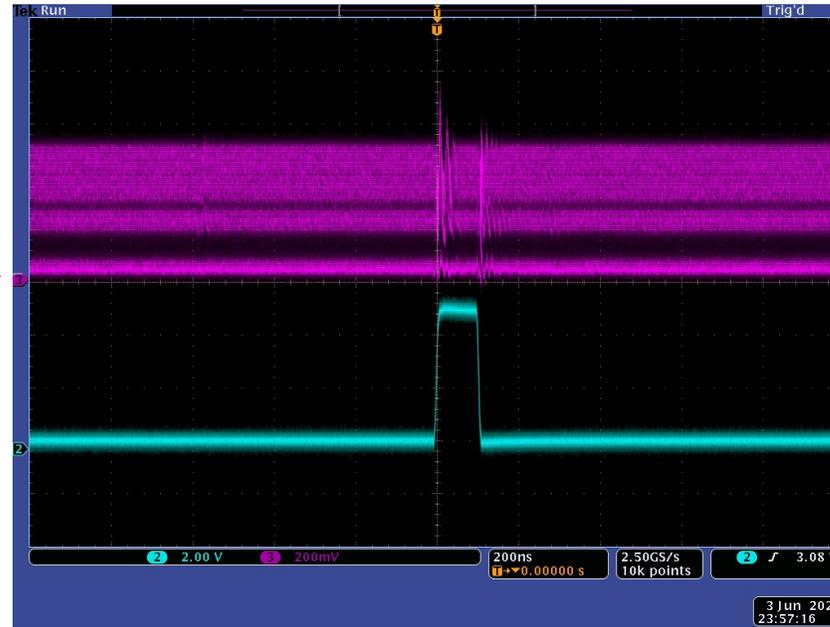
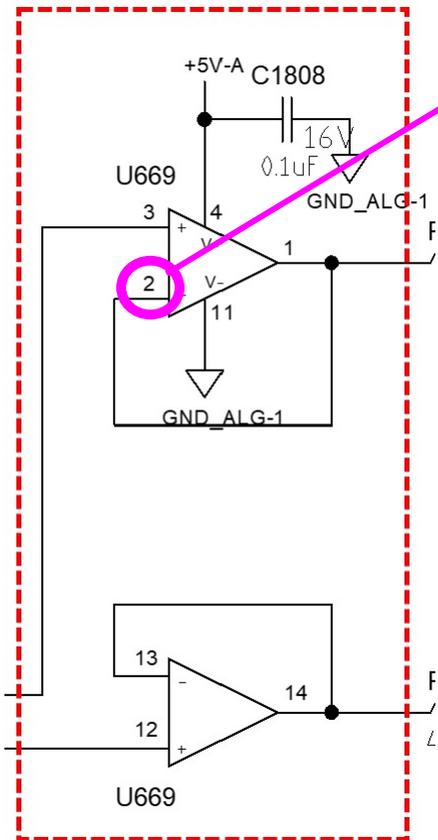


←Bポート

フィードバックも入出力とほぼ同じ。

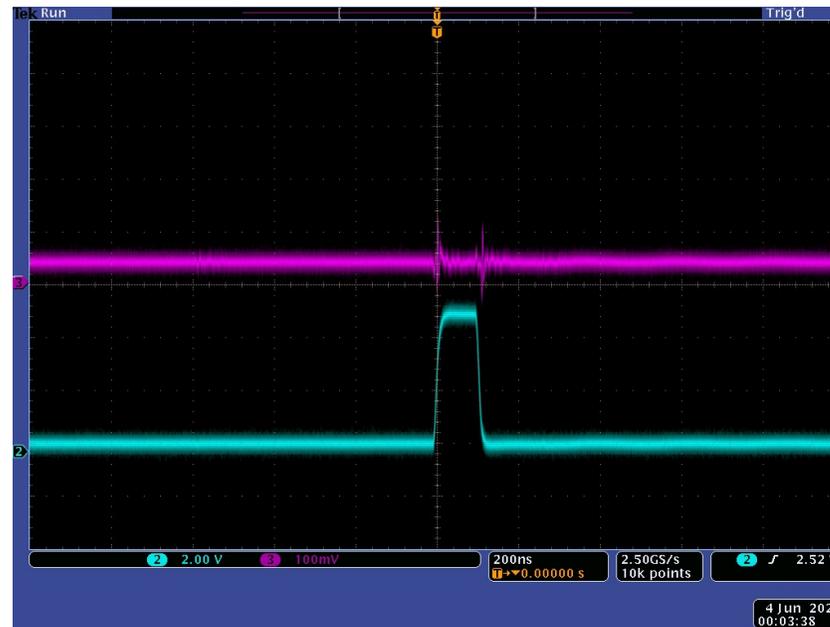
測定 VOLTAGE FOLLOWER

- U669のLeg-2の波形



←Aポート

Bポートにはフィードバックもない。

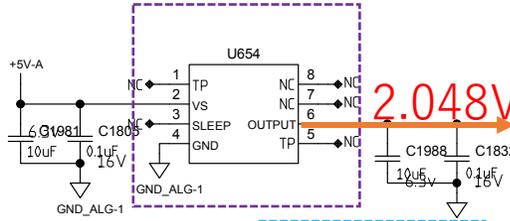


←Bポート

ROCのキャリブレーションパルス生成回路

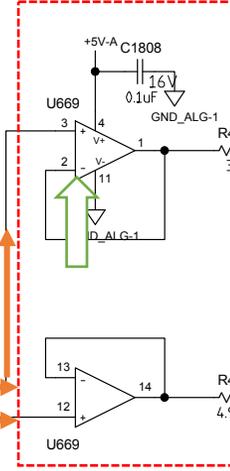
PRECISION MICROPOWER, LOW DROPOUT VOLTAGE REFERENCES

REF191ES

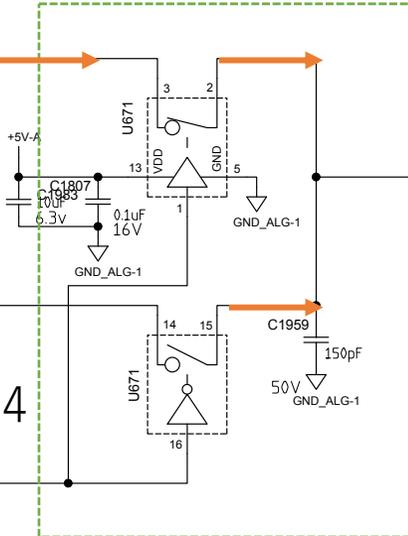


AMP&VOLTAGE FOLLOWER

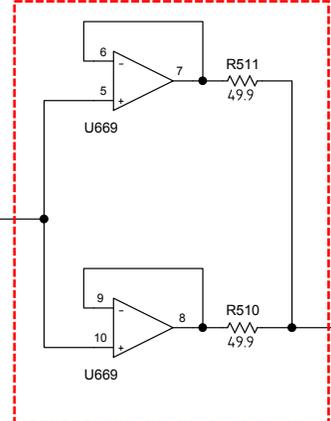
増幅&インピーダンス変換素子



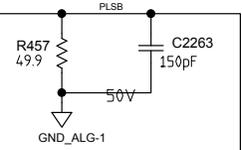
QUAD ANALOG SWITCH



VOLTAGE FOLLOWER

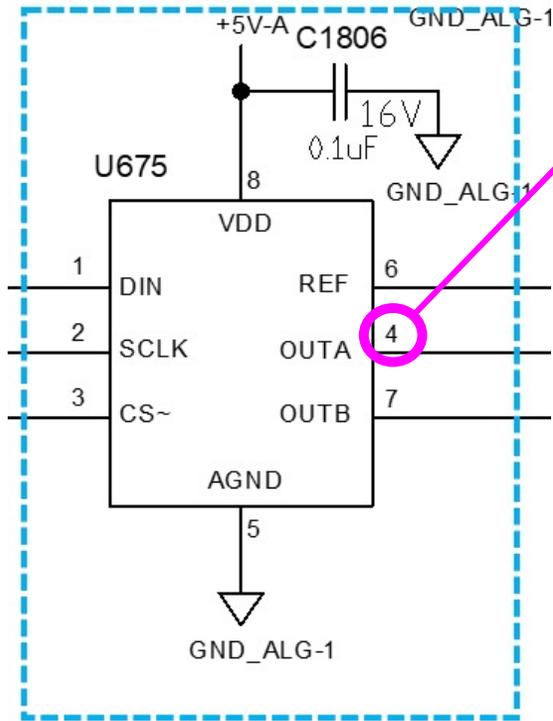


DUAL 10-BIT DIGITAL TO ANALOG CONVERTER WITH POWER DOWN
デジタル入力→アナログ出力



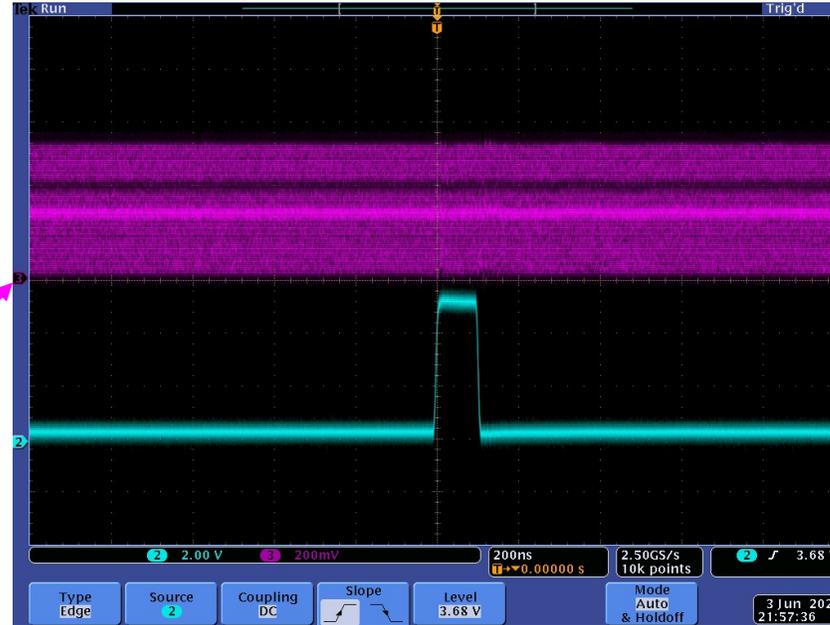
測定

- U675のLeg-4の波形

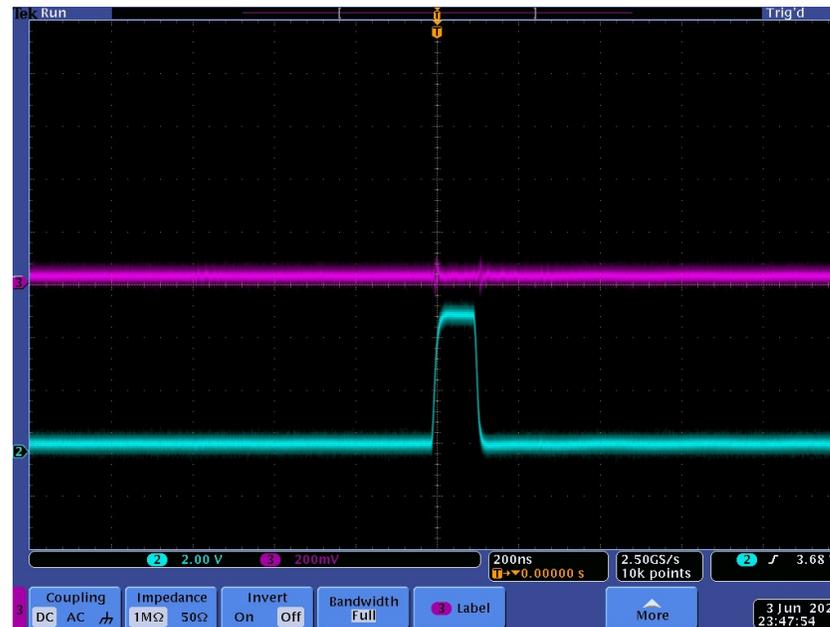


TLV5617AID

デジタル入力→アナログ出力素子



←Aポート

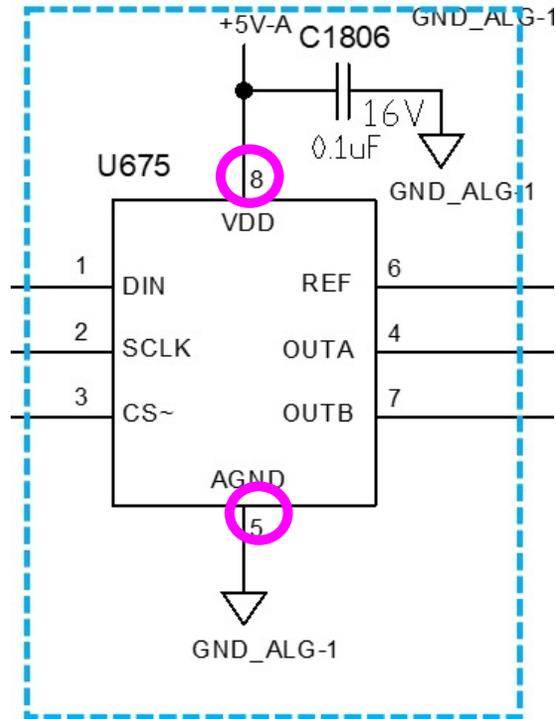


←Bポート

Voltage Followerの入力と同じDC（期待通り）。

Bポートは出力無し。

測定



- U675 Leg-8とLeg-5(GND)をテスターで電圧を測定した。

Aポート 4.705 V

Bポート 4.608 V

供給電源は正常である。

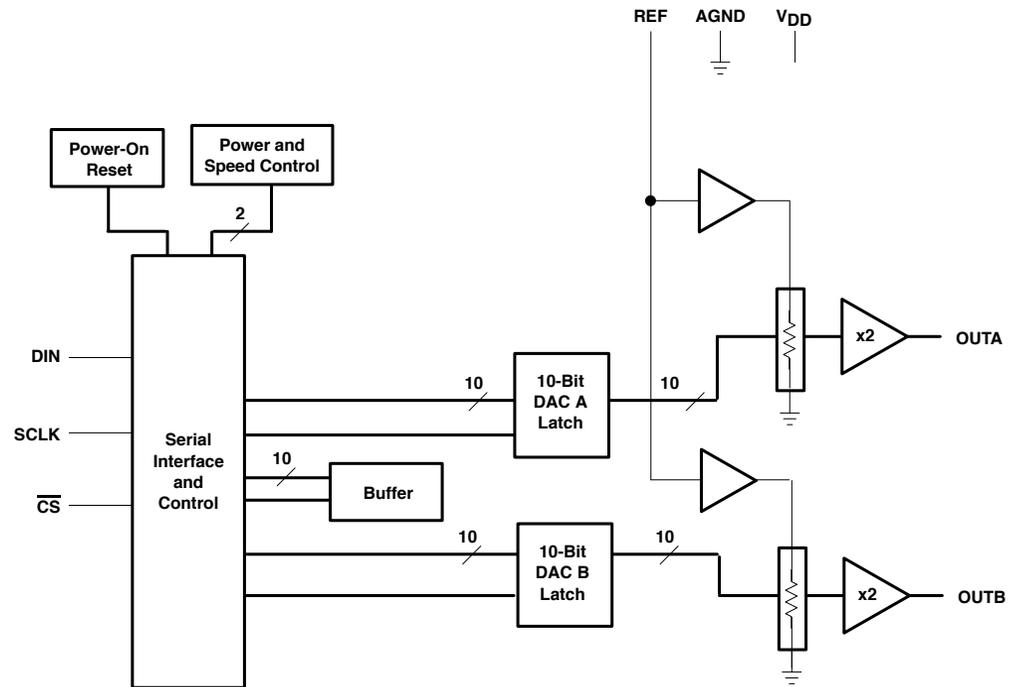
TLV5617AID

デジタル入力→アナログ出力素子

Digital -> Analogue Converter 素子

TLV5617

functional block diagram



timing requirements

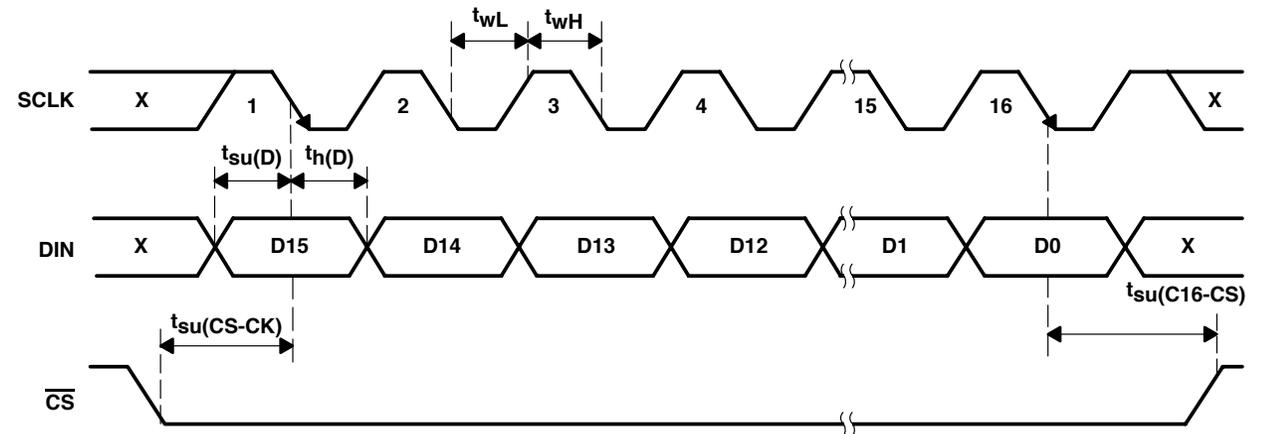
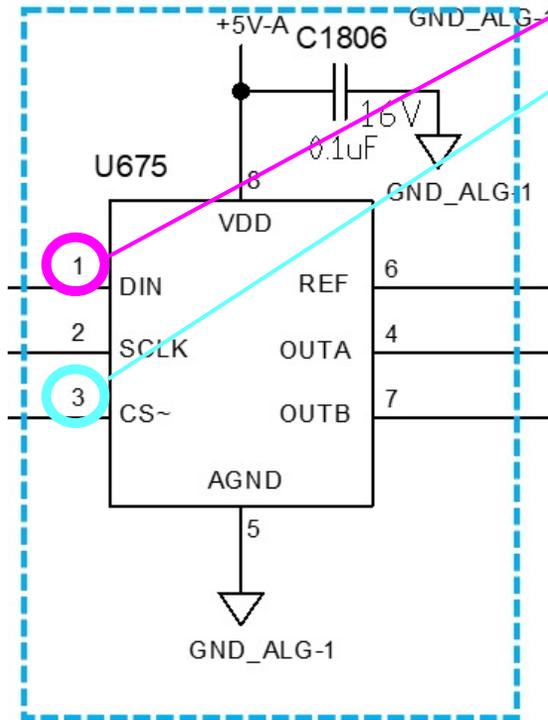


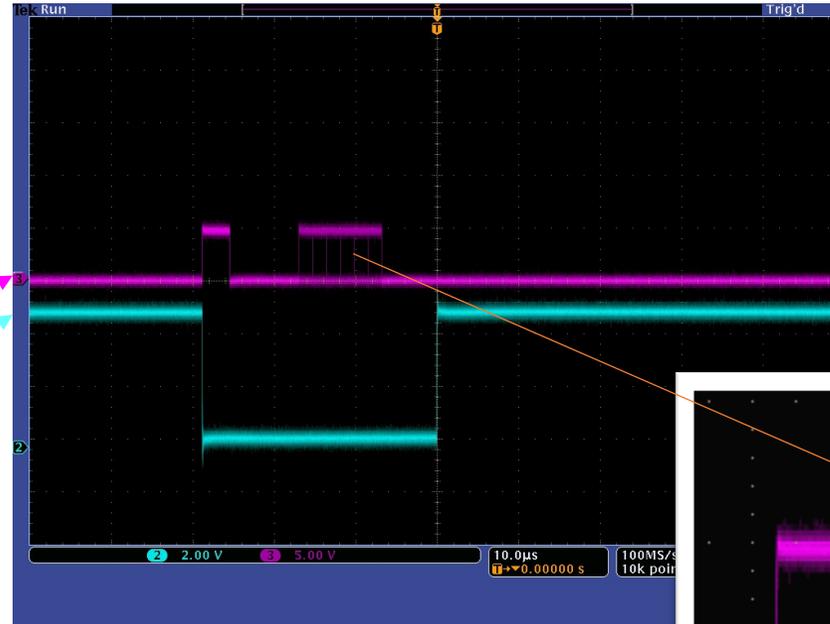
Figure 1. Timing Diagram

測定

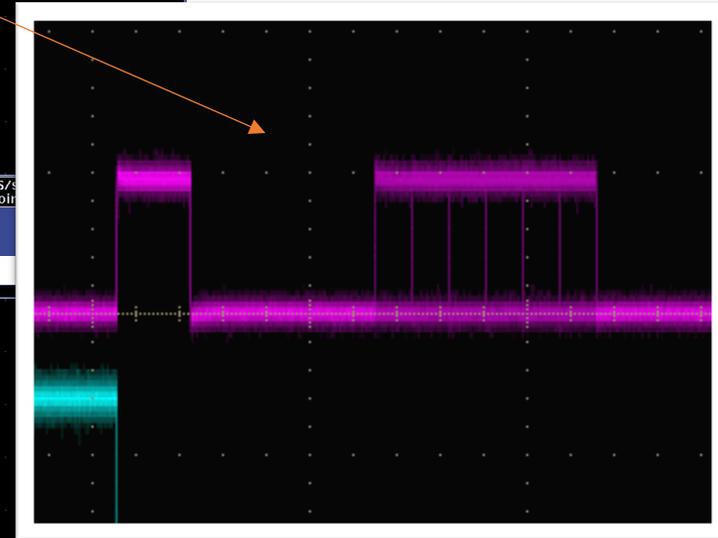
- U675のLeg-1の波形
- トリガーはU675のLeg-3



TLV5617AID
デジタル入力→アナログ出力素子



←Aポート



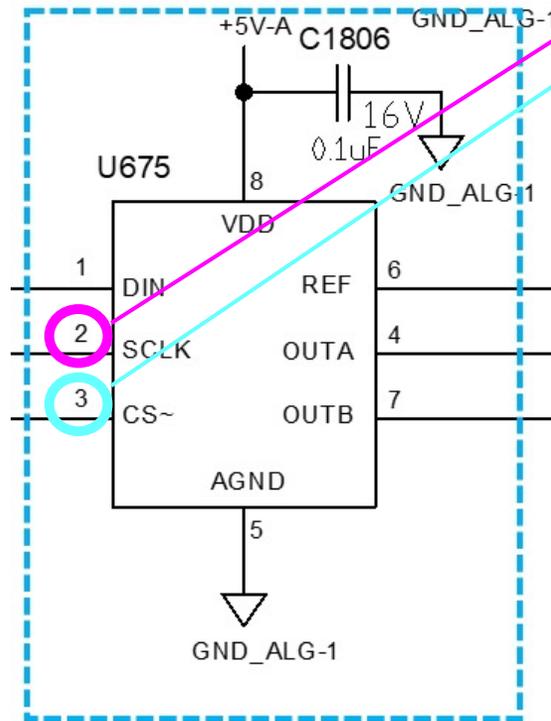
←Bポート



Bポートのデジタル入力は正常。

測定

- U675のLeg-2の波形
- トリガーはU675のLeg-3

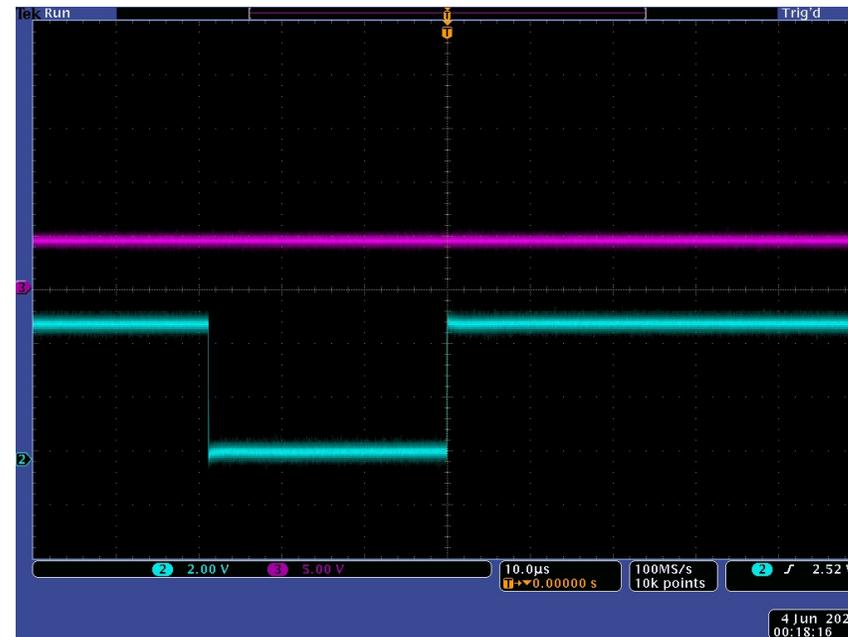


トリガー



1MHzのクロック信号を観測。

←Aポート



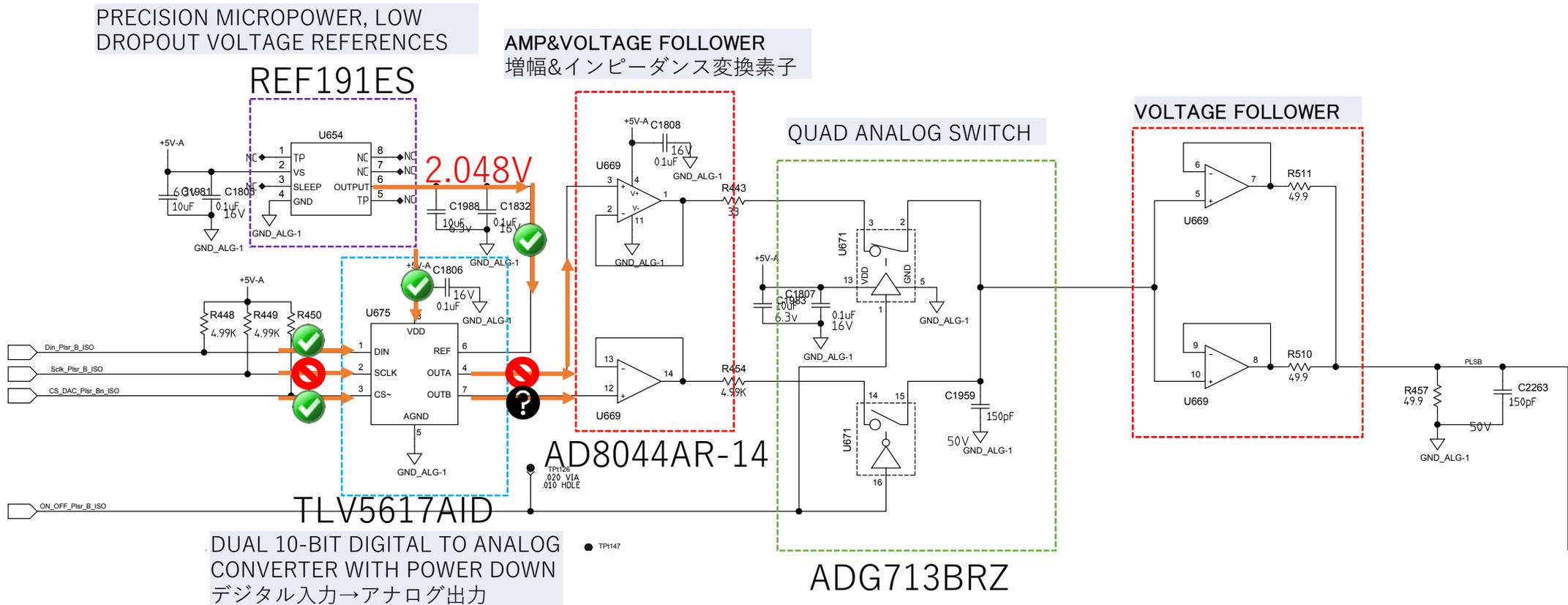
Bポートにはクロックの入力がない。

←Bポート

TLV5617AID
デジタル入力→アナログ出力素子

結論

- ・ポートBからキャリブレーションデータが全く取れない原因はDIGITAL TO ANALOG CONVERTER素子(U675)のSCLKに1MHzのクロック信号が来ていないからである。



解決策

1. ジャンパーケーブルで正常なポートのデジタル信号をBポートのSCLKに持ってくる。
2. Slow Control用FPGAにコードをダウンロードし直し、復活するか試す。

ジャンパーケーブル

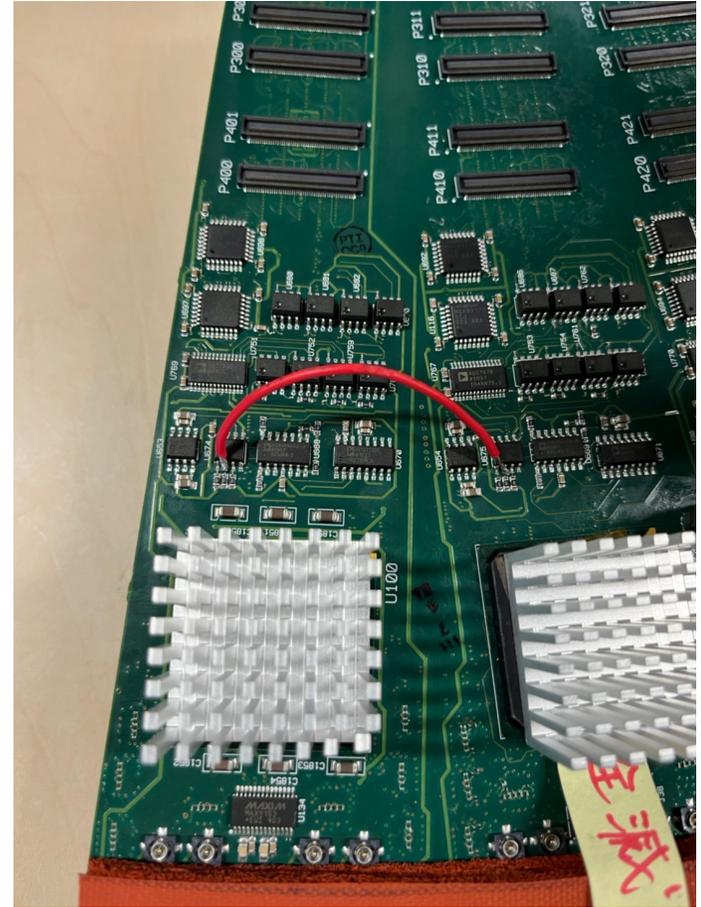
ジャンパーケーブルでAポートのデジタル信号をBポートのSCLKに持ってくるようにした。

結論 AポートもBポートも正常に動かなくなり、解決できなかった。

理由

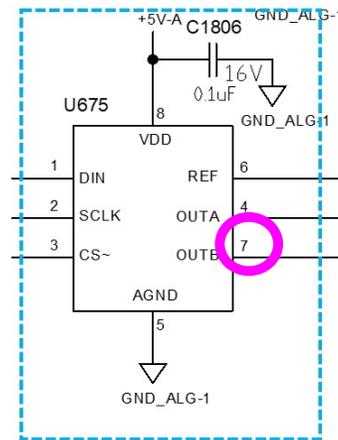
ジャンパーケーブルを繋げることによって並列回路が追加され、両ポートとも十分な電流が供給されないことが考えられる。

また、1MHz高周波数のデジタル信号をシールドのない導線で伝送できるのかも疑問である。



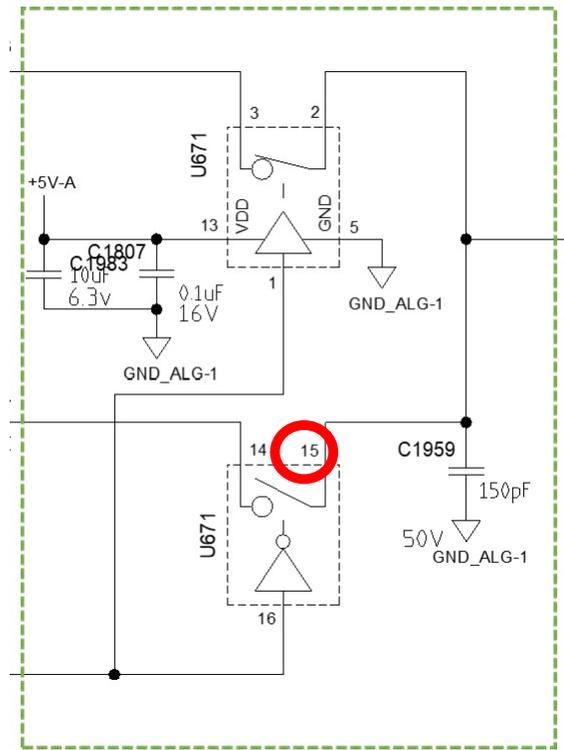
まとめ

- 前回「異常アリ」と特定したVoltage Follower素子の供給電源は正常なことを確認した。
- ポートBからキャリブレーションデータが全く取れない原因はDIGITAL TO ANALOG CONVERTER素子(U675)のSCLKに1MHzクロック信号が来ていないからである。
- 下段の回路では不可解なパルスが多数確認された。
 - スイッチ入力よりも早く出力が出ているように見える
 - スイッチが反転していない
 - OUTB (leg7)からDCカレントが出力されていない、にも関わらずスイッチ素子の入力から復活している。

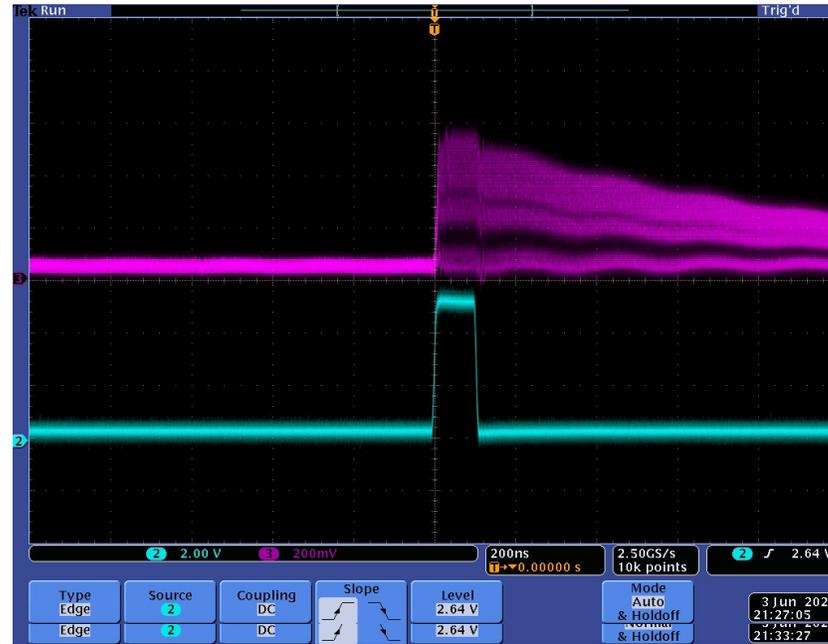


測定

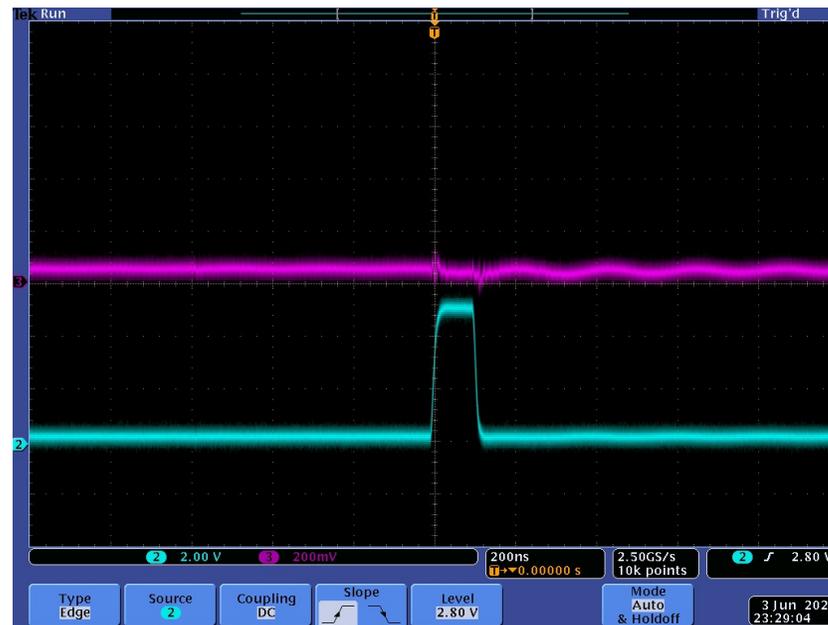
- U671のLeg-15の波形



ADG713BRZ
スイッチ素子



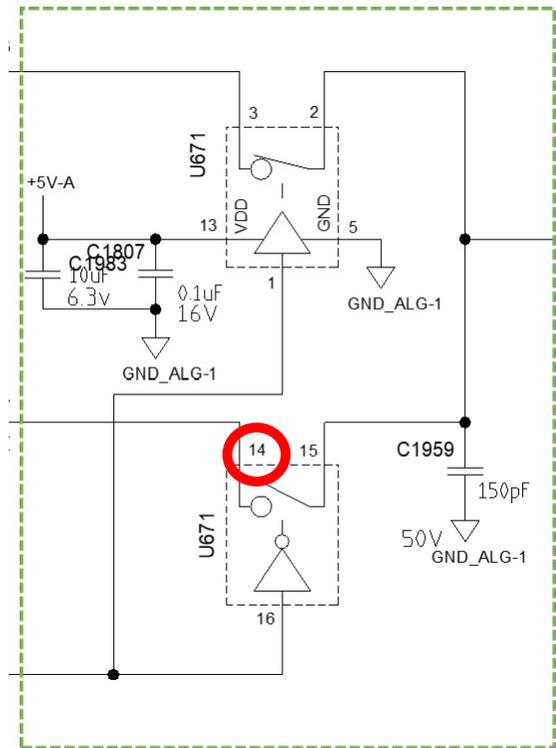
←Aポート



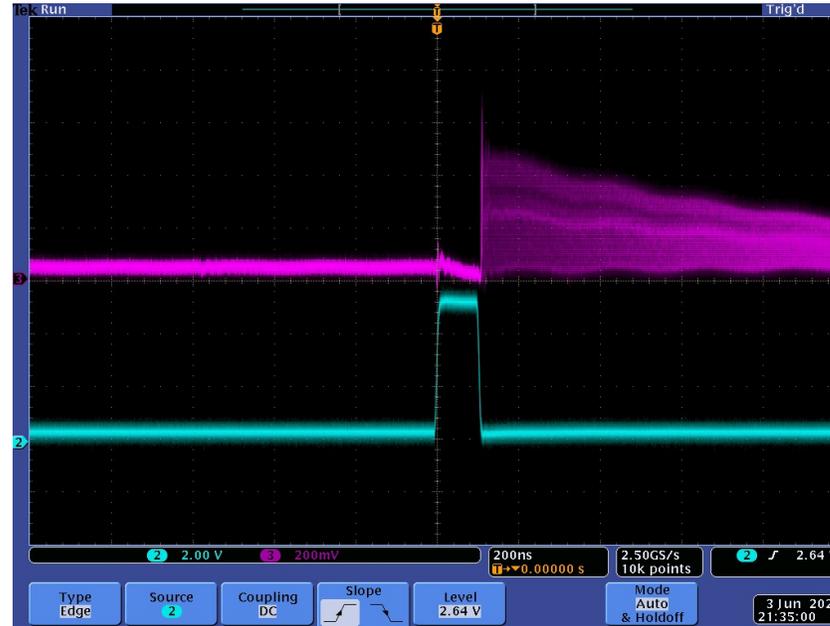
←Bポート

測定

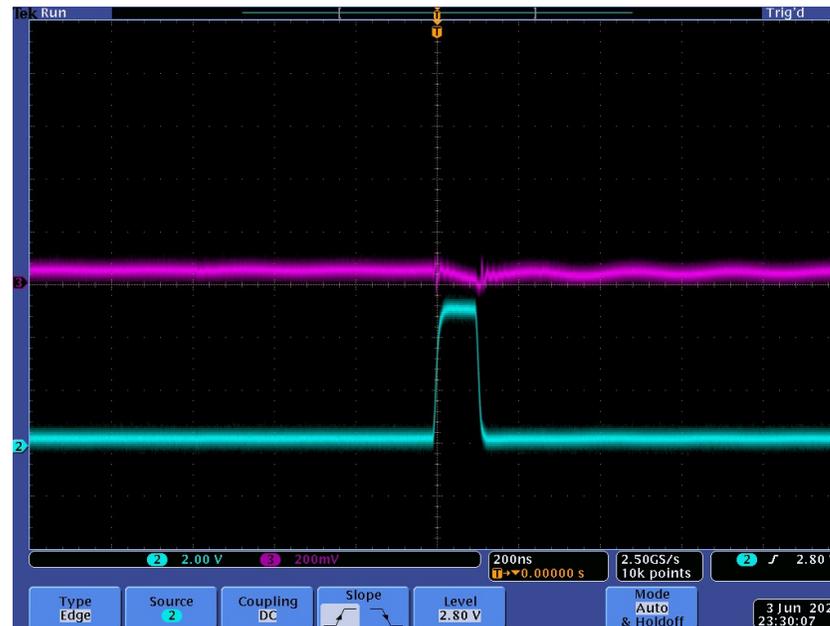
- U671のLeg-14の波形



ADG713BRZ
スイッチ素子



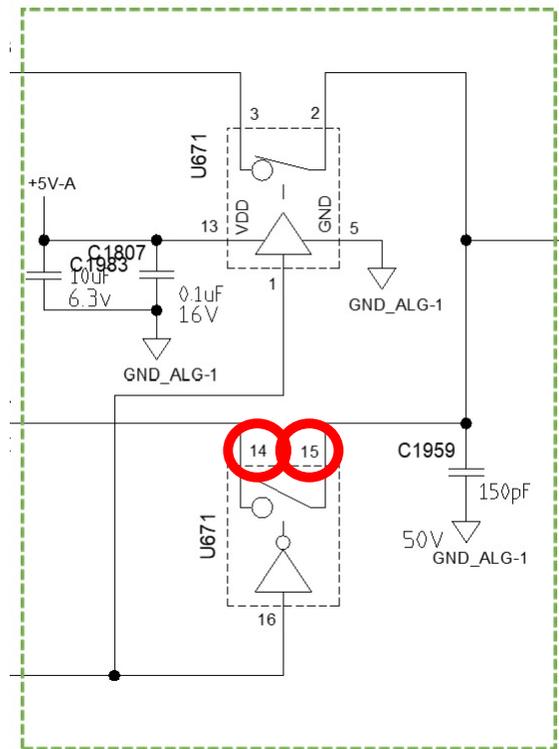
←Aポート



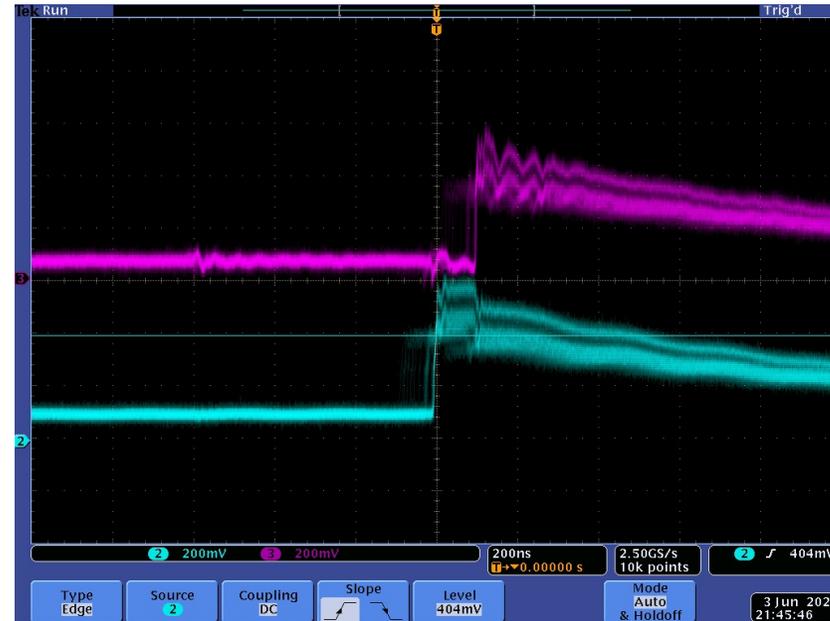
←Bポート

測定

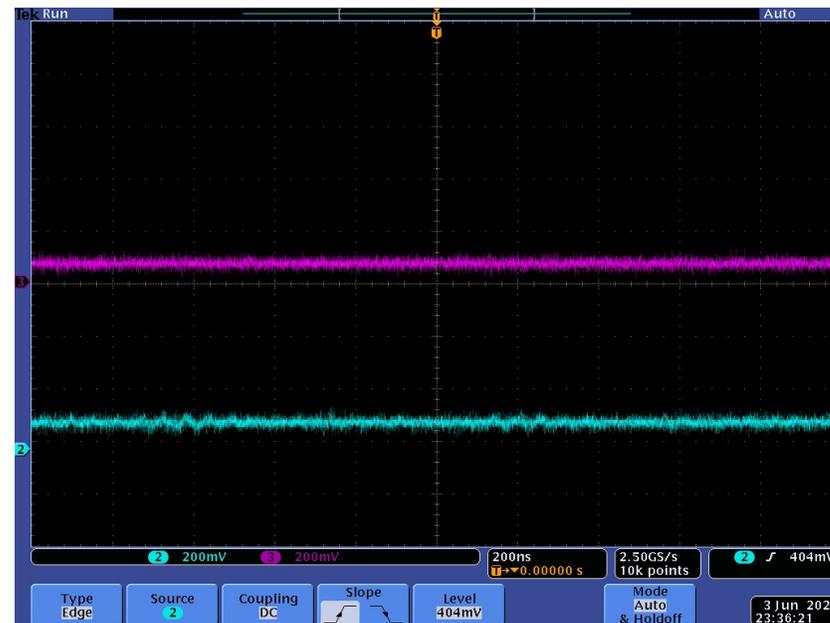
- U671のLeg-14の波形
- トリガーU671のLeg-15



ADG713BRZ
スイッチ素子



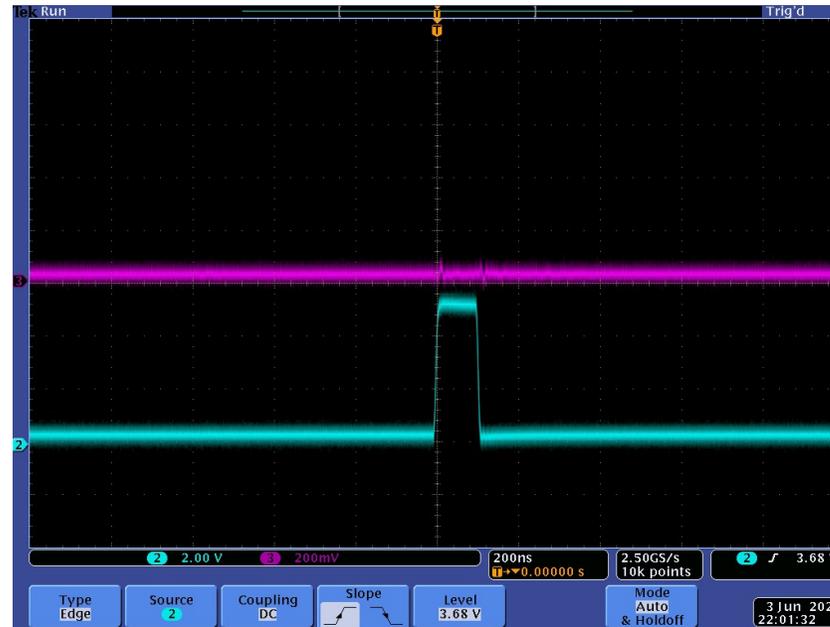
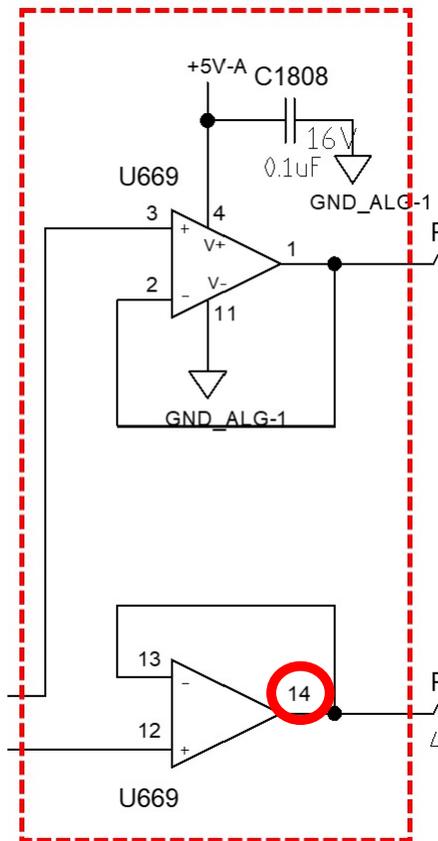
←Aポート



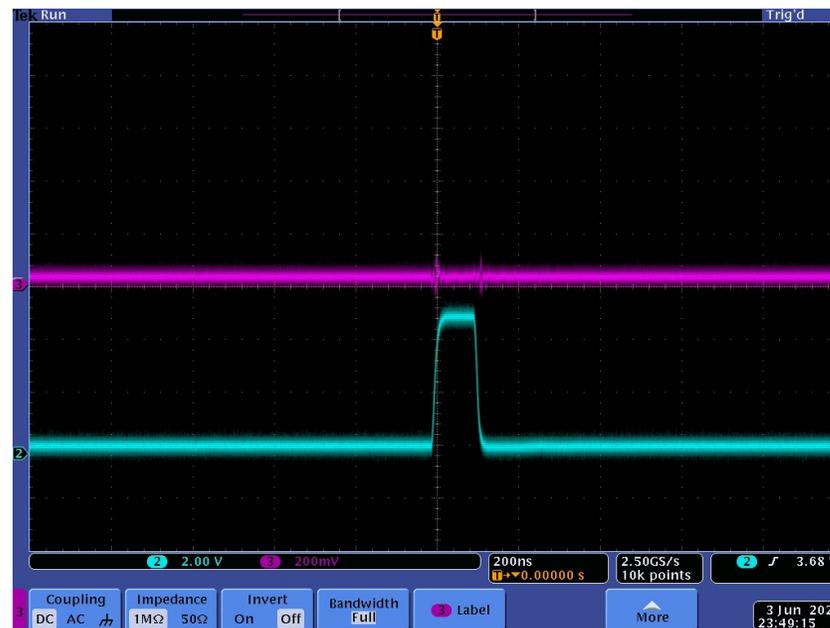
←Bポート

測定

- U669のLeg-14の波形



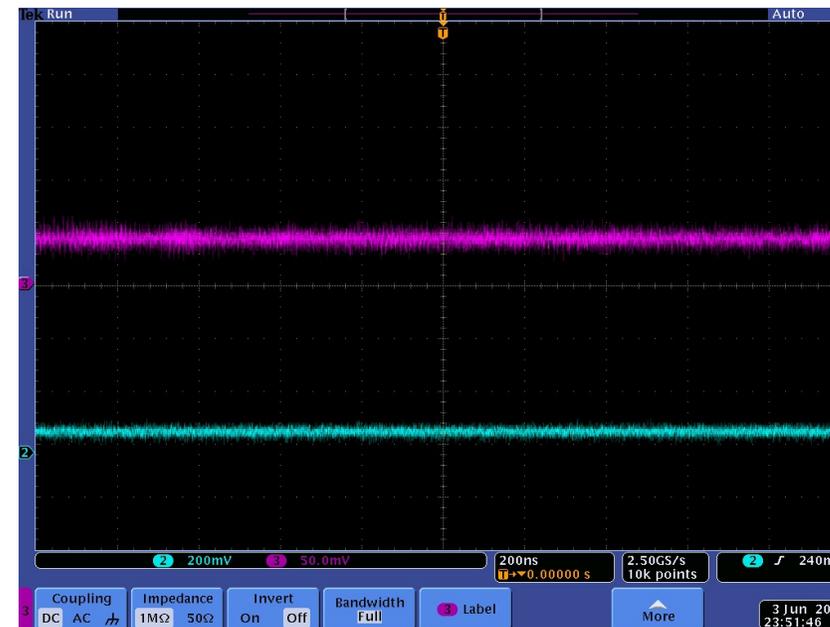
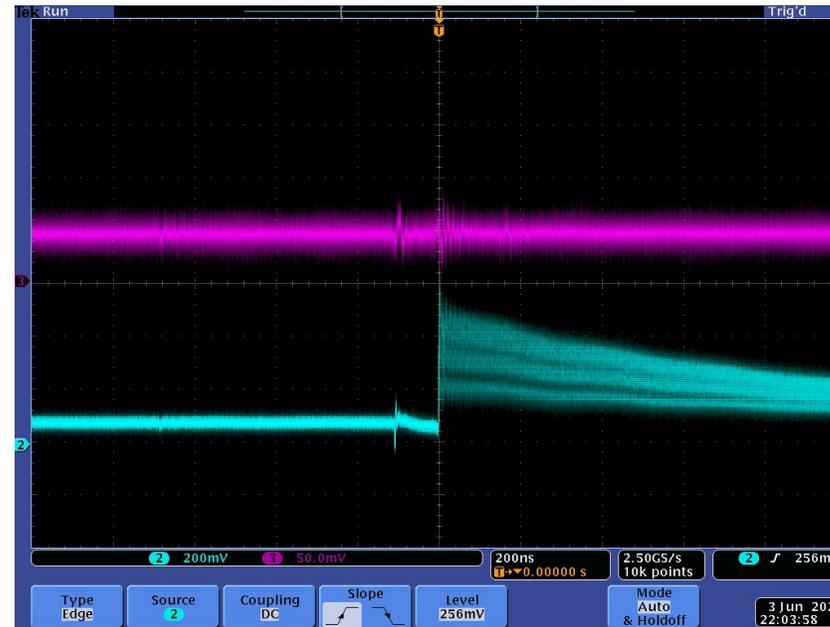
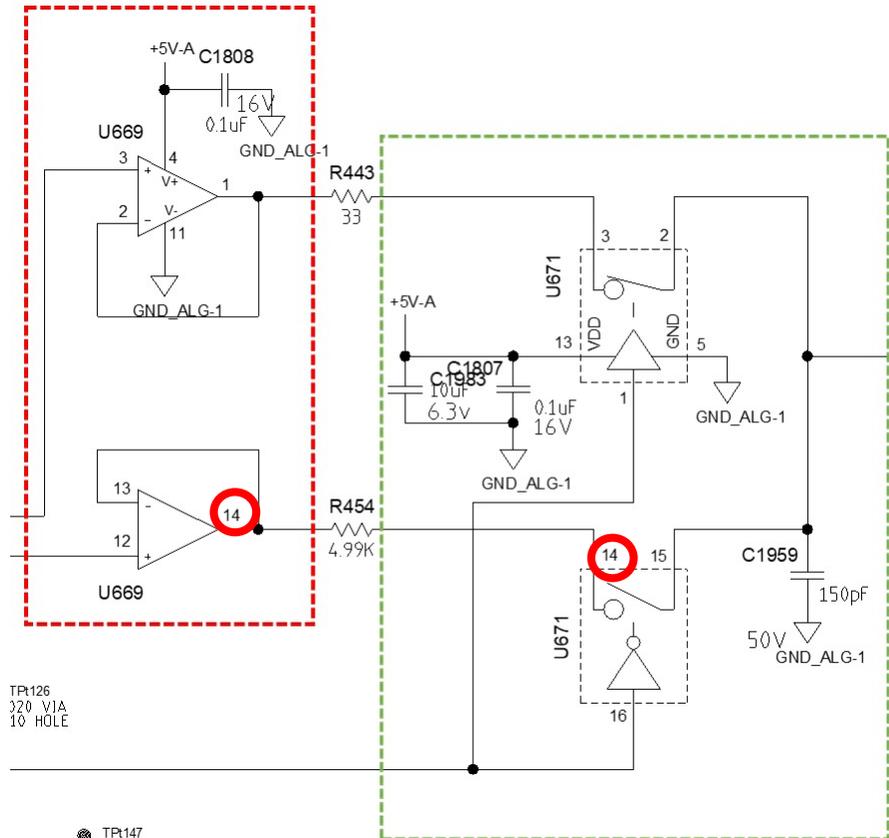
←Aポート



←Bポート

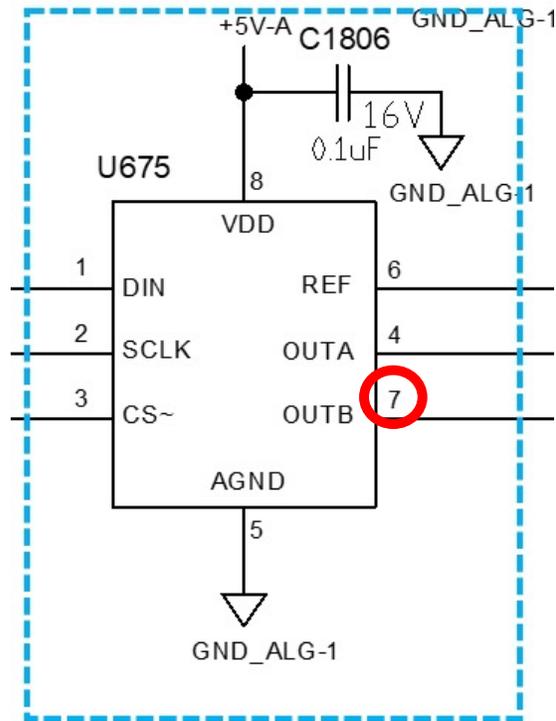
測定

- U669のLeg-14の波形
- トリガーU671のLeg-14

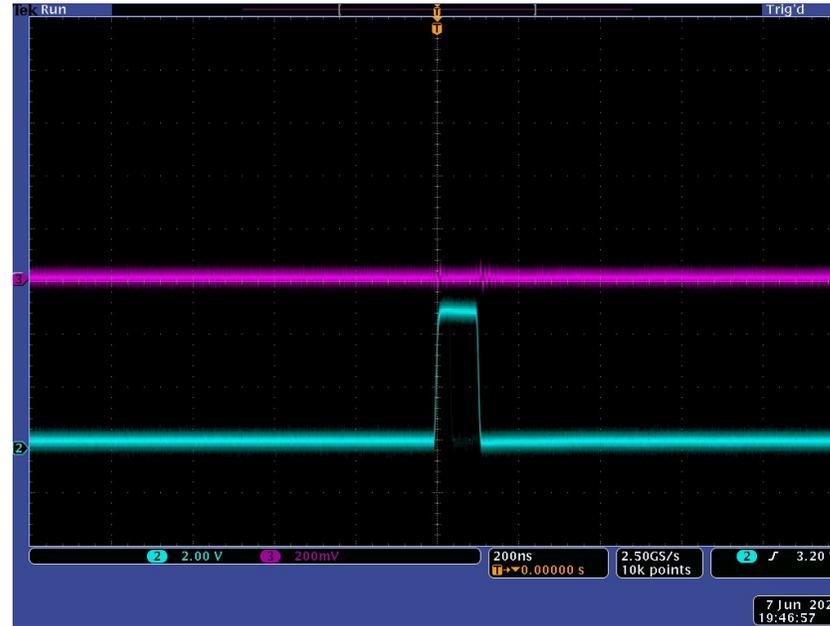


測定

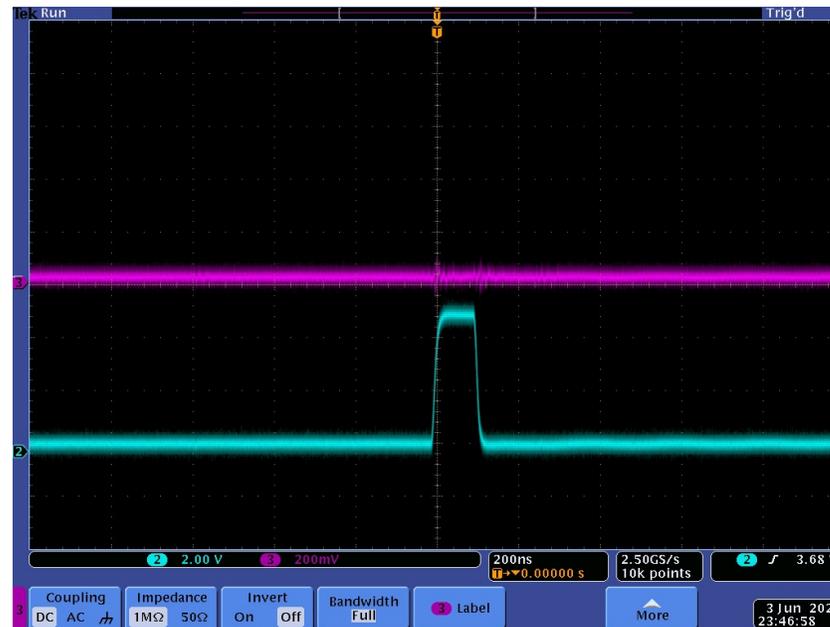
- U675のLeg-7の波形



TLV5617AID
デジタル入力→アナログ出力素子



←Aポート



←Bポート