

進捗報告

(テストベンチでの不具合、ノイズ測定)

2022/7/26

M1 杉山由佳

テストベンチでの不具合 (Highレート問題)

ノイズ測定

- DAC0=8 8h測定× 1h測定○
- DAC0=12 8h測定○or× 1h測定○

→DAC0=8ではノイズが来る割合が非常に高く、1hを超える長時間測定が不可能であると
考えられる。

Highレート問題を定量的に調べるために、DAC0=8, 12において1hにどのくらいの割合で
ノイズが来ているかを確認した。

テストベンチでの不具合 (Highレート問題)

方法

DAC0=8, 12それぞれで1h測定を行ったデータを用いた。

tree->GetEntries()で全エントリー数を求め、DAC0=8, 12で比較した。

結果

	全エントリー数 (1h測定)	1秒間あたりのエントリー数
DAC0=8	76,339,848	21,206
DAC0=12	272,080	76

DAC0=12に比べてDAC0=8のレートが非常に高くなっている。

このため、8h測定が途中で止まってしまったと考えられる。

ノイズ測定 (FPGA電圧と測定時間の違い)

	測定時間	FPGA供給電圧
1回目	8h	5.22V
2,3回目	1h	5.10V
4,5回目	1h	5.22V

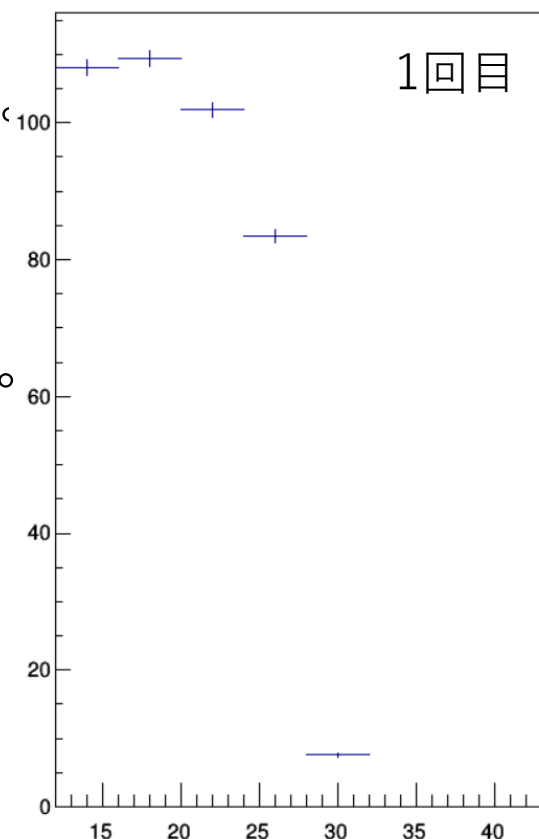
前回、ノイズ測定を3回行い、測定条件の違いは以下であった。

- 1回目は8h、2・3回目は1h測定を行った。
- FPGAへの供給電圧を5.22Vから5.10Vに変更した。

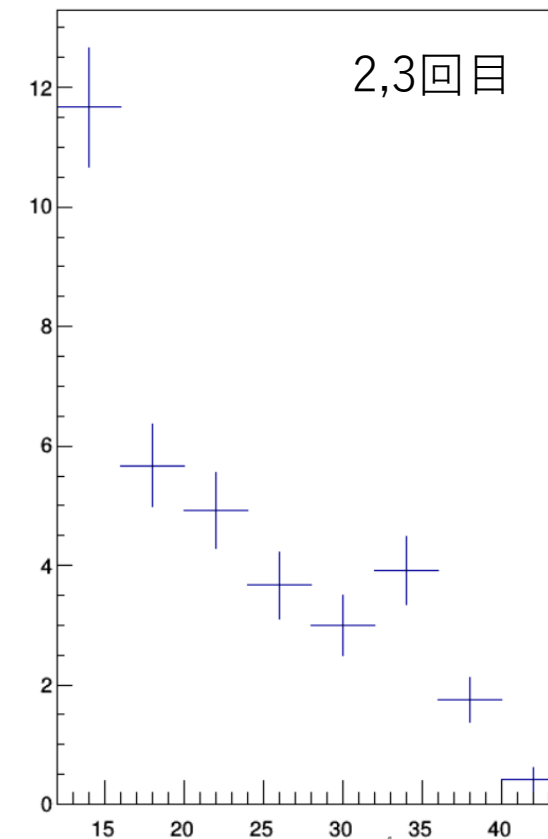
測定時間で規格化したにもかかわらず、1回目と2・3回目でADC分布のカウント数の違いが大きかった。

この原因を調べるために測定条件を変えて測定を行った。

chip = 10



chip = 10



ノイズ測定 (FPGA電圧と測定時間の違い)

	測定時間	FPGA供給電圧
1回目	8h	5.22V
2,3回目	1h	5.10V
4,5回目	1h	5.22V

方法

- scan0: {12,16,20,24,28,32,36,40}、FPGA供給電圧5.22Vにして1h測定を行った。
- 2台のシンチレータのOUTと3台のラダーのOUTのcoincidenceをとっている。
- DACスキャンの測定時間は5minであり、この測定時間の違いにより規格化を行った。
- ①FPGA電圧、②測定時間の違いについてそれぞれ比較する。

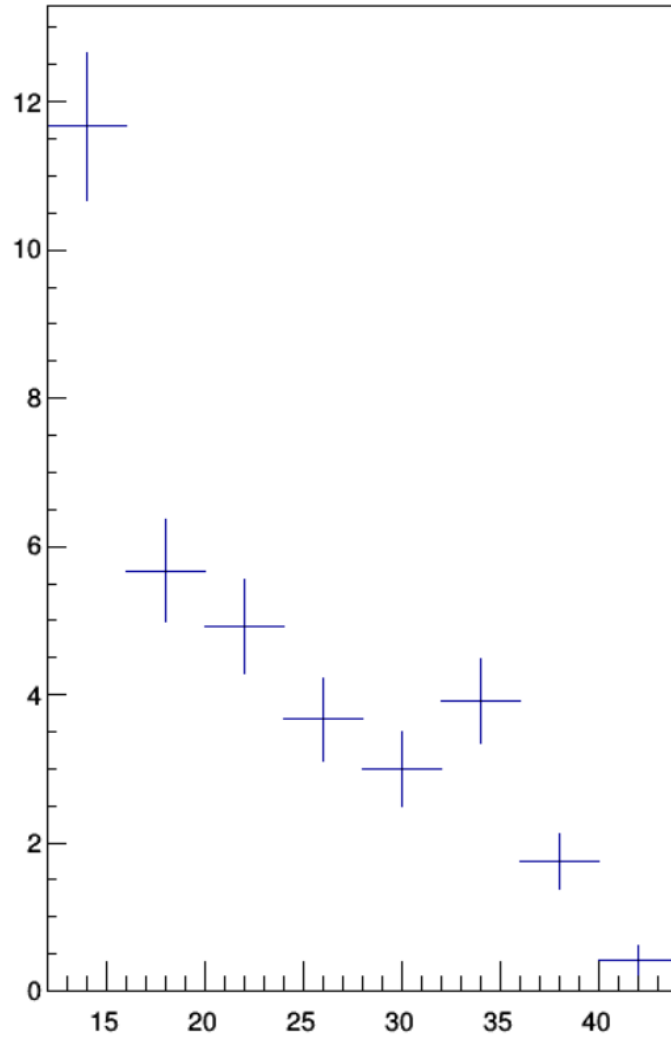
2・3回目と4・5回目の変更点

- FPGAへの供給電圧を5.10Vから5.22Vに変更した。

2回目 (1h測定, 5.10V)

L0

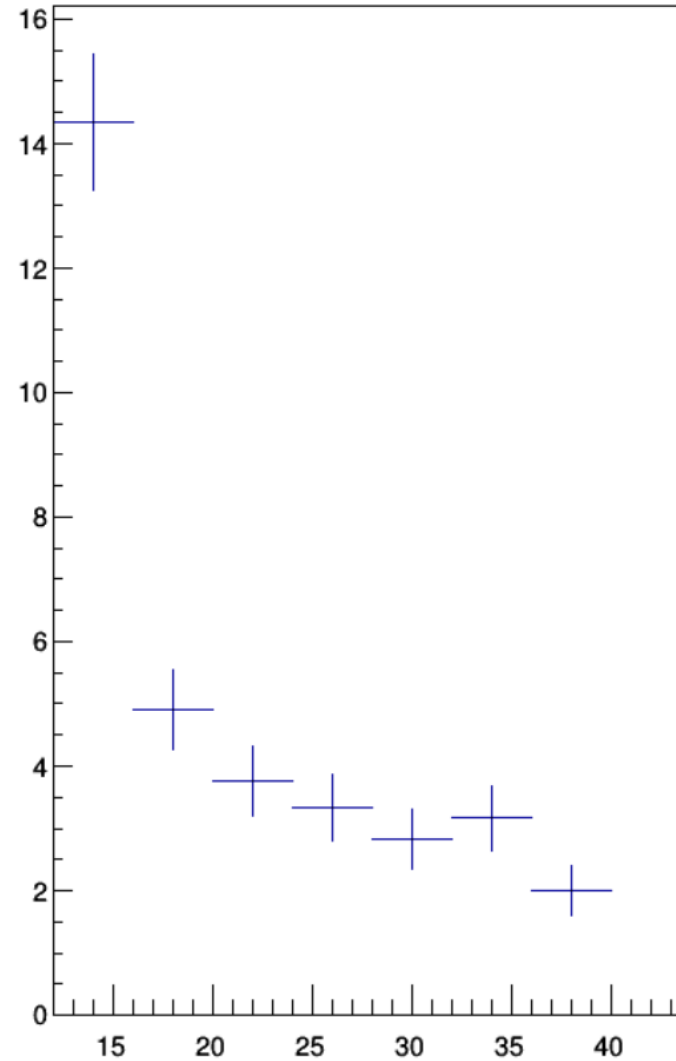
chip = 10



4回目 (1h測定, 5.22V)

L0

chip = 10



① FPGA電圧の比較

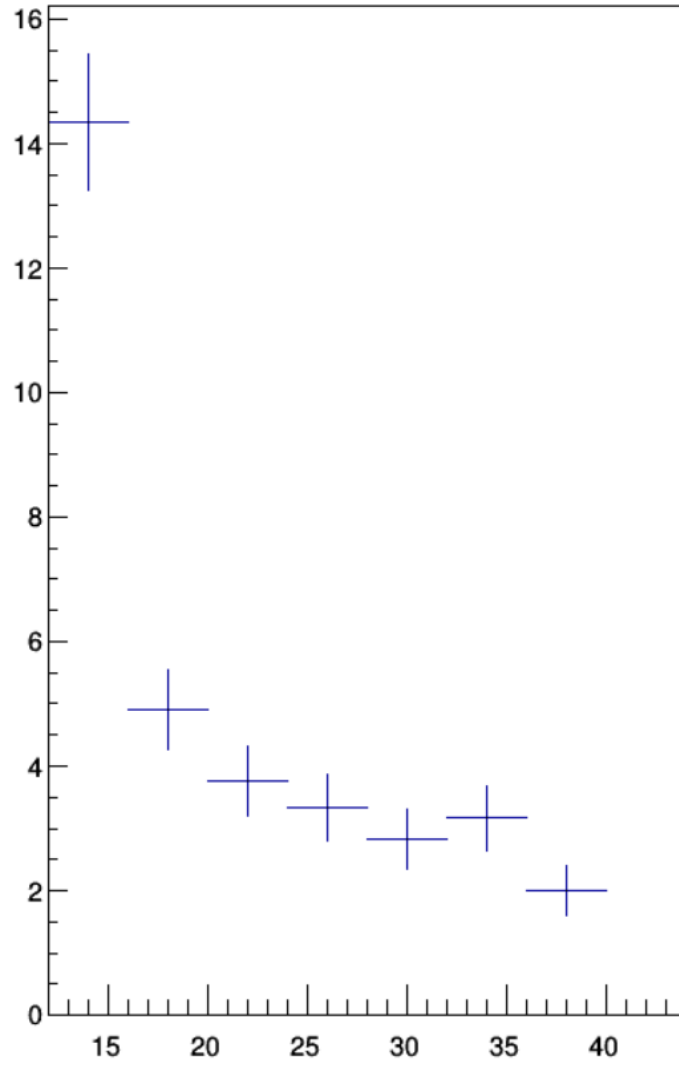
分布に大きな違いは見られなかった。

→FPGA供給電圧の値5.10Vと5.22Vの違いは分布には現れないため、5.10Vで測定を行っても問題ない。

4回目 (1h測定, 5.22V)

L0

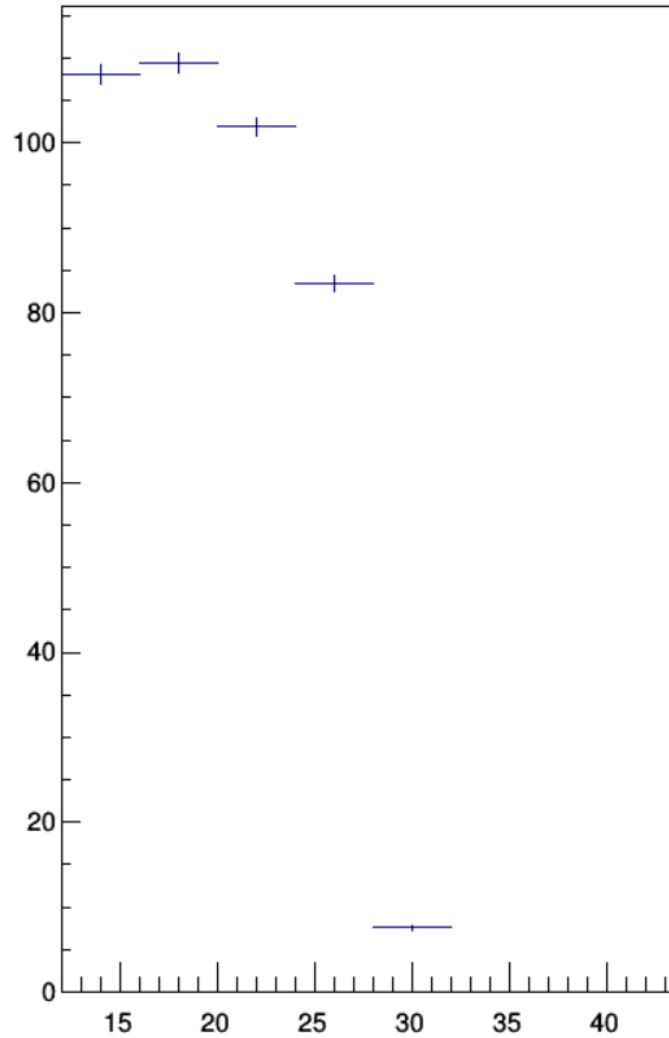
chip = 10



1回目 (8h測定, 5.22V)

L0

chip = 10



② 測定時間の比較

分布のカウント数は、桁が違うほど大きく異なっている。

→長時間測定 (例えば8h) ではノイズ量がどのDAC値でも多くなると考えられる。

ノイズ測定 (DAC0の値の違い)

DAC0	測定時間	FPGA供給電圧
8	1h	5.22V
12	1h	5.22V

DAC0=8, 12において、DAC12-36のカウント数に違いがあるのか調べるために、DAC0=8, 12のADC分布をそれぞれ比較した。

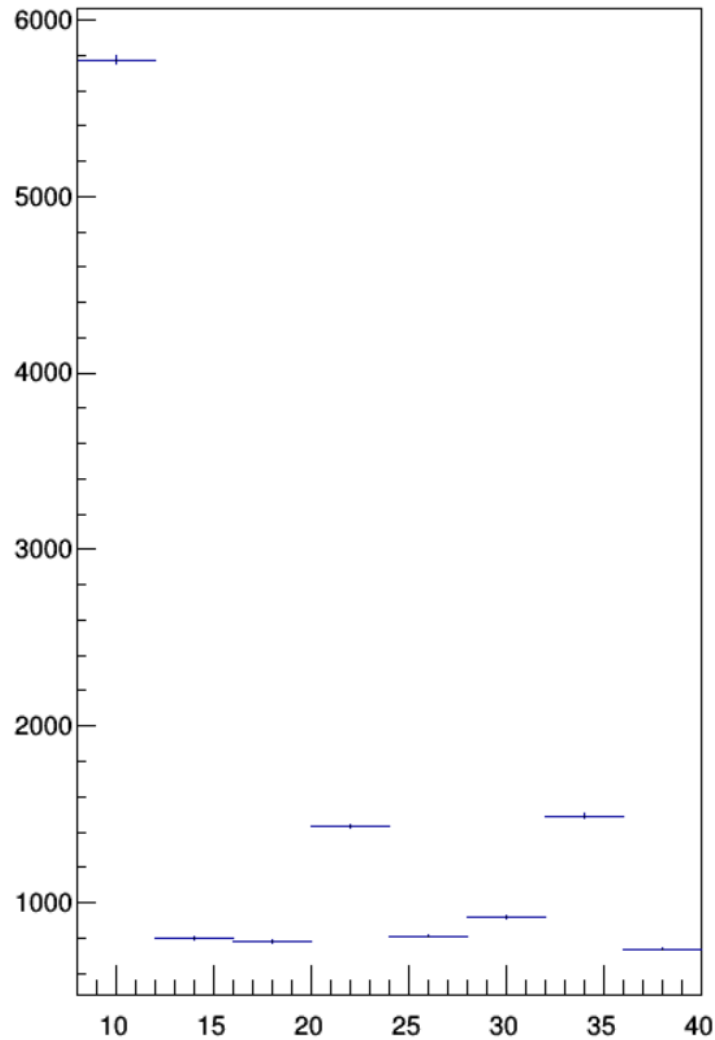
方法

- scan0: {12,16,20,24,28,32,36,40}、scan1: {8,12,16,20,24,28,32,36}で、FPGA供給電圧5.22Vにして1h測定を行った。
- 2台のシンチレータの $\overline{\text{OUT}}$ と3台のラダーのOUTのcoincidenceをとっている。
- DACスキップの測定時間は5minであり、この測定時間の違いにより規格化を行った。
- DAC0の値の違いについて比較する。

DAC0 = 8 (1h測定, 5.22V)

L0

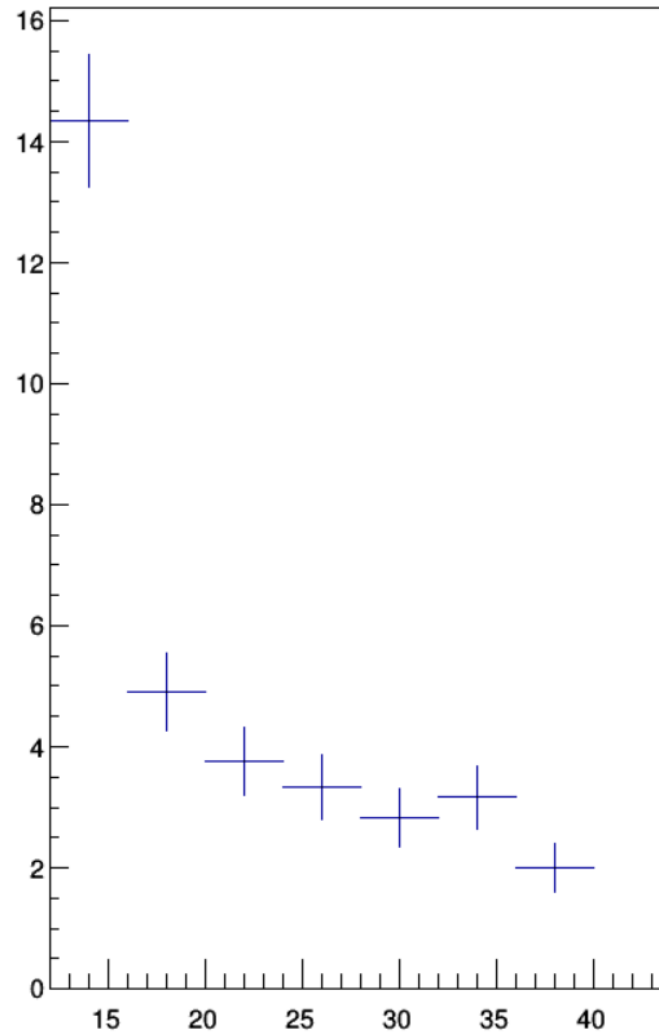
chip = 10



DAC0 = 12 (1h測定, 5.22V)

L0

chip = 10



DAC0=8

DAC値8のカウント数が非常に多く、DAC値12以降もカウント数が1000前後と多い。

DAC0=12

DAC値12ではカウント数14程度、DAC値16以降はカウント数が1桁と少ない。

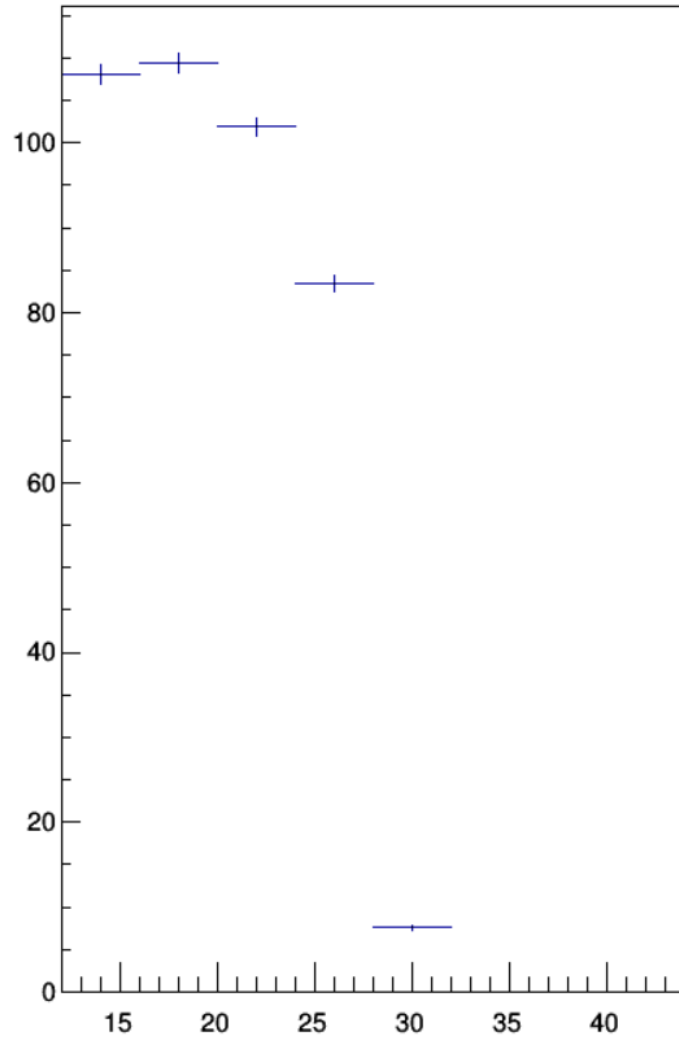
→ノイズのレートが高いとき、ノイズがどのDAC値でも多くなると考えられる。

Back Up

1回目 (8h測定, 5.22V)

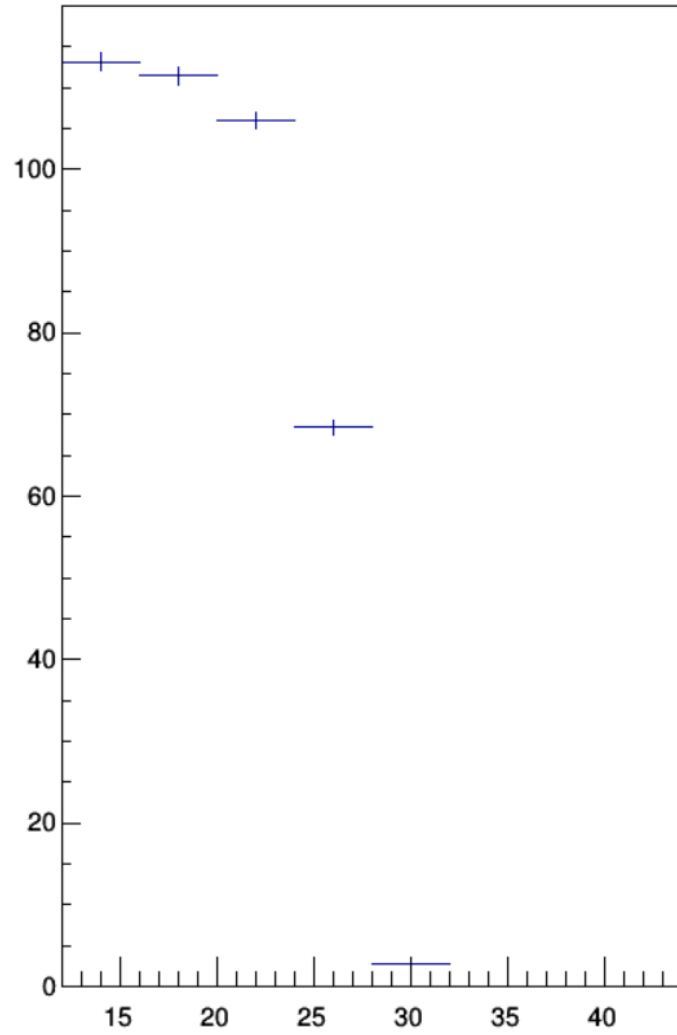
L0

chip = 10



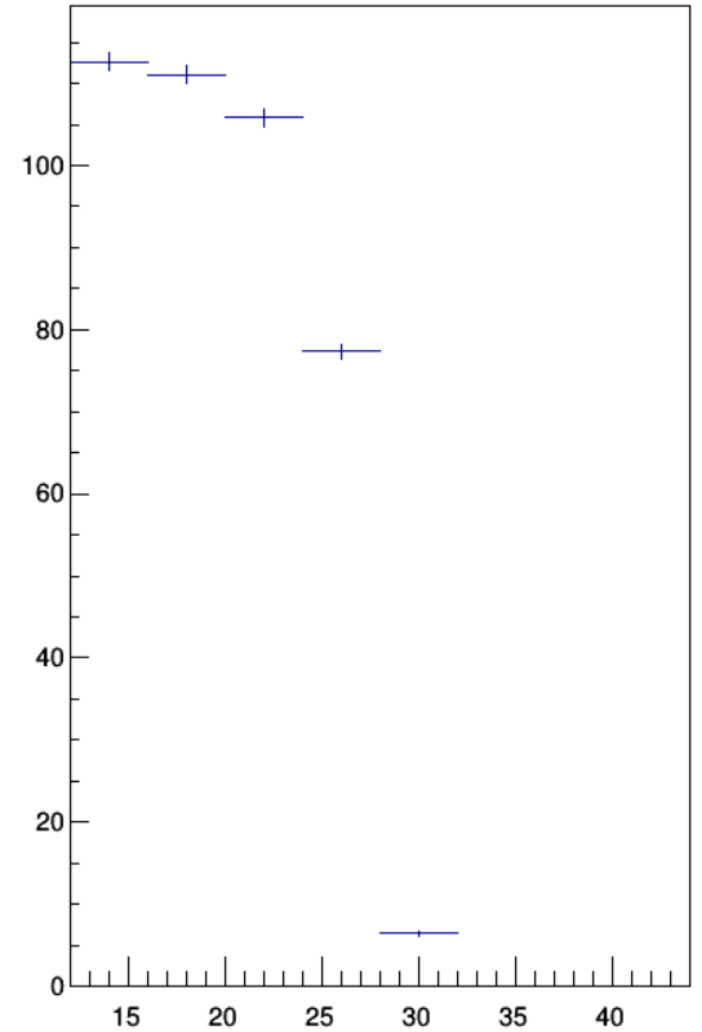
L1

chip = 10



L2

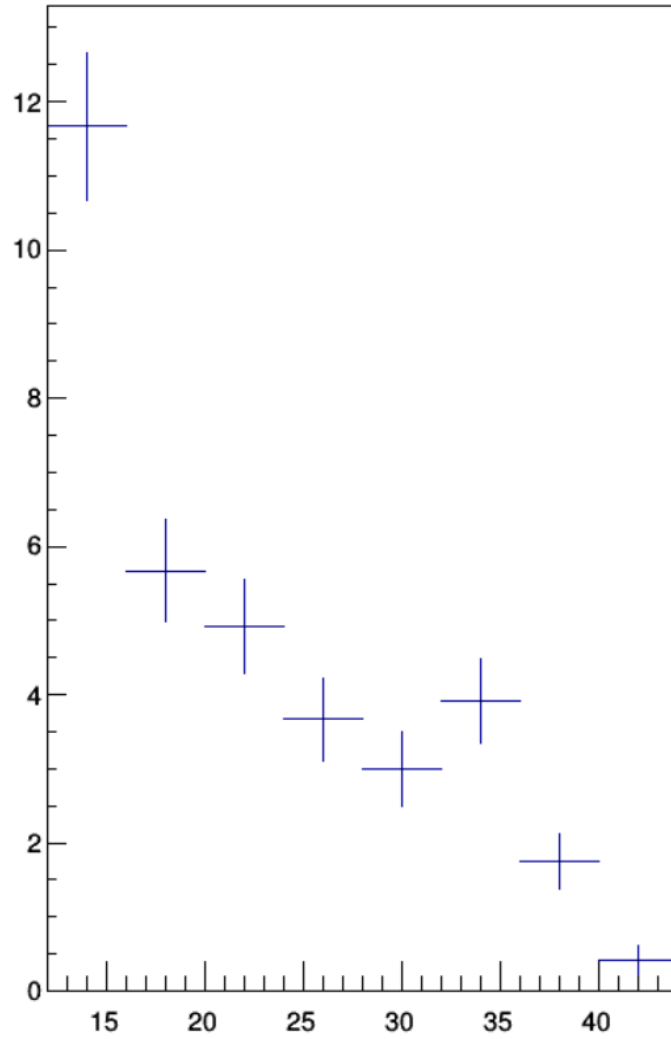
chip = 10



2回目 (1h測定, 5.10V)

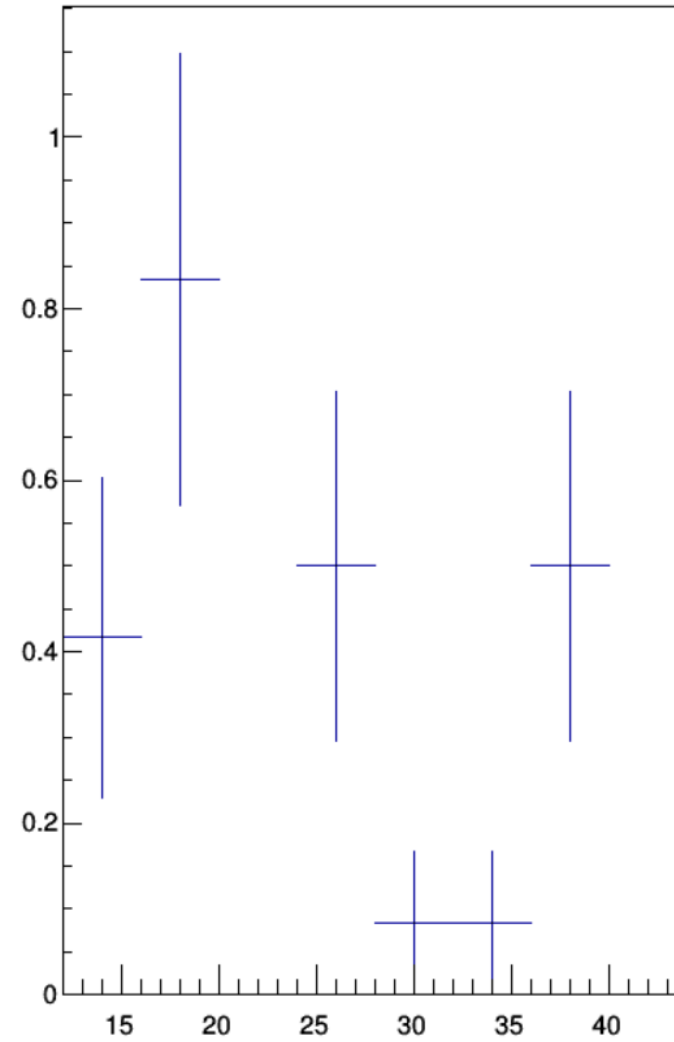
L0

chip = 10



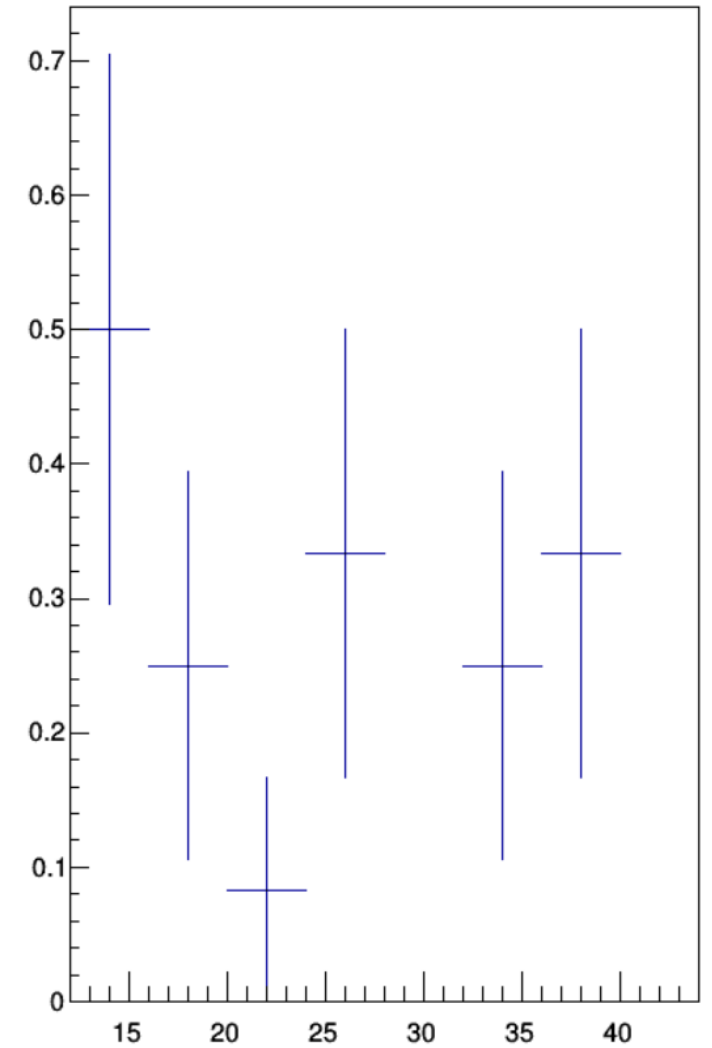
L1

chip = 10



L2

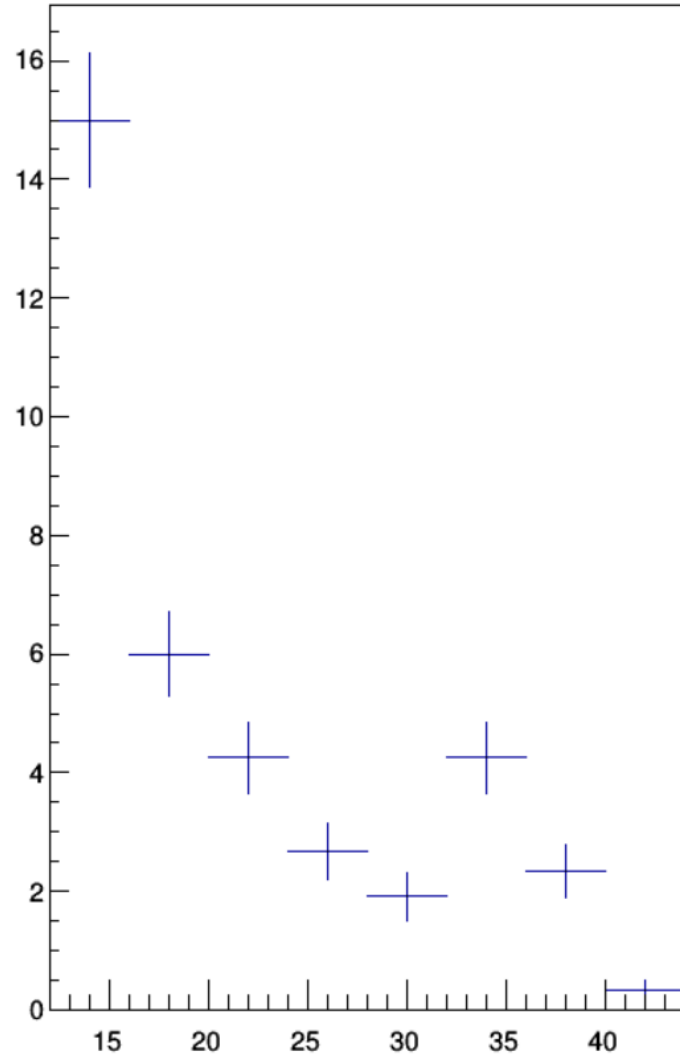
chip = 10



3回目 (1h測定, 5.10V)

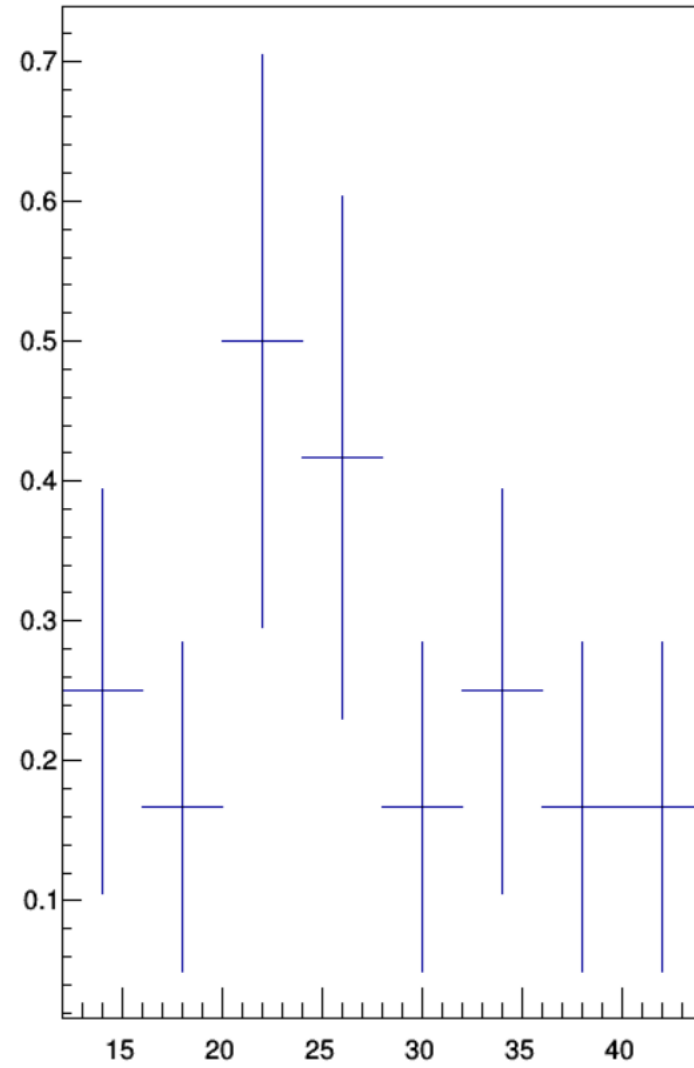
L0

chip = 10



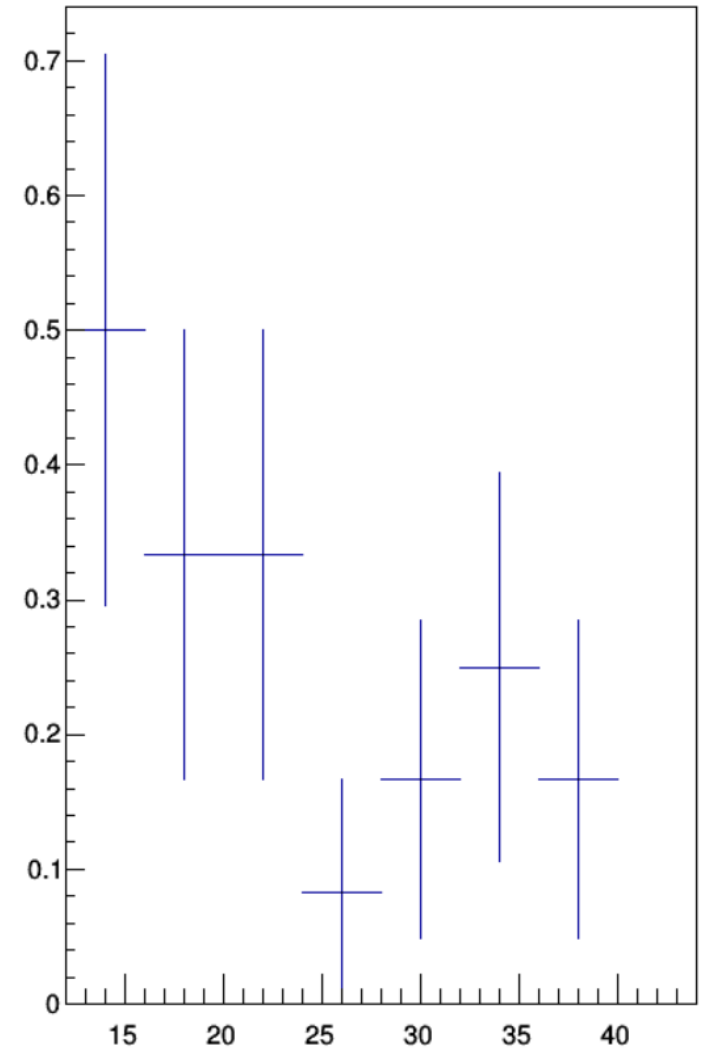
L1

chip = 10



L2

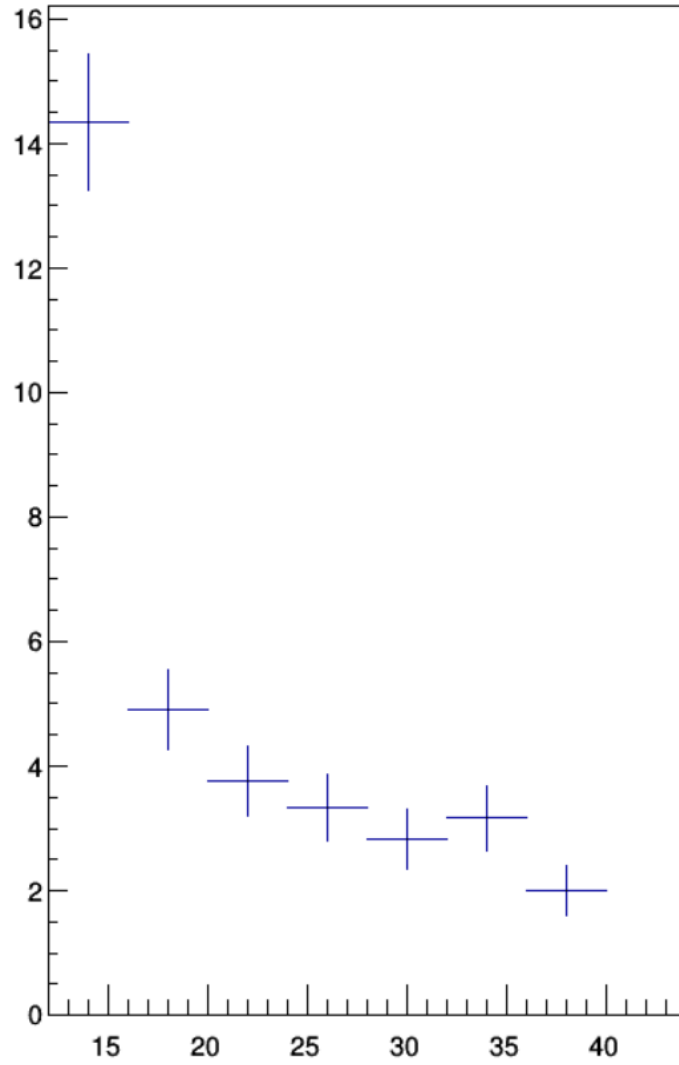
chip = 10



4回目 (1h測定, 5.22V)

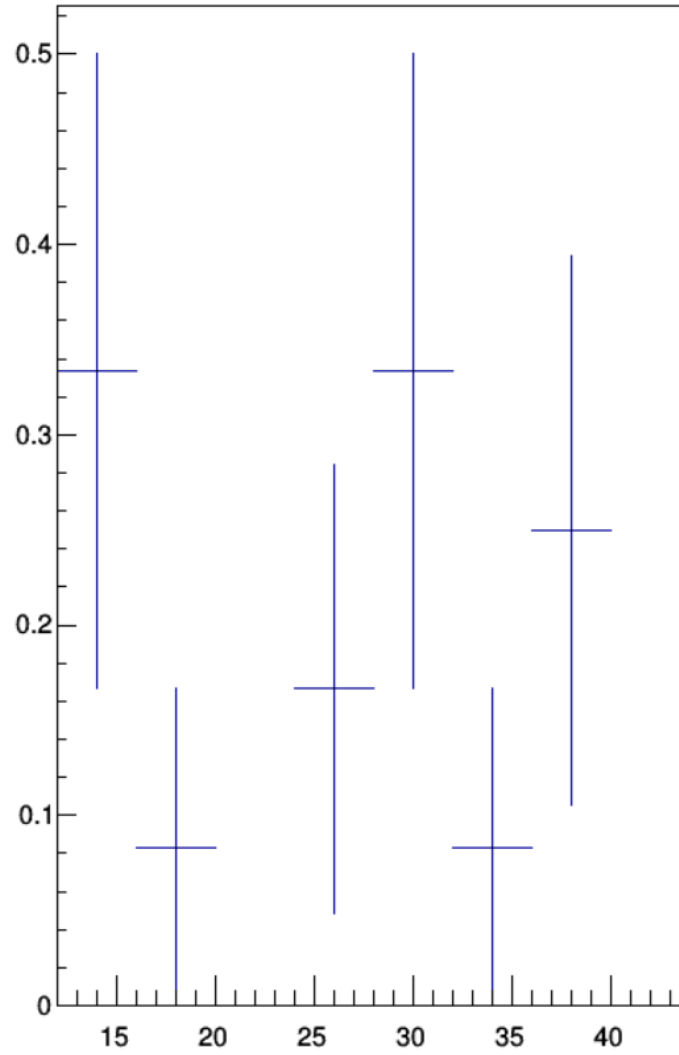
L0

chip = 10



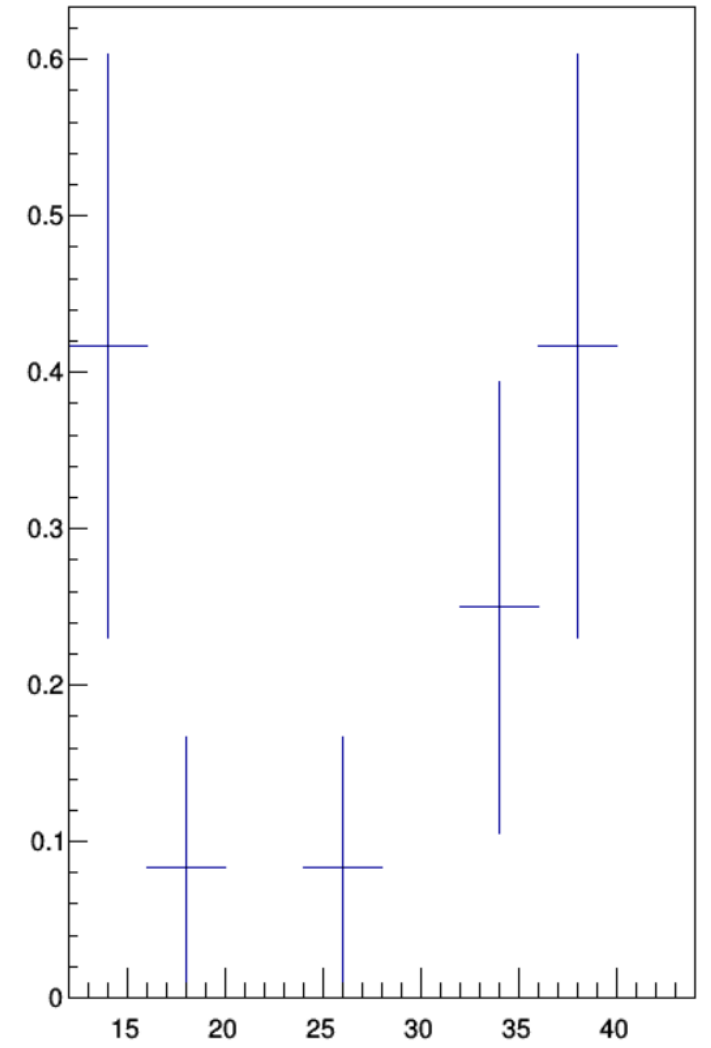
L1

chip = 10



L2

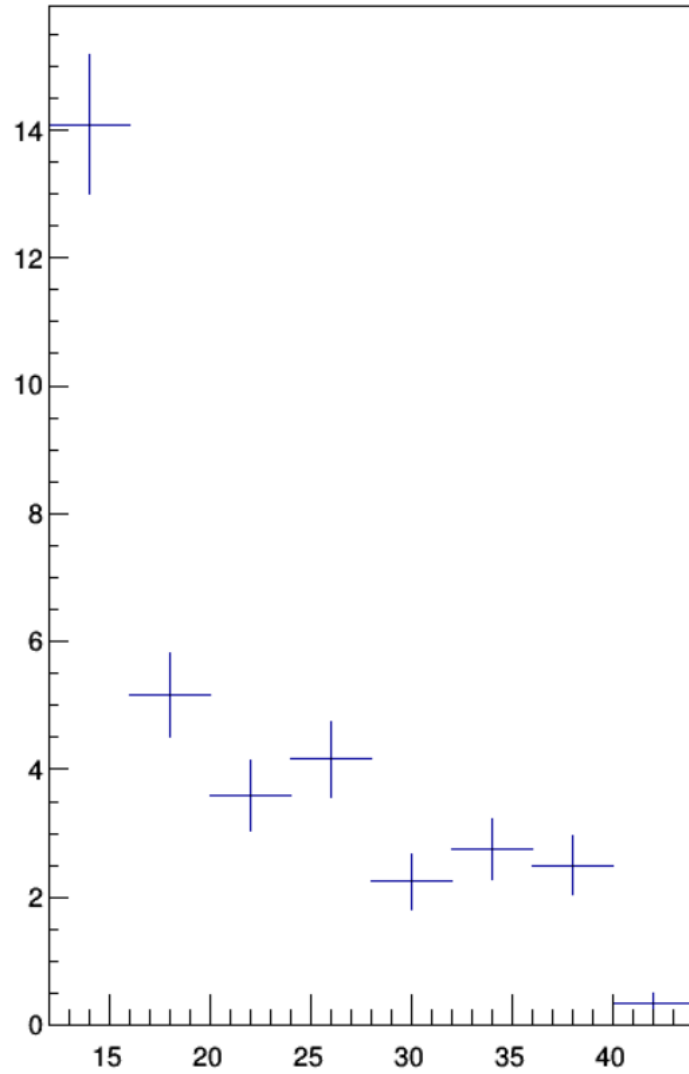
chip = 10



5回目 (1h測定, 5.22V)

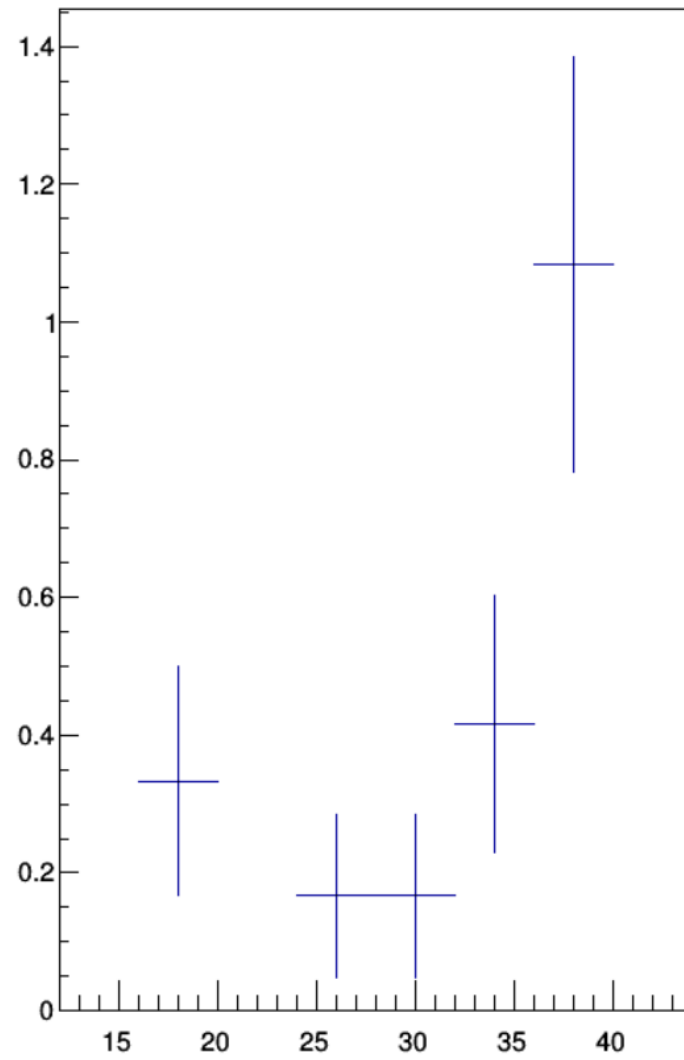
L0

chip = 10



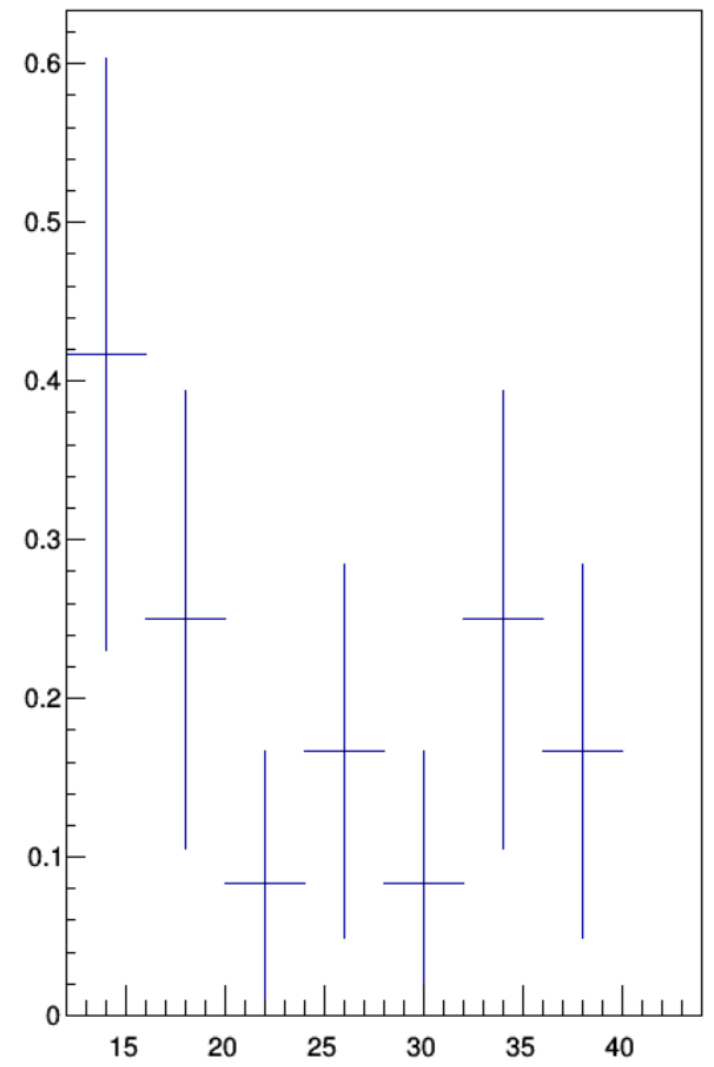
L1

chip = 10



L2

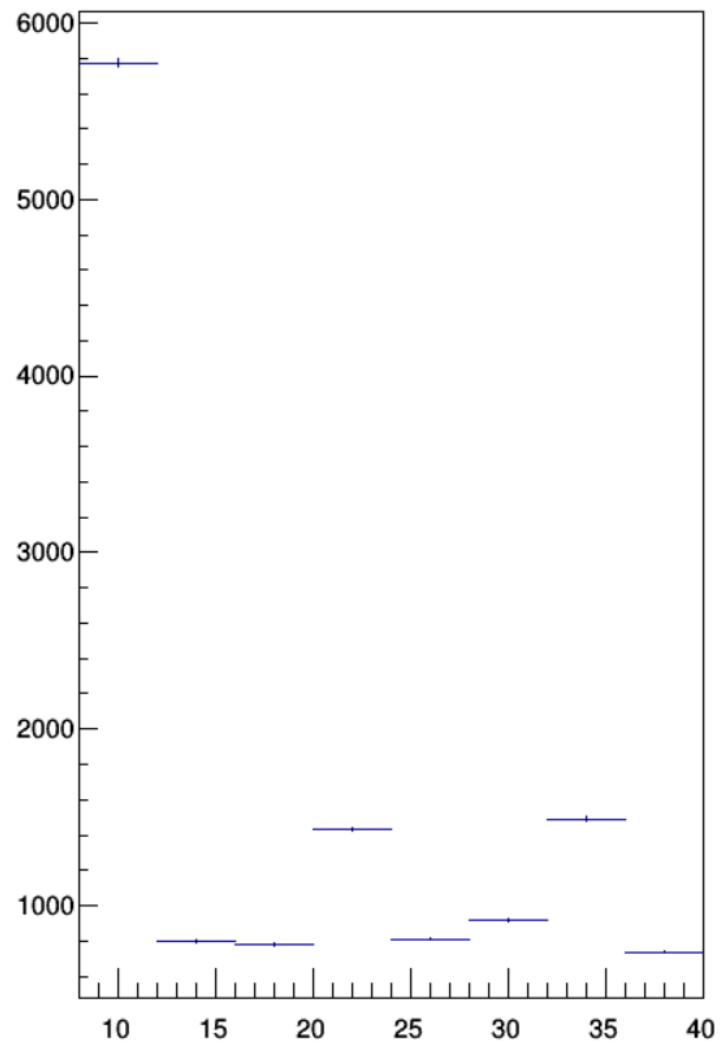
chip = 10



DAC0 = 8 (1h測定, 5.22V)

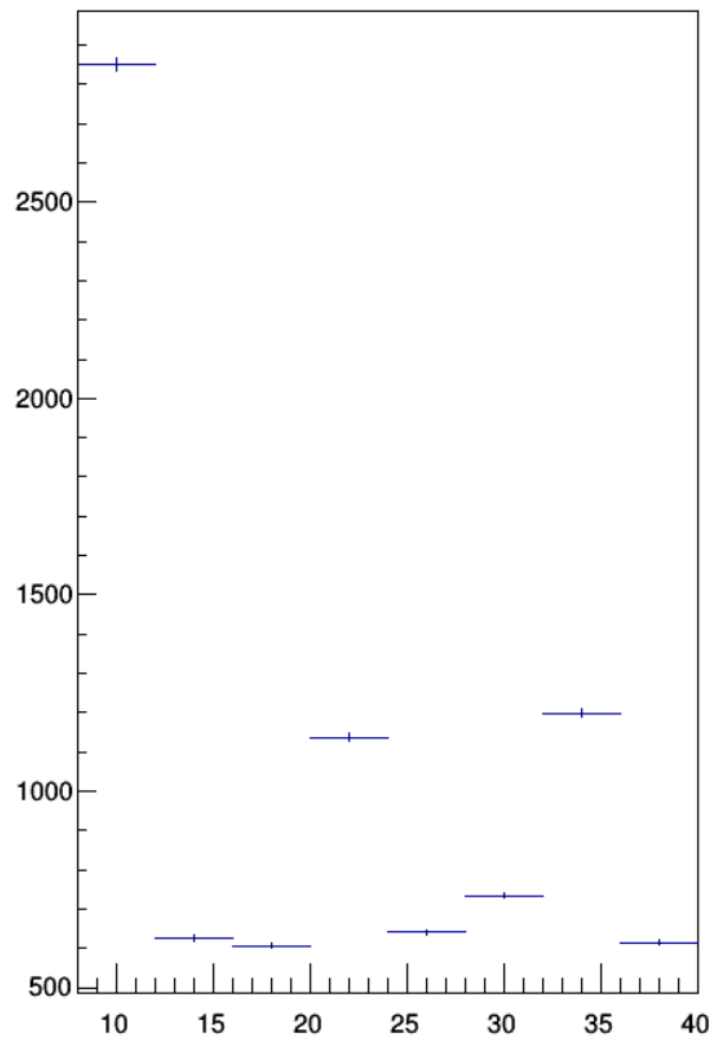
L0

chip = 10



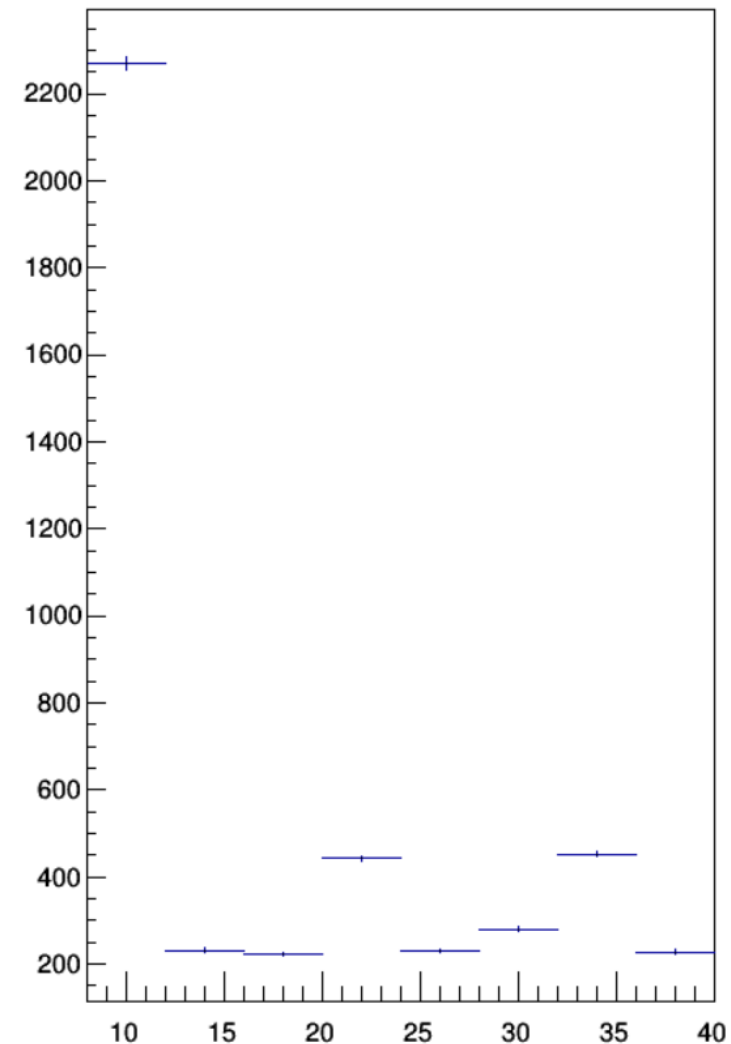
L1

chip = 10



L2

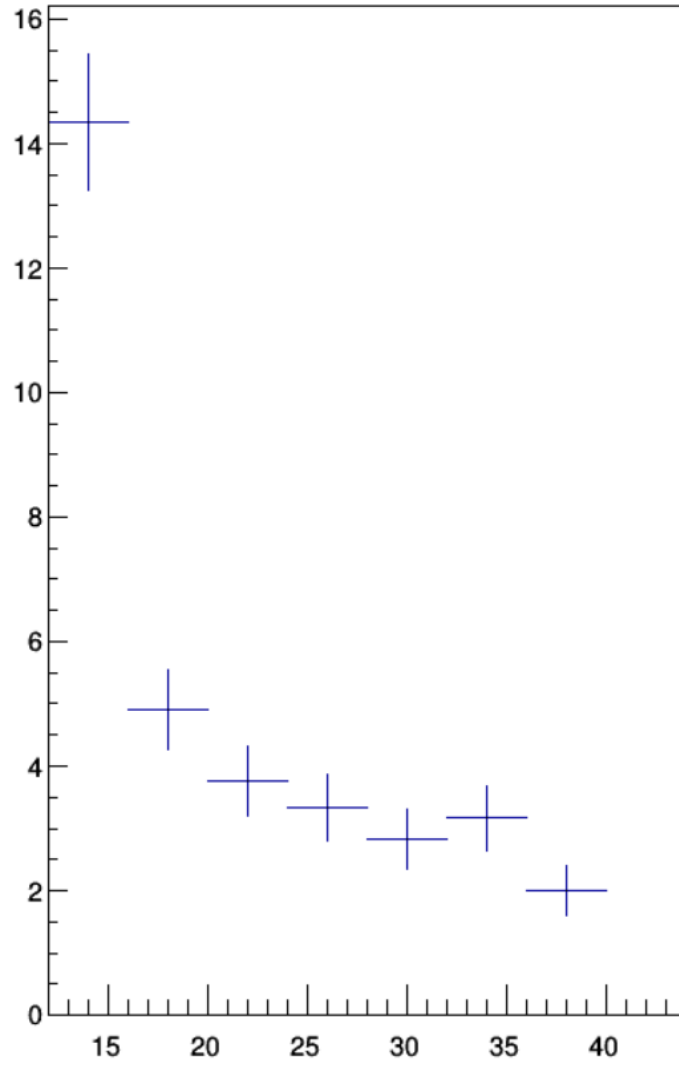
chip = 10



DAC0 = 12 (1h測定, 5.22V)

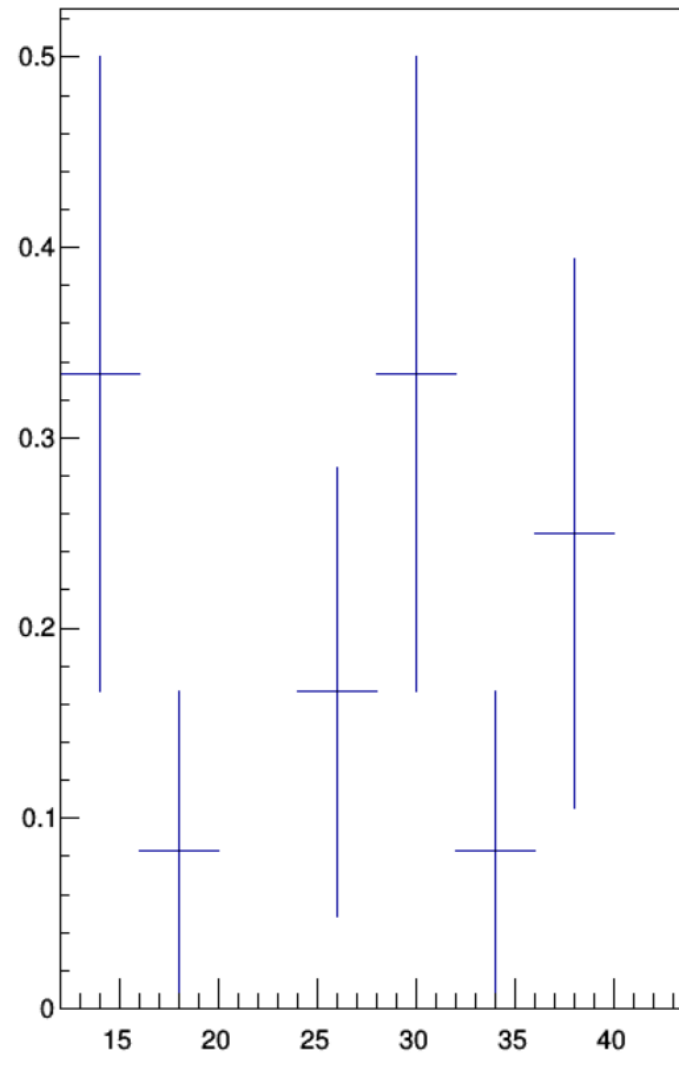
L0

chip = 10



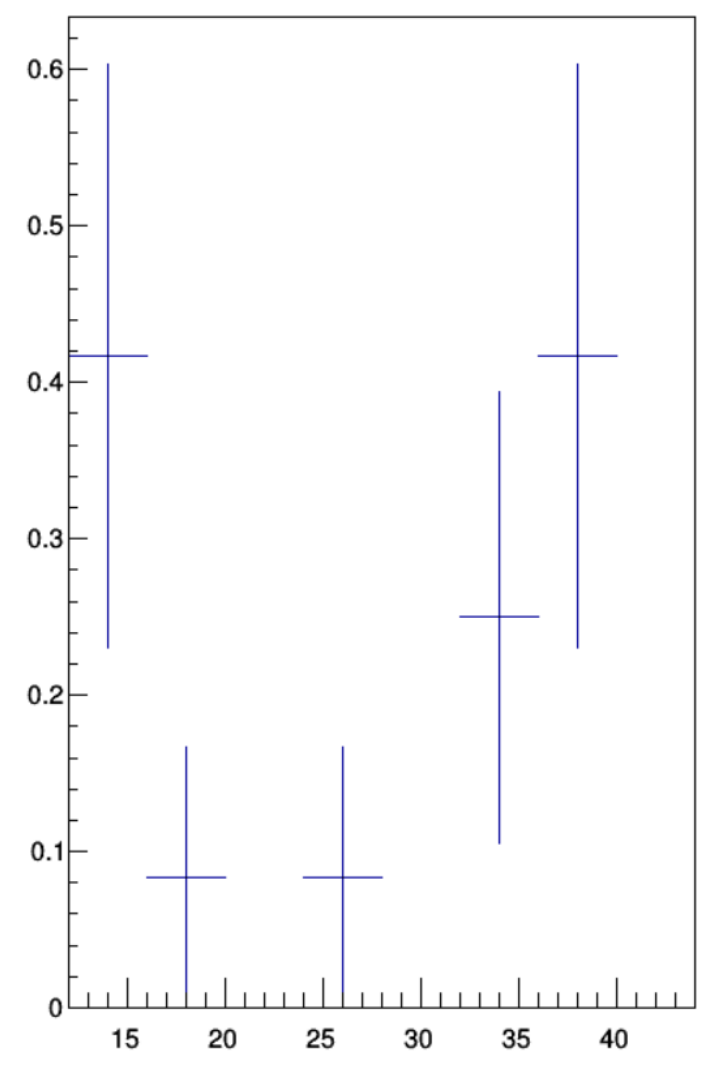
L1

chip = 10



L2

chip = 10



ノイズ測定データのデータセット

ファイル名	回数	DAC0	測定時間	FPGA供給電圧
NWU_fphx_raw_20220629-2056_0	1回目	8	1h	5.22V
NWU_fphx_raw_20220708-1533_0	1回目	12	8h	5.22V
NWU_fphx_raw_20220714-1508_0	2回目	12	1h	5.10V
NWU_fphx_raw_20220714-1658_0	3回目			
NWU_fphx_raw_20220714-1841_0	4回目	12	1h	5.22V
NWU_fphx_raw_20220715-1025_0	5回目			