

進捗報告

(Highレート問題、キャリアブ不具合)

2022/8/31

M1 杉山由佳

Highレート問題

目的

- どのDAC値からADC分布が信頼できるのか確認することである。

方法

- 以下のデータセットを用いた。
- ラダー毎にtree->GetEntries()で全エントリー数を求め、1秒あたりのエントリー数に換算した。

DAC0	1回目	2回目
8	NWU_fphx_raw_20220629-2056_0 (※2h設定が1hで止まった)	NWU_fphx_raw_20220810-1245_0
9	NWU_fphx_raw_20220805-1348_0	NWU_fphx_raw_20220810-1431_0
10	NWU_fphx_raw_20220805-1521_0	NWU_fphx_raw_20220810-1553_0
11	NWU_fphx_raw_20220805-1746_0	NWU_fphx_raw_20220810-1730_0
12	NWU_fphx_raw_20220714-1841_0	NWU_fphx_raw_20220810-1843_0

1回目

	1秒間あたりのエントリー数[Hz]		
	module6	module5	module4
DAC0=8	9075	7367	2701
DAC0=9	10258	1662	251
DAC0=10	4362	70	6
DAC0=11	533	50	1
DAC0=12	32	3	0

2回目

	1秒間あたりのエントリー数[Hz]		
	module6	module5	module4
DAC0=8	18692	15190	5149
DAC0=9	17970	964	435
DAC0=10	3977	145	6
DAC0=11	556	18	0
DAC0=12	35	1	0

次ページにグラフ

module6

Entries

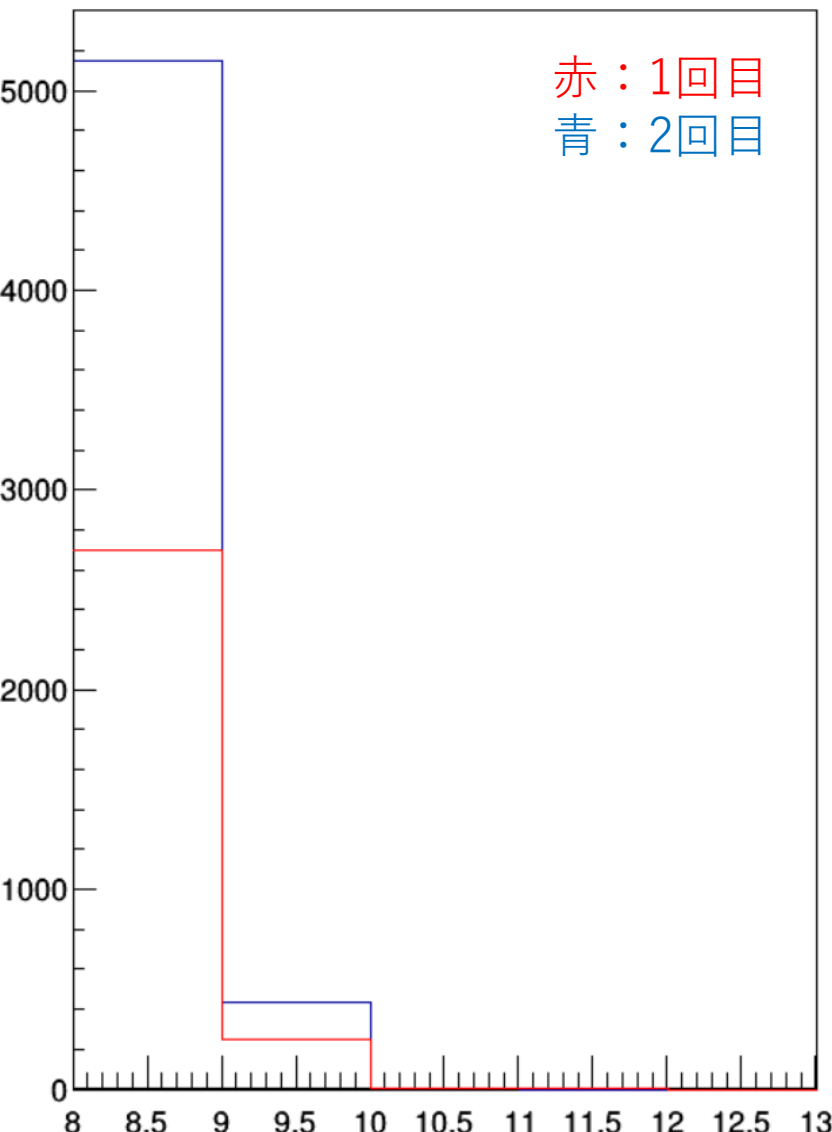
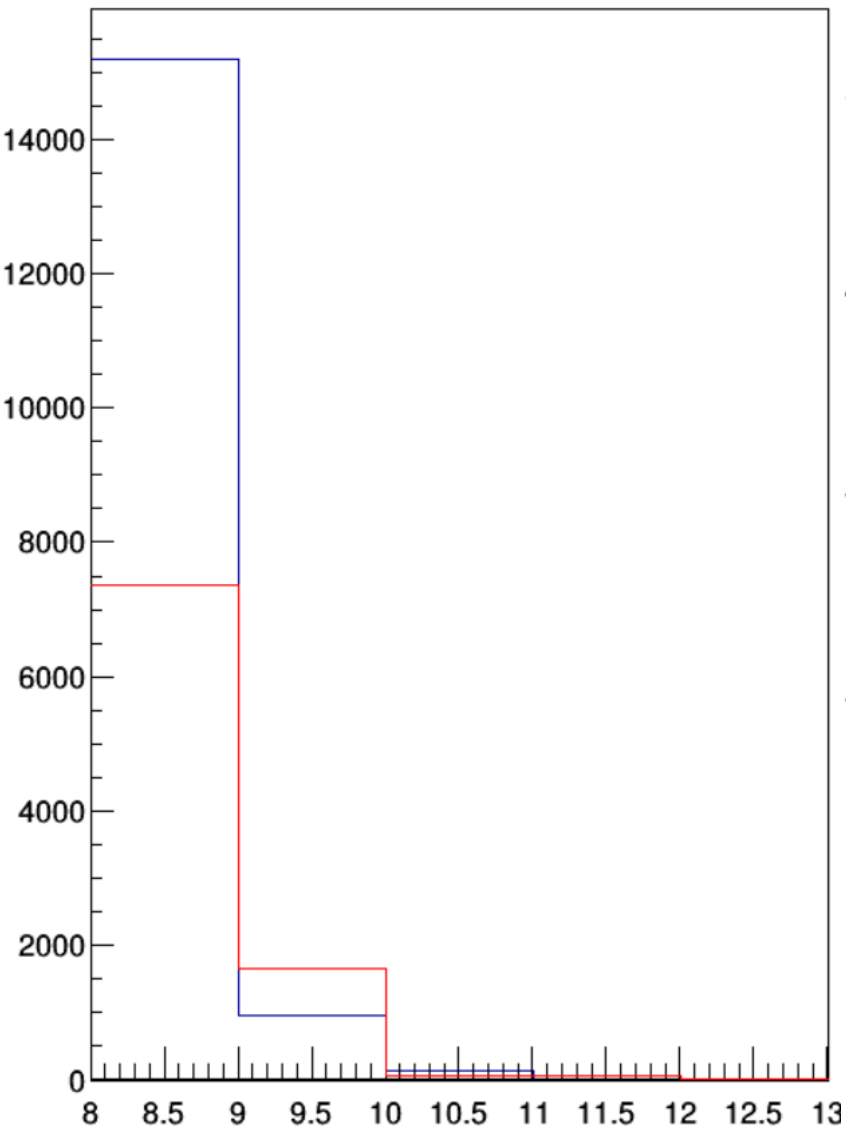
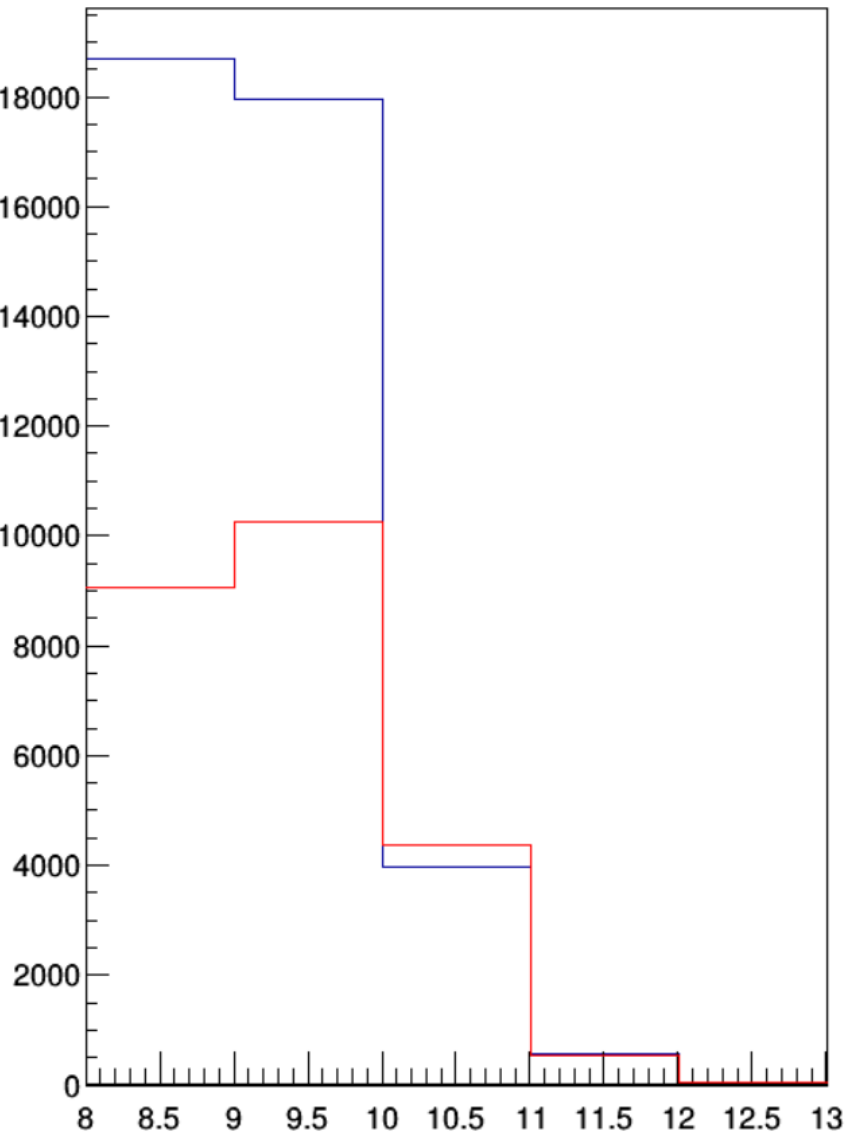
module5

Entries

module4

Entries

赤 : 1回目
青 : 2回目



Highレート問題

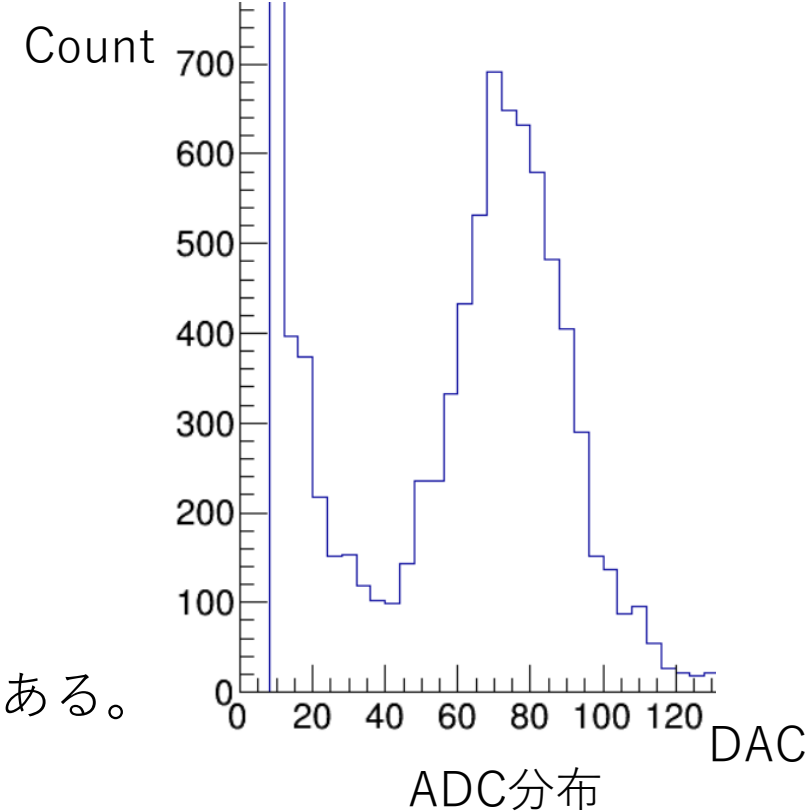
同日にDAC0 = 8-12においてノイズ測定を行った。

目的

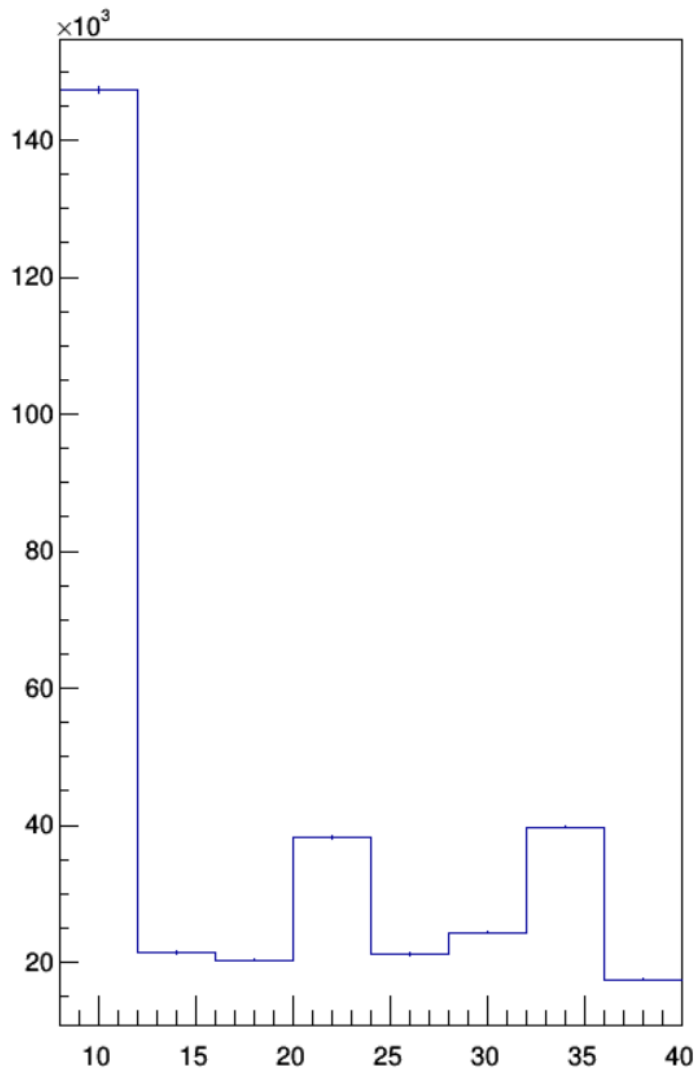
- どのDAC値からADC分布が信頼できる
(=ノイズがADC分布に影響を与えない) のか確認することである。

方法

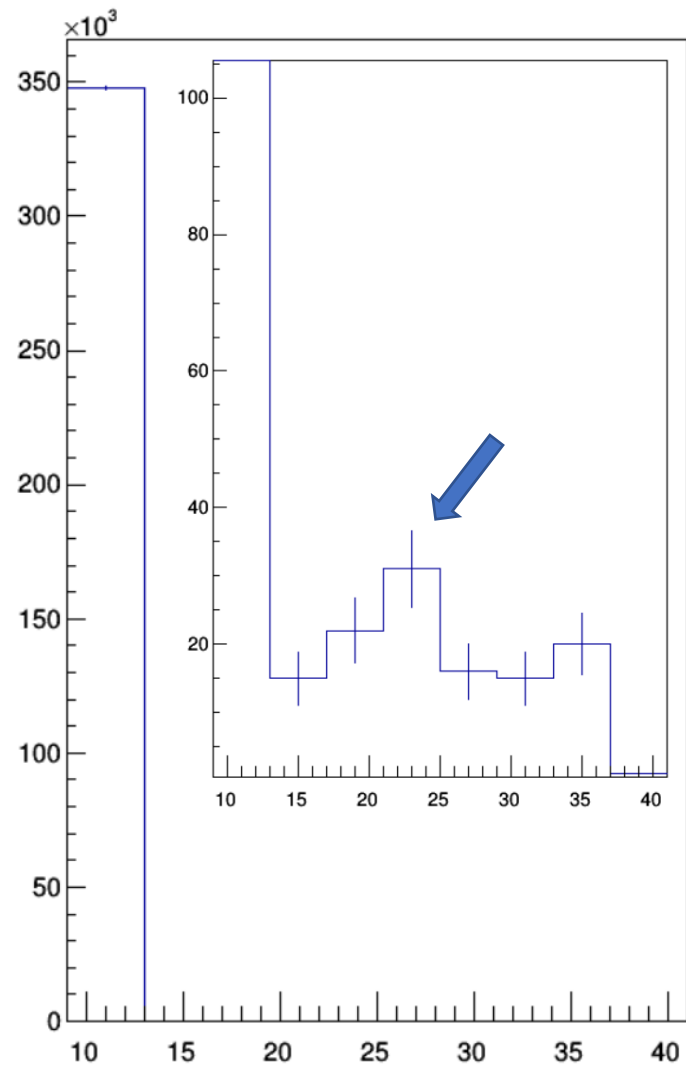
- DAC0 = 8, 9, 10, 11, 12でそれ以降のDAC値はすべて4間隔で1h測定を行った。
- 2台のシンチレータのOUTと3台のラダーのOUTのcoincidenceをとっている。
- すべて1h測定のため規格化は行っていない。



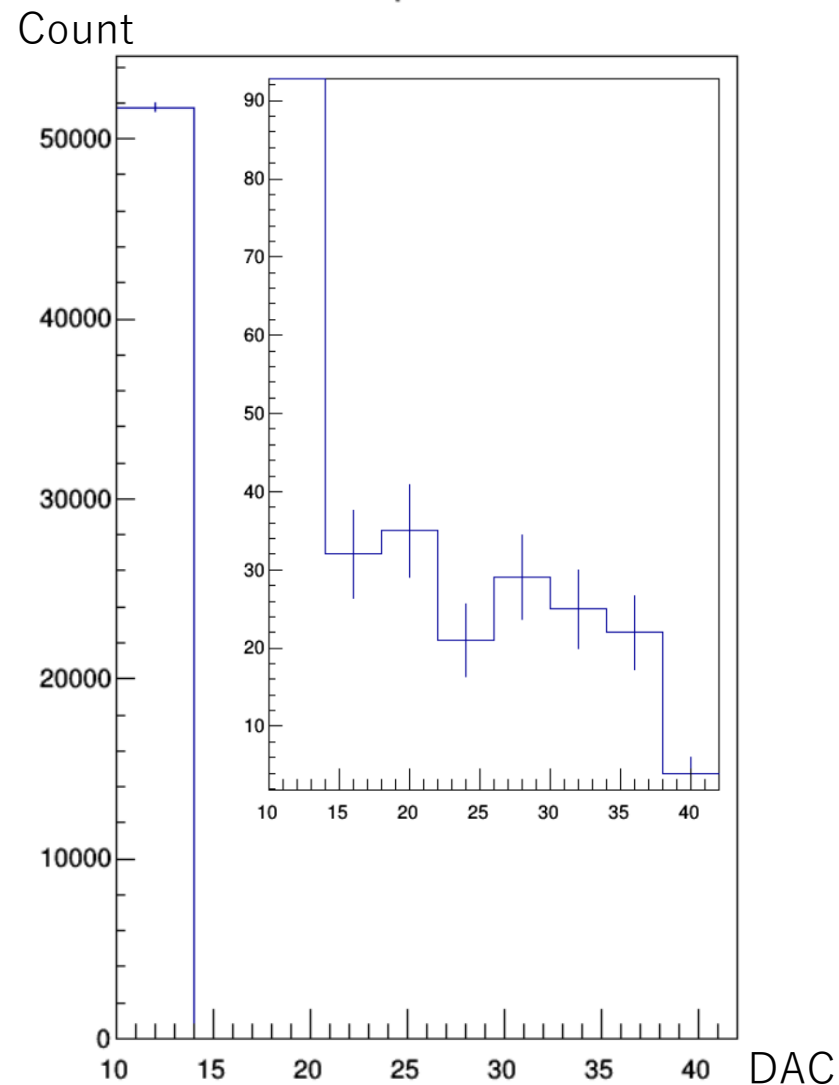
DAC0=8 chip = 10



DAC0=9 chip = 10



DAC0=10 chip = 10

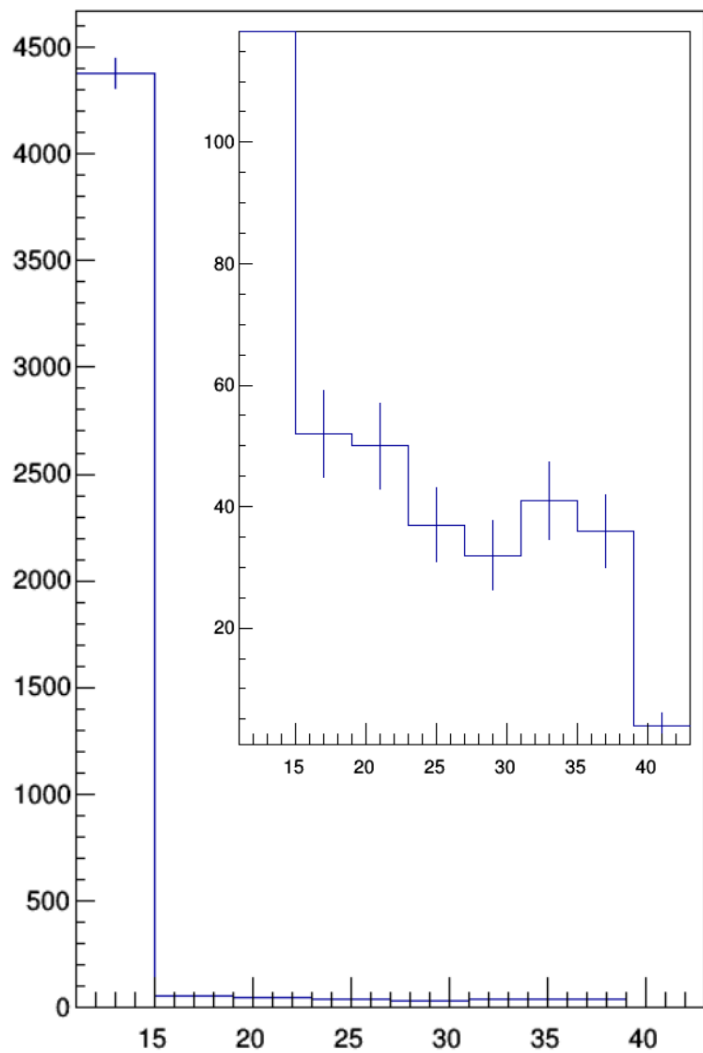


count数に着目すると、ADC分布に悪影響を及ぼすと考えられる。

エラーバーを考慮するとcount数のずれは偶然と考えられる。ADC分布に影響を与えないことから、ADC分布を信頼できる。

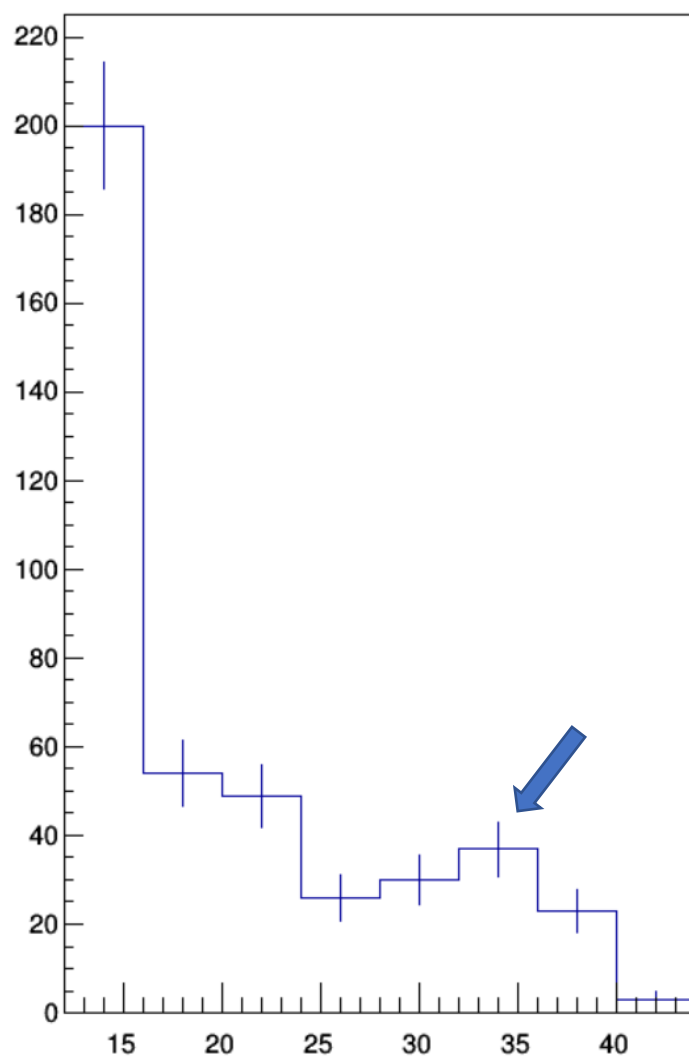
DAC0=11

chip = 10



DAC0=12

chip = 10



DAC0=8ではノイズ分布が明らかに変な挙動を示している。

→DAC0=8ではノイズがADC分布に影響を与えてしまうと考えられるため、DAC0=8での測定は望ましくない。

エラーバーを考慮するとcount数のずれは偶然と考えられる。
ADC分布に影響を与えないことから、ADC分布を信頼できる。

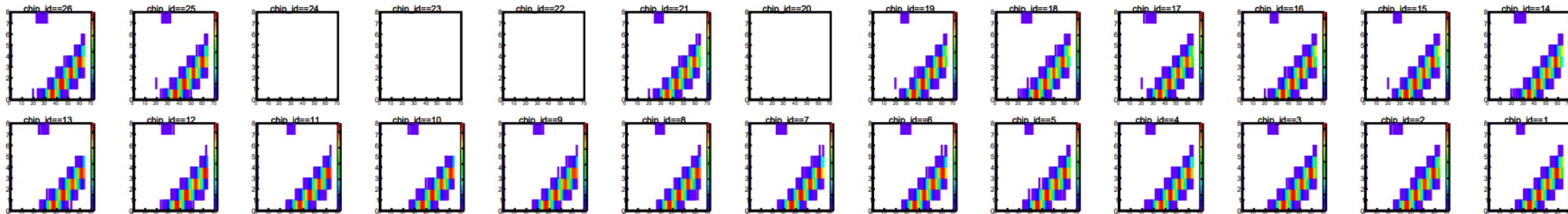
キャリブ不具合

8/22に冷却チューブを取付けて以降、キャリブが上手くとれていない。
主な症状は、Taiwan ladderのchip20,22-24がNo dataである。

キャリブ結果の比較

- ① Taiwan ladder calib (FPC変換ケーブル交換前)
- ② Taiwan ladder calib (FPC変換ケーブル交換後)
- ③ 3ladder calib (FPC変換ケーブル交換後)

} 次ページ



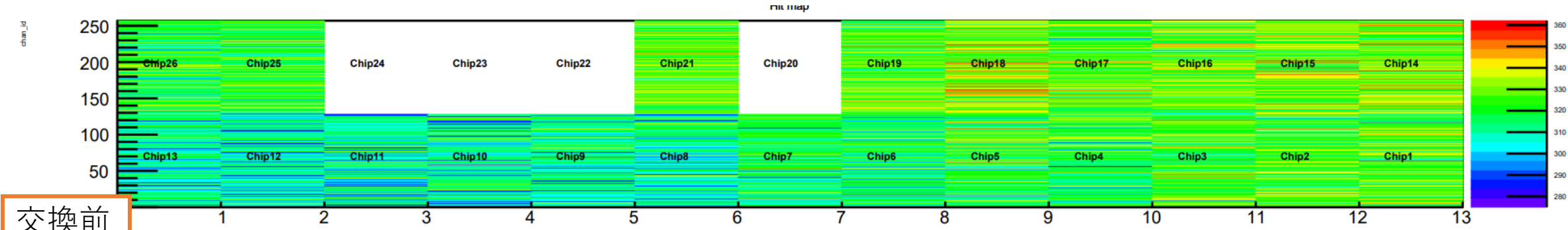
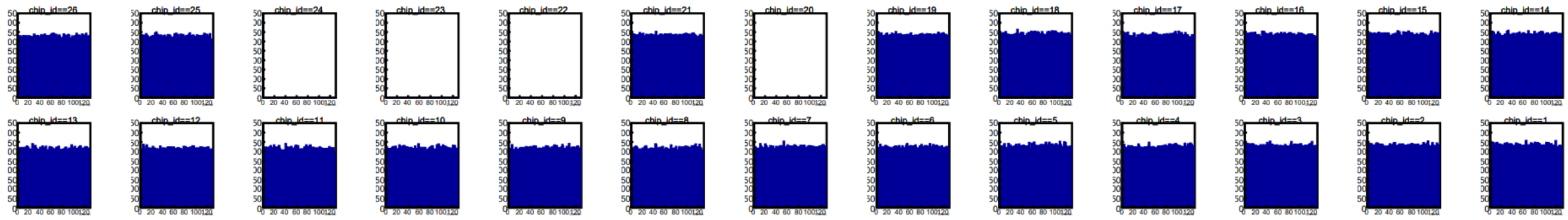
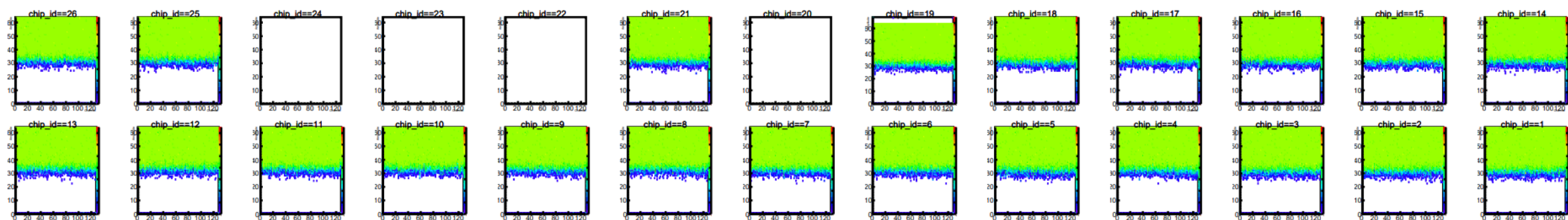
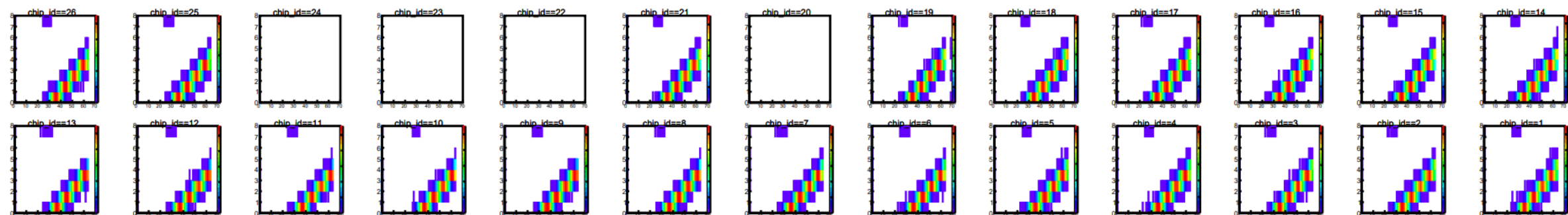
キャリブ不具合 (1ladder calib)

目的

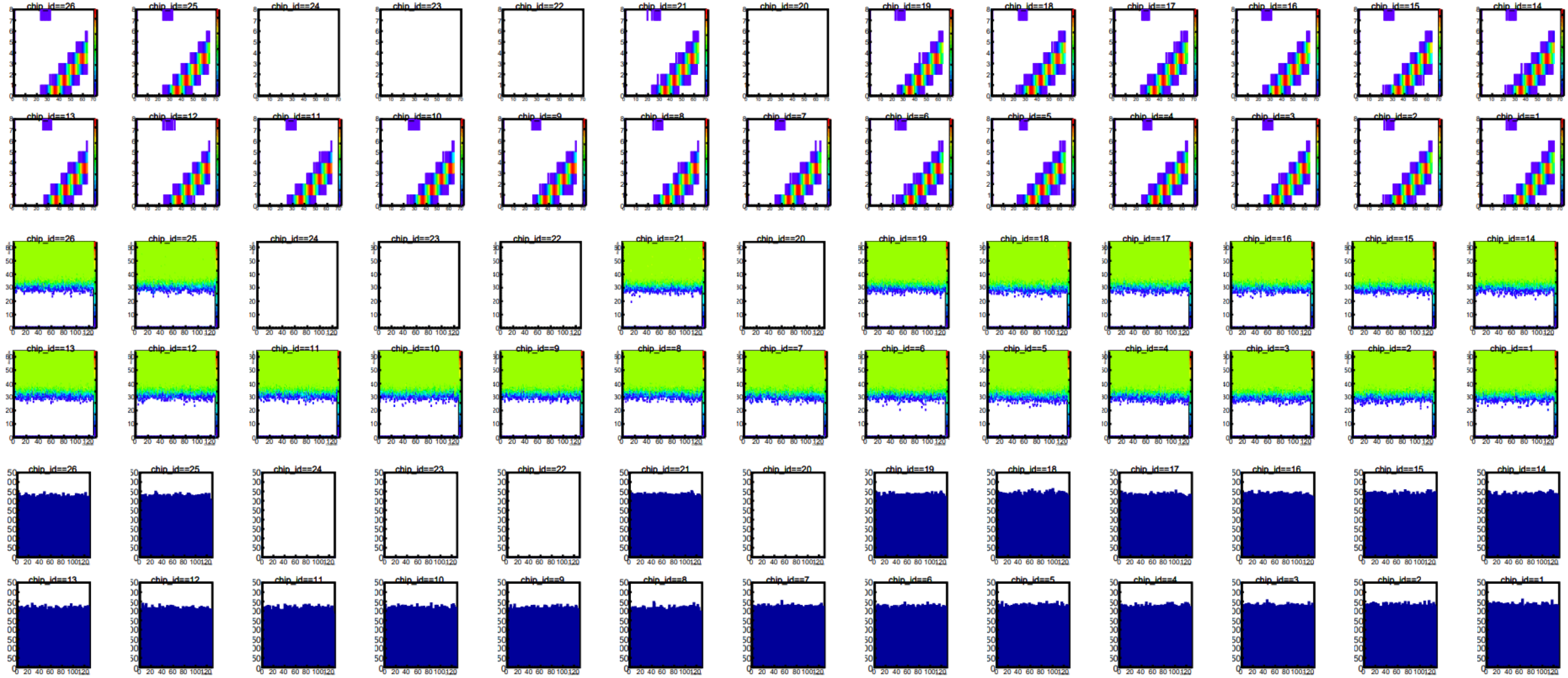
- キャリブが上手くとれない原因を調べる。
- FPC変換ケーブル交換前後で結果が変わるか確認する。

方法

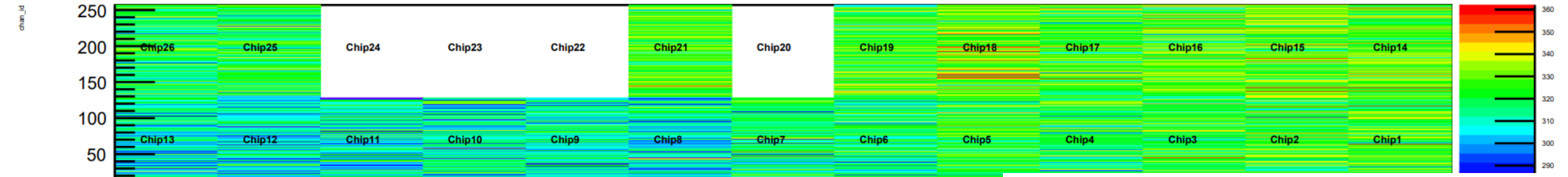
- Taiwan ladderのFPC変換ケーブルをlarge#6からlarge#3に交換した。
- A3: Taiwanに接続した。



交換前



Hit map



交換後

FPC変換ケーブルを変えても結果は同じ...

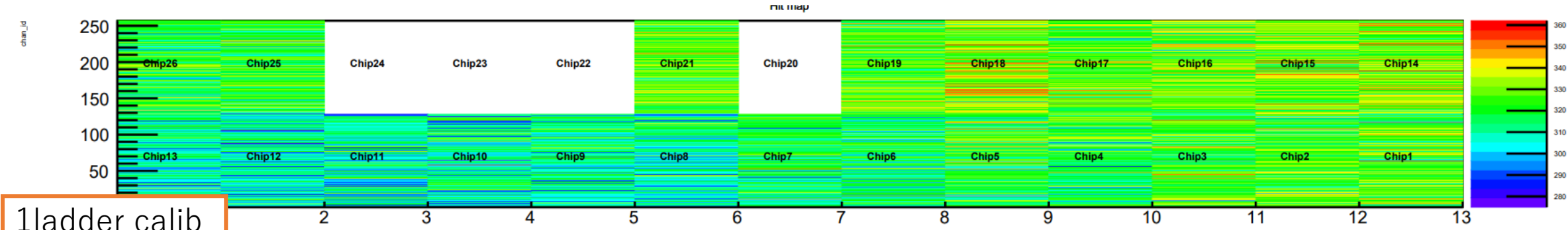
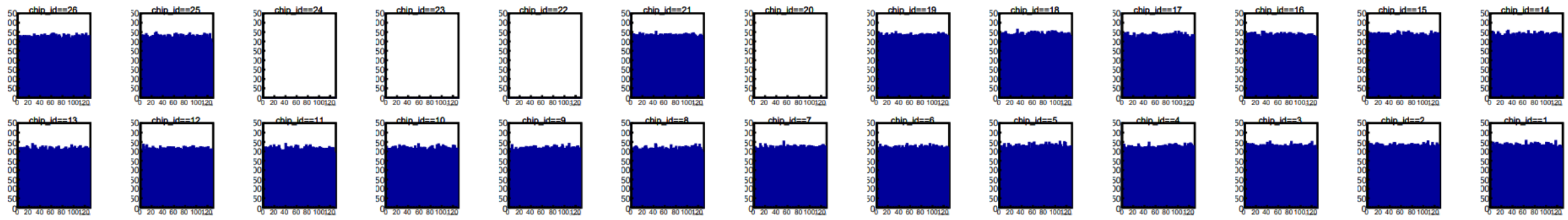
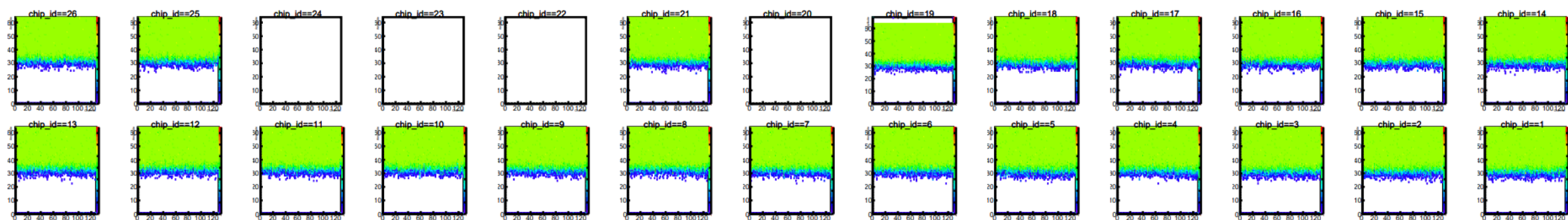
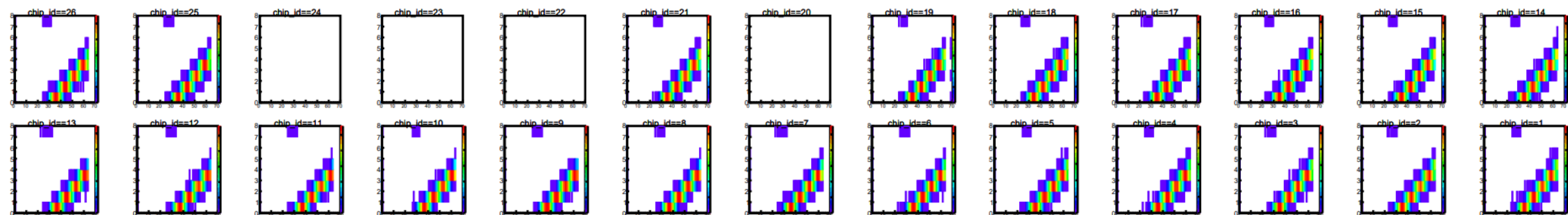
キャリアブ不具合 (3ladder calib)

目的

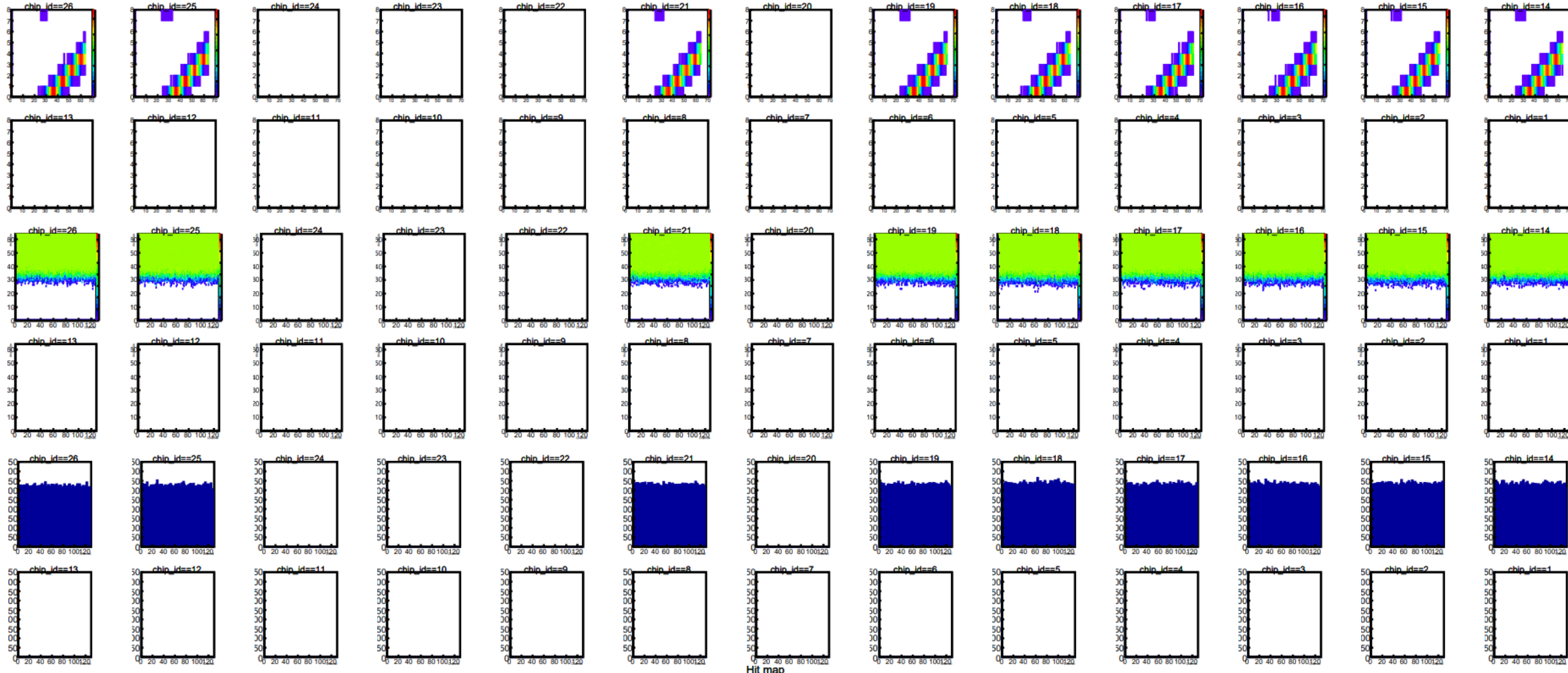
- キャリブが上手くとれない原因を調べる。
- 1ladder calibと3ladder calibで結果に違いがあるかを調べる。

方法

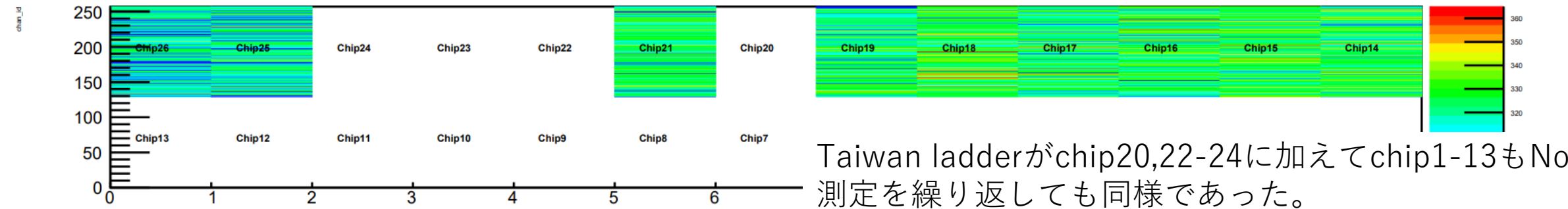
- Taiwan ladderのFPC変換ケーブルをlarge#3のまま。
- A3: Taiwan、A2:L5S、C1:L6Sに接続した。



1ladder calib



Hit map



Taiwan ladderがchip20,22-24に加えてchip1-13もNo data。
 測定を繰り返しても同様であった。
 L5S,L6Sは問題ない。

3ladder calib

Back Up

ノイズ測定データのデータセット

ファイル名	DAC0	測定時間	FPGA供給電圧
NWU_fphx_raw_20220629-2056_0	8	1h	5.22V
NWU_fphx_raw_20220805-1348_0	9	1h	5.10V
NWU_fphx_raw_20220805-1521_0	10	1h	5.10V
NWU_fphx_raw_20220805-1746_0	11	1h	5.10V
NWU_fphx_raw_20220714-1841_0	12	1h	5.22V

ノイズ測定 of データセット

ファイル名	DAC0	測定時間	FPGA供給電圧
NWU_fphx_raw_20220810-1245_0	8	1h	5.10V
NWU_fphx_raw_20220810-1431_0	9	1h	5.10V
NWU_fphx_raw_20220810-1553_0	10	1h	5.10V
NWU_fphx_raw_20220810-1730_0	11	1h	5.10V
NWU_fphx_raw_20220810-1843_0	12	1h	5.10V