

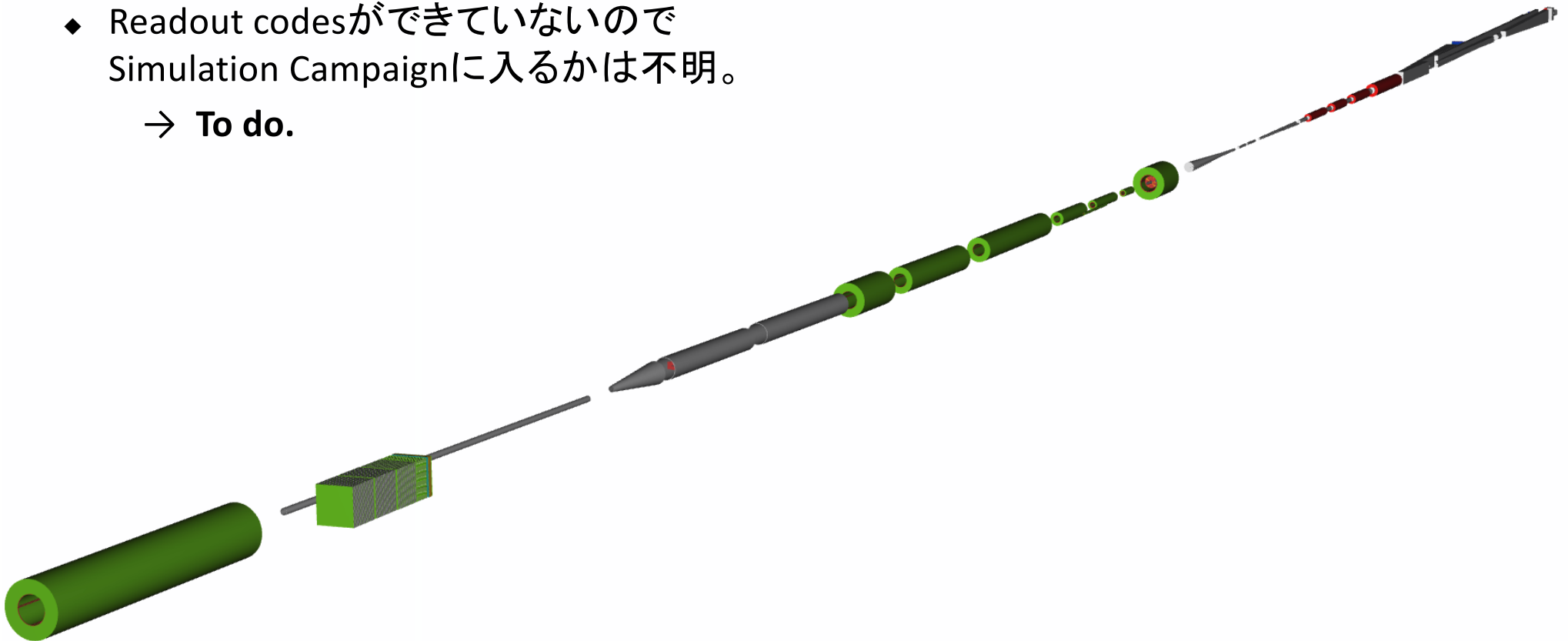
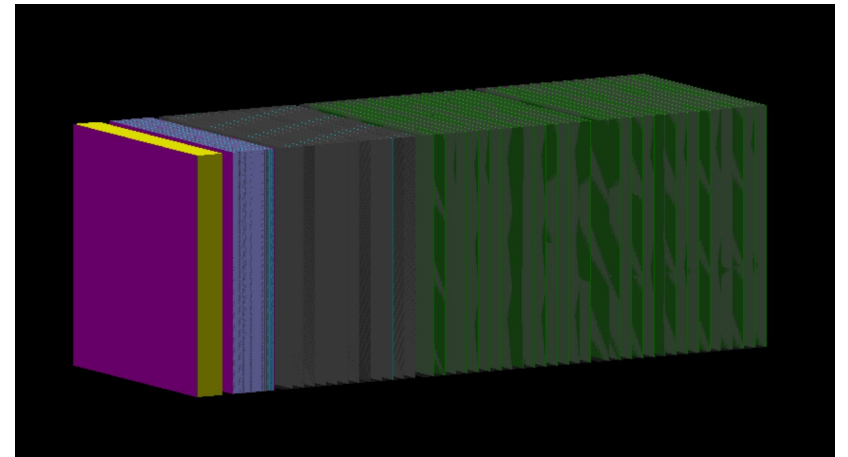
ZDC status

清水 志真

6/Oct./2022 EIC-Japan weekly meeting

ZDC in simulation

- ◆ ECCE (Fun4All) とほぼ同等の構造を DD4HEP に用意した。
 - Crystal にサポート構造を入れた。
 - サンドイッチカロリメータの Spacing を若干変えた。
- ◆ Readout codes ができていないので Simulation Campaign に入るかは不明。
→ **To do.**



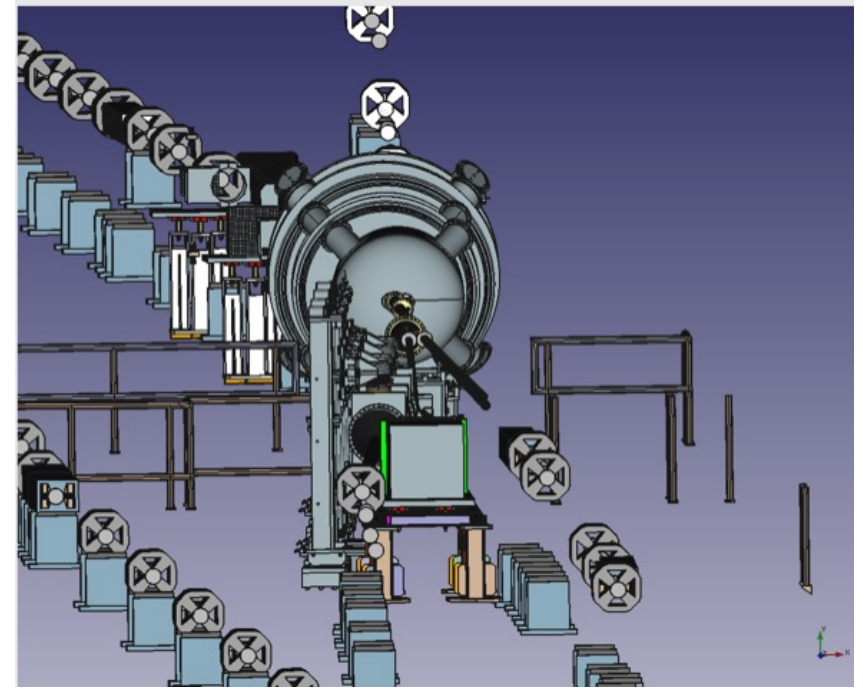
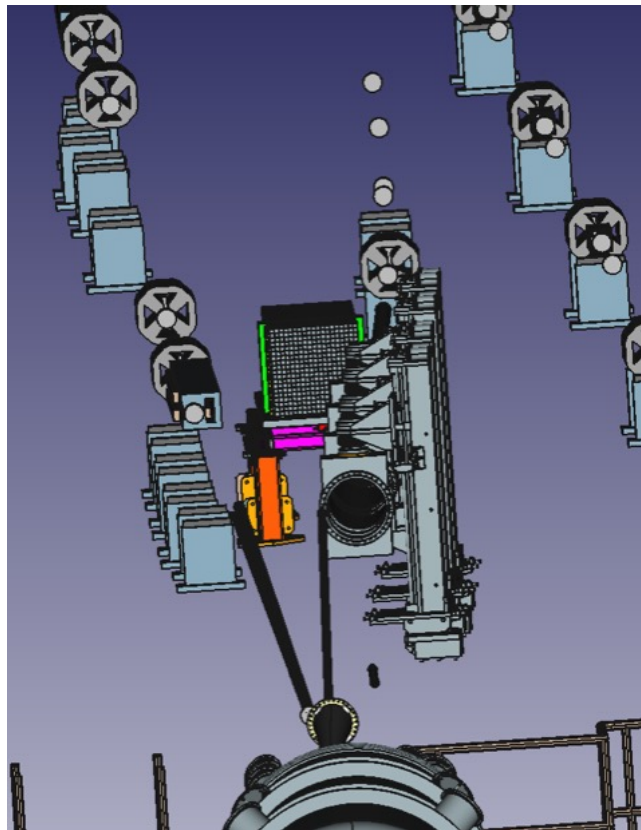
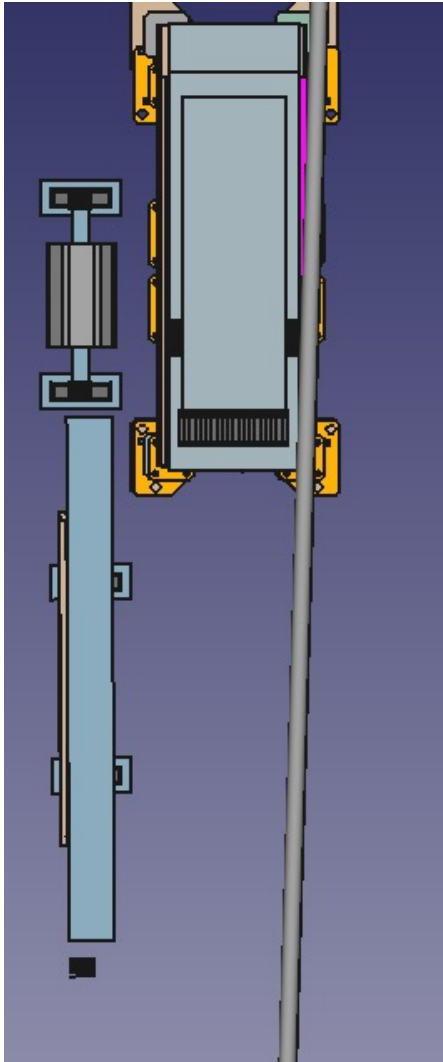
ZDCの配置/CAD図

来年5月のPre-TDRに向け、CAD図を準備中

- Yulia F.に情報を送り、Jlabのエンジニアが図を作成

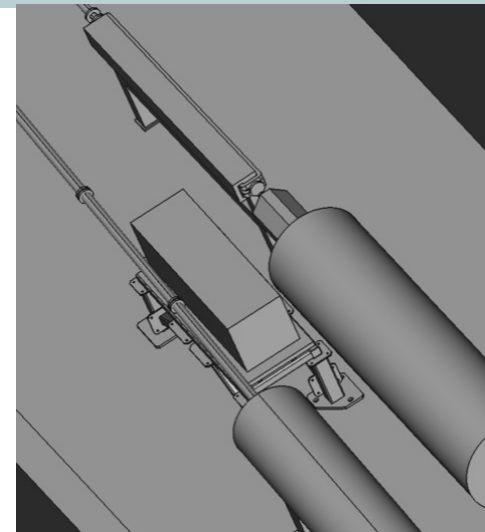
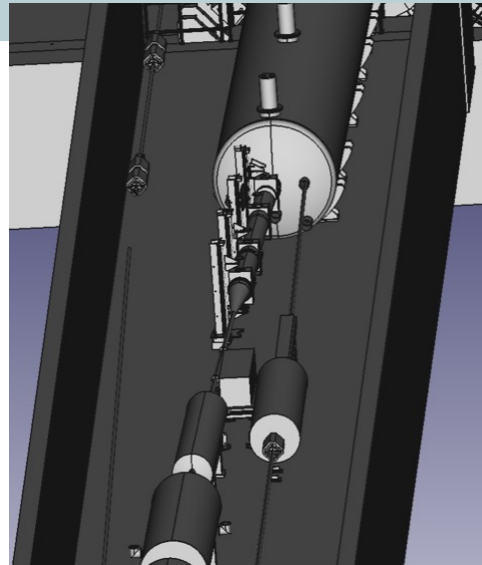
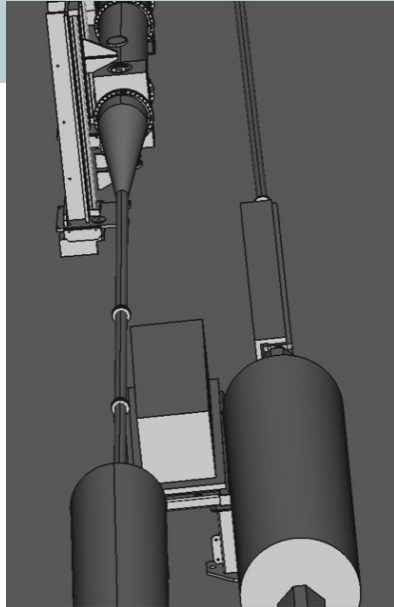
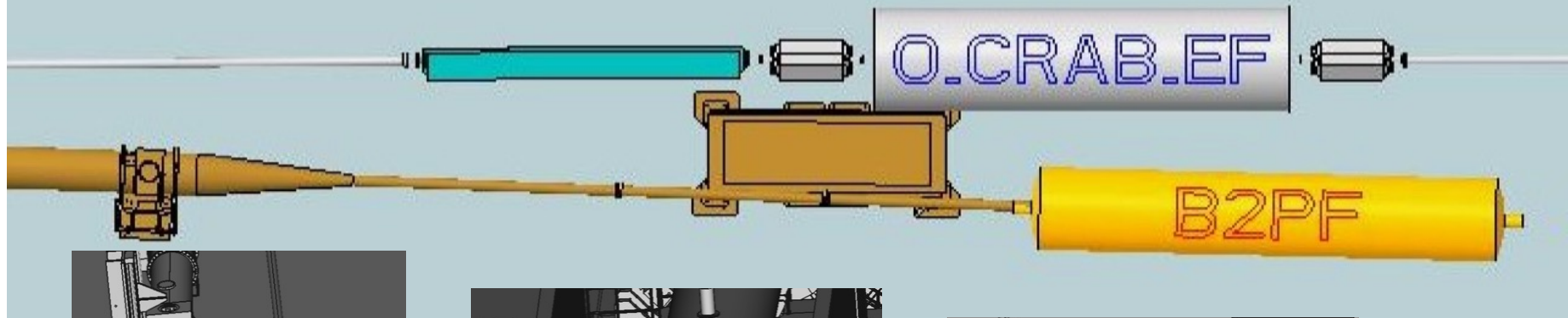
Issue 1: Roman Pots が ZDC へ向けた面に干渉？

“Roman Pot stations slightly touching 4.5 mrad core, but we are working on minimizing the effect.”



ZDCの配置/CAD図

Issue 2: 電子ビームのCrab Cavityと重なってはいないが、かなりスペースが厳しい。
→ ZDCを少し前へ動かす？

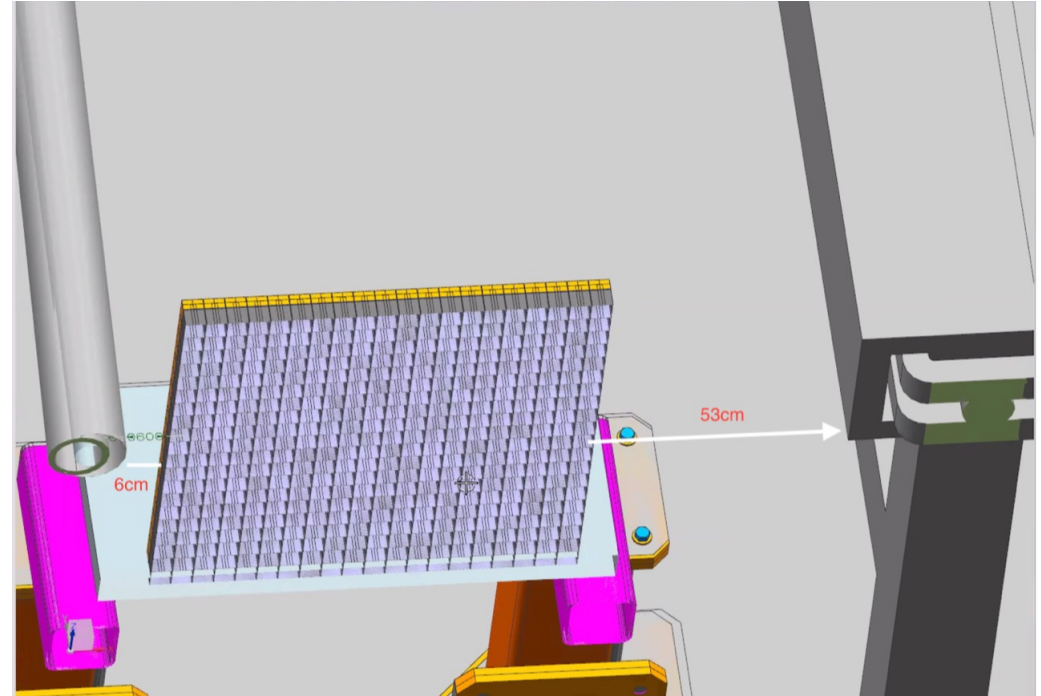
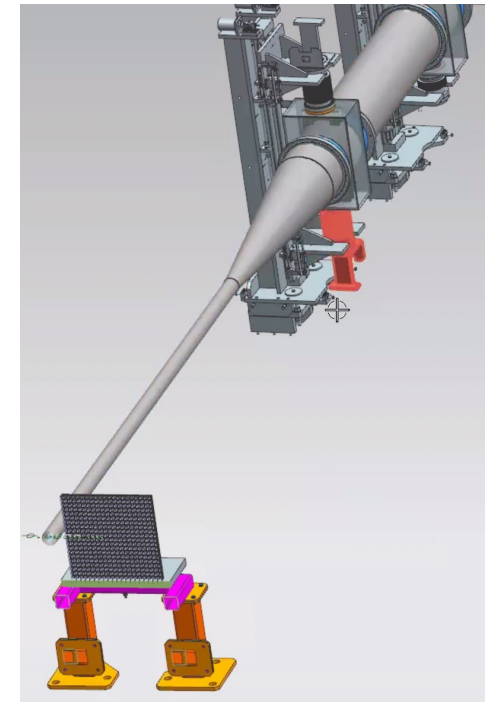


Issue 3: ZDCへ向けたApertureが斜めに開いていて、不要な粒子ができてしまう？
→ Status確認中

ZDC周りのスペース

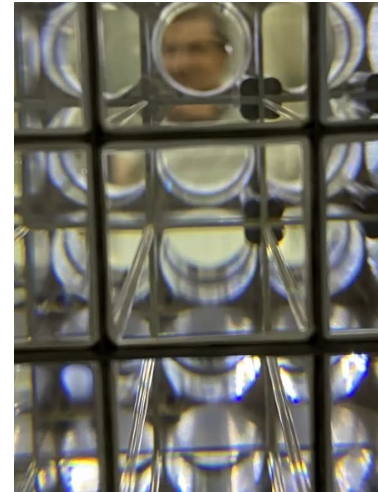
- ◆ クリスタルカロリメータの部分で:
 - ハドロンビームパイプとの距離: ca 5 - 6 cm
 - 電子ビームパイプとの距離: ca 50 - 53cm
 - 右下の絵の四角はFocusing Magnet
磁場の影響の見積もりはまだ不明。

- ◆ ZDCを載せている台の下は今の所空いている。
 - Shield はない。

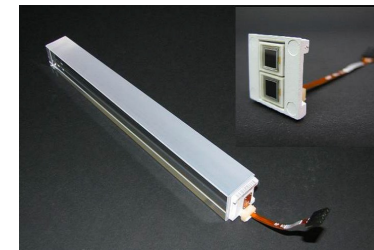


Crystal カロリメータ

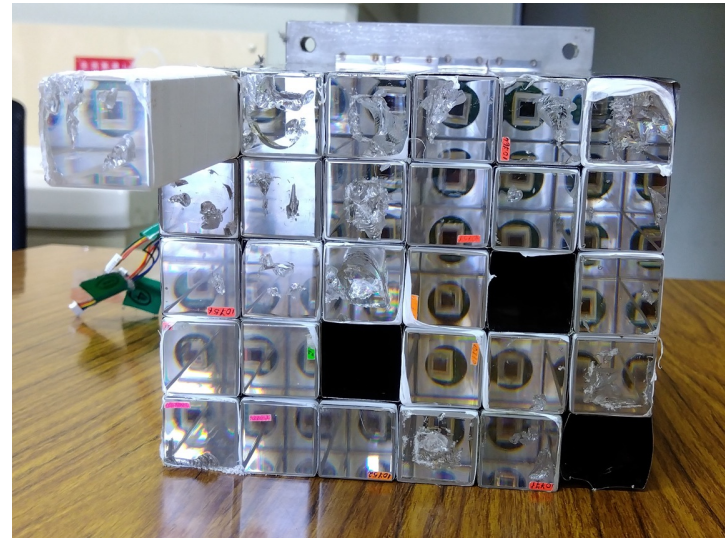
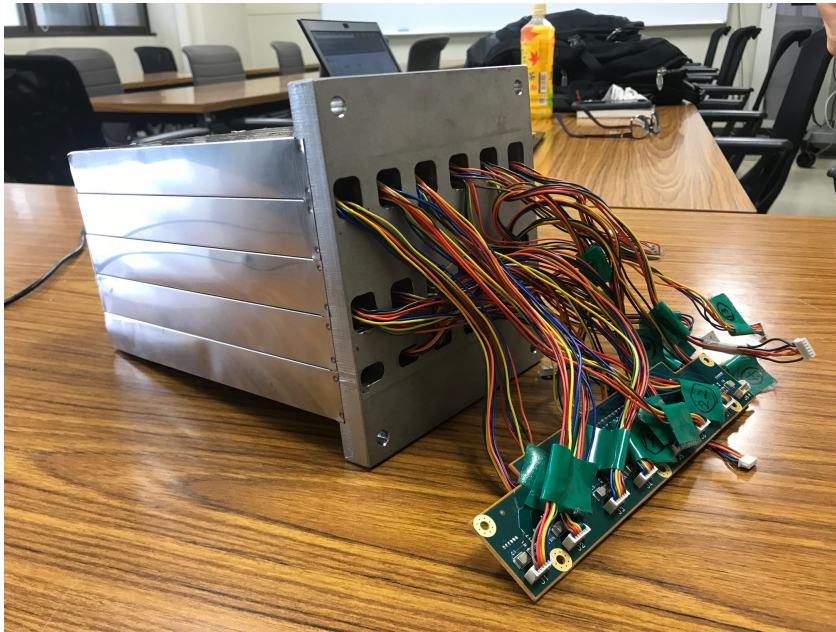
- ◆ サポート
 - 参考: Jlab Hall-C クリスタルカロリメータ
 - (多分)カーボン(とのこと)
 - <0.5mm thickness
 - 外側にもSupport frameあり



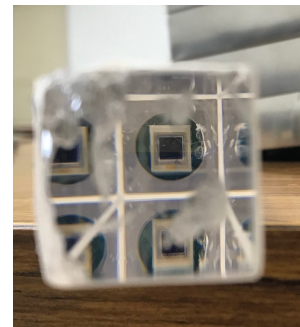
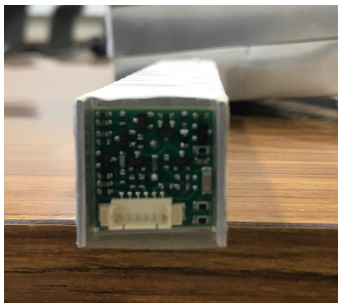
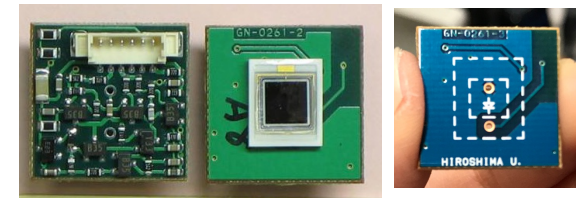
- ◆ 読み出し
 - 前回までの議論:
1本のクリスタルに直接2個のAPDとプリアンプをつけ、ケーブルで信号を引き出す。
 - ADCはZDCの下に配置
- ◆ 広島大のPHOSをもとに、プロトタイプ作成を検討中。
→ 次ページ



ALICE PHOS @ 広島大

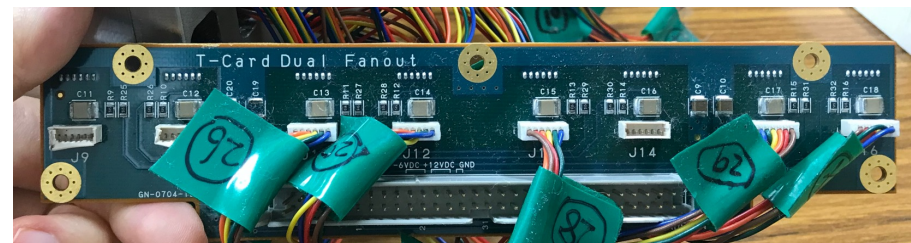


PbWO₄ クリスタル : 2.2 cm x 2.2 cm x 18 cm



プリアンプ : gn-0261-2? -3?
T-card : gn-0704-15

T-cardおよびその後段のボードは
筑波大にある?



Crystal カロリメータ

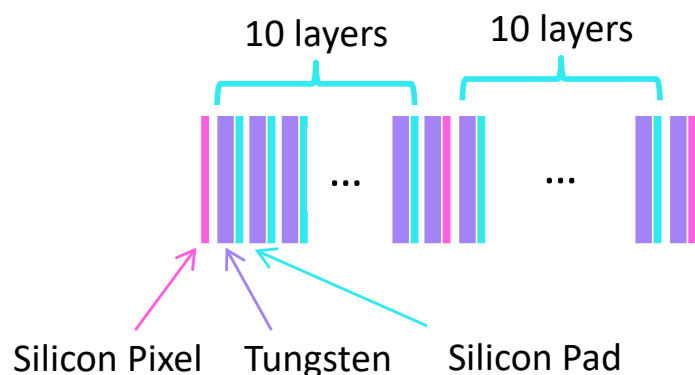
◆ EIC ZDC

- 3cm x 3cm x 7cm ($7.9X_0$) のクリスタルを20x20並べること検討中。
 - 100MeV光子の検出のため
 - 位置は後ろのSiliconセンサーで測る。

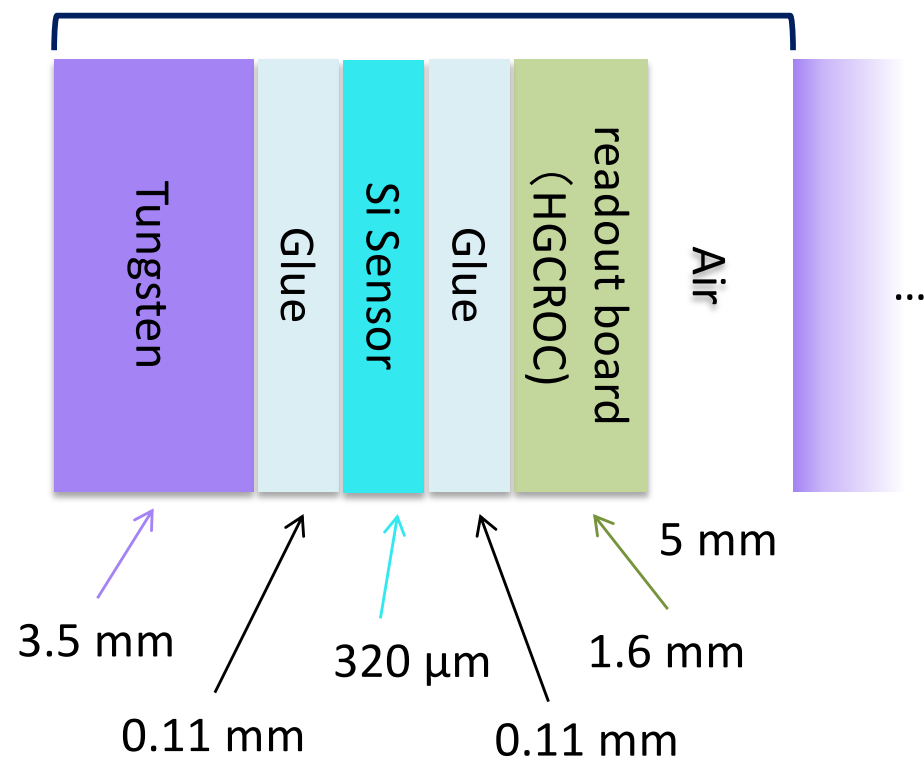
• 議論点

- PbWO_4 でよいのか？
 - 光量が足りるのか？
 - 放射線耐性は？ (CMS: 透明度が悪くなる → 光量の低下)
 - 温度管理？
- ダメならLYSO？
 - 光量は PbWO_4 の200倍(以上?)
 - 価格は4倍超え (*EIC calorimetry workshop 2021*)

W/Siカロリメータ



In Simulation:



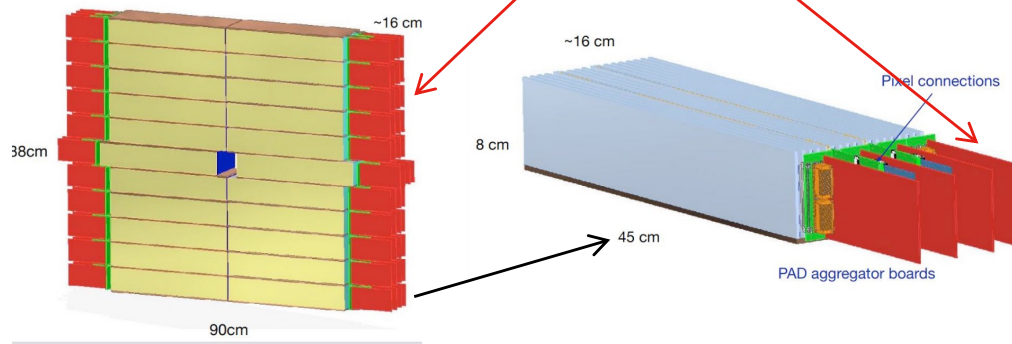
今後議論・確認していくこと

- ◆ センサーとタングステンは糊付けしない。
- ◆ Coolingのため、銅板をreadout boardの後ろ、HGCROCにくっつける形で挿入するか。(2~3mm?)
- ◆ HGCROCはトリガーレスで使えるか？
 - ALICE FoCalではそのような計画があったはず。
- ◆ HGCROCからのシグナルはASICまたはFPGAでカロリメータに近い場所でまとめる。
→ 次ページ
- ◆ Glueはもっと薄い。
 - アラルダイトを想定。

HGCROCのシグナルをどうするか？

◆ ALICE FoCal

- 現在のデザインでは **Aggregator board** でFPGAを載せてまとめる。
FPGAの放射線耐性によってはケーブルで引き出すか。但、ノイズ等不明



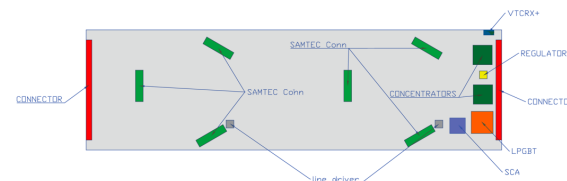
EIC ZDCでは:

- 横幅60cm
- 上かElectron beam側にのみスペースあり

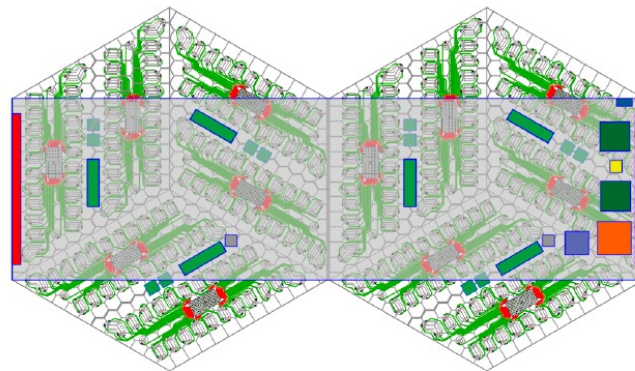
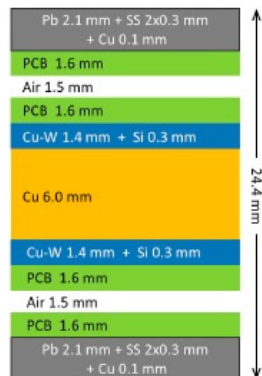
◆ CMS HGCal (CE-E)

CMS-TDR-019

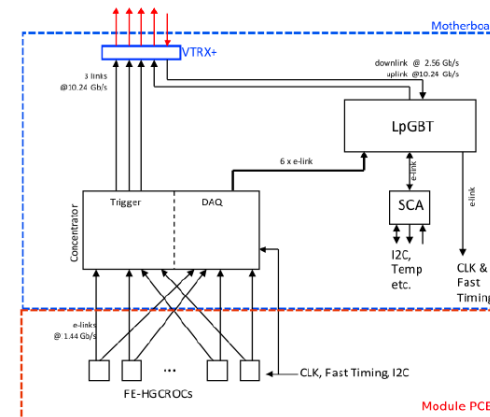
- Concentrator ASICをのせたMother boardをカロリメータに挟む。



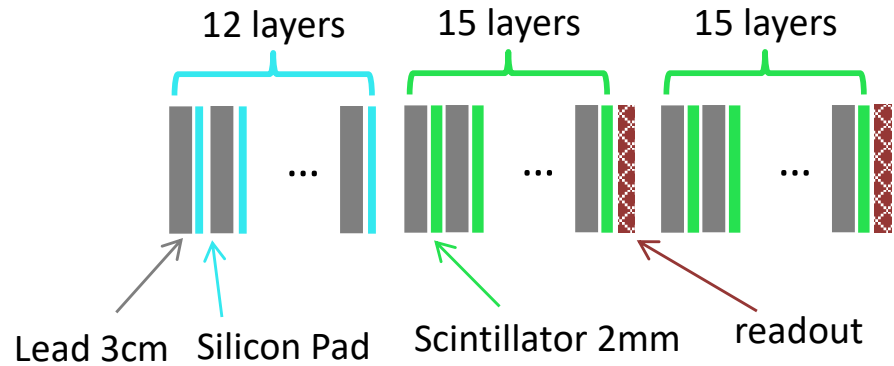
*In the last CE-E cassette, the downstream Pb/SS absorber is replaced by a 1 mm Cu cover.



ASICは>2MGyでqualified



ハドロンカロリメータ



Pb/Siカロリメータ

- 基本的にはW/Siと同様。
- 何か変えることはあるか？サポート？

Pb/Sciカロリメータ

- 現在の想定：10cm x 10cm x 15 layers ごとに読み出す。
→ [6 x 6] readouts x 2
- Shashlik + PMT? APD? SiPM?
- とりあえずカロリメータ後方に30cm分くらいのスペースを希望。

検討点：

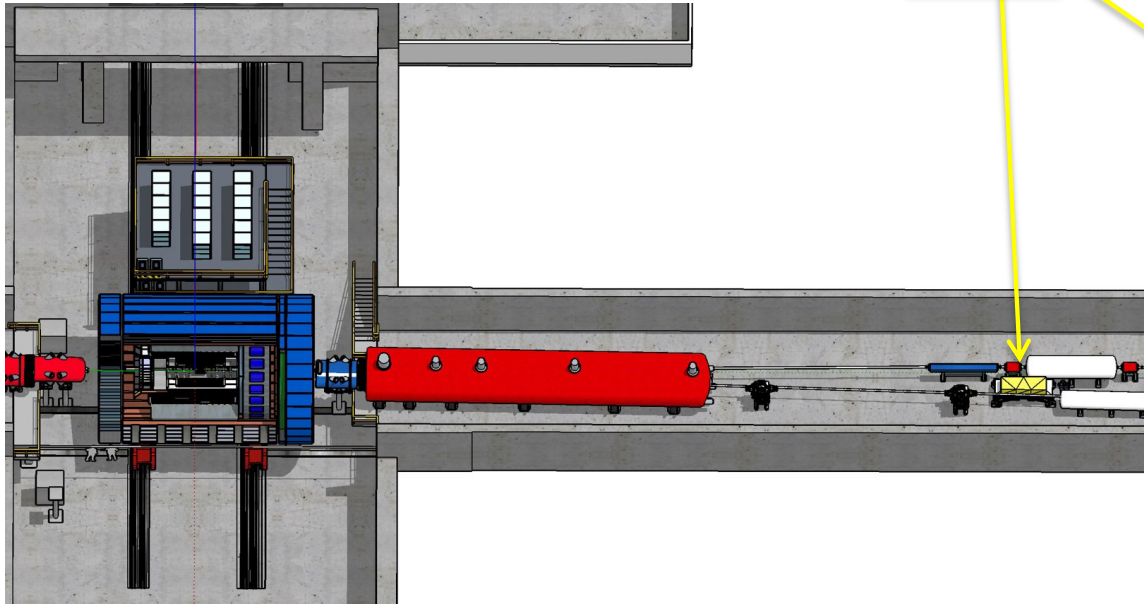
- そもそもサンドイッチカロリメータでHAPPYか？
- 読み出しは1段にするか？
- 鉛の厚さ

まとめ

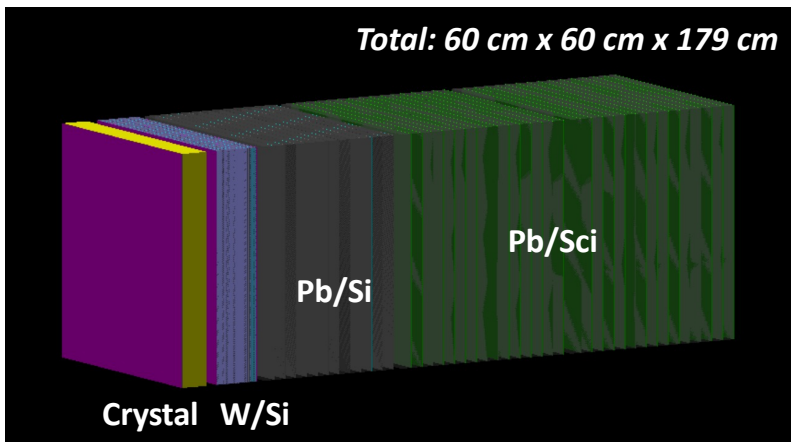
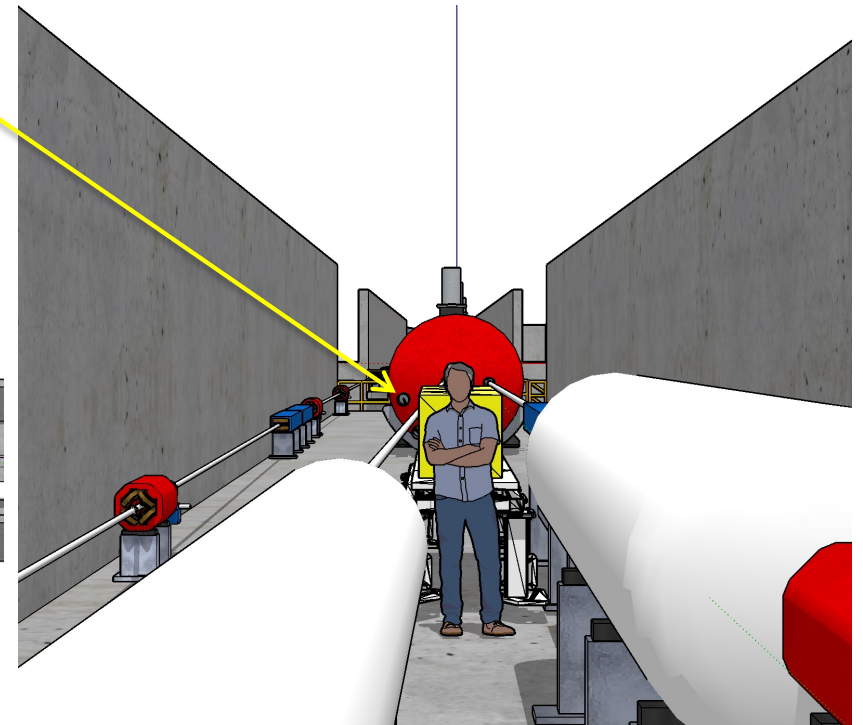
- ◆ Simulationの準備
 - ToDo: Reconstruction codesの準備
- ◆ ZDCの配置
 - いくつかのIssue → YuliaやAlexに都度情報をもらう。
- ◆ Crystal Calorimeter
 - プロトタイプの検討
- ◆ W/Siカロリメータ
 - HGCROCの信号をどこでまとめるか？
- ◆ ハドロンカロリメータ
 - そろそろ具体的な検討を。

Backup

Reminder: ZDC



ZDC



Total: 60 cm x 60 cm x 179 cm

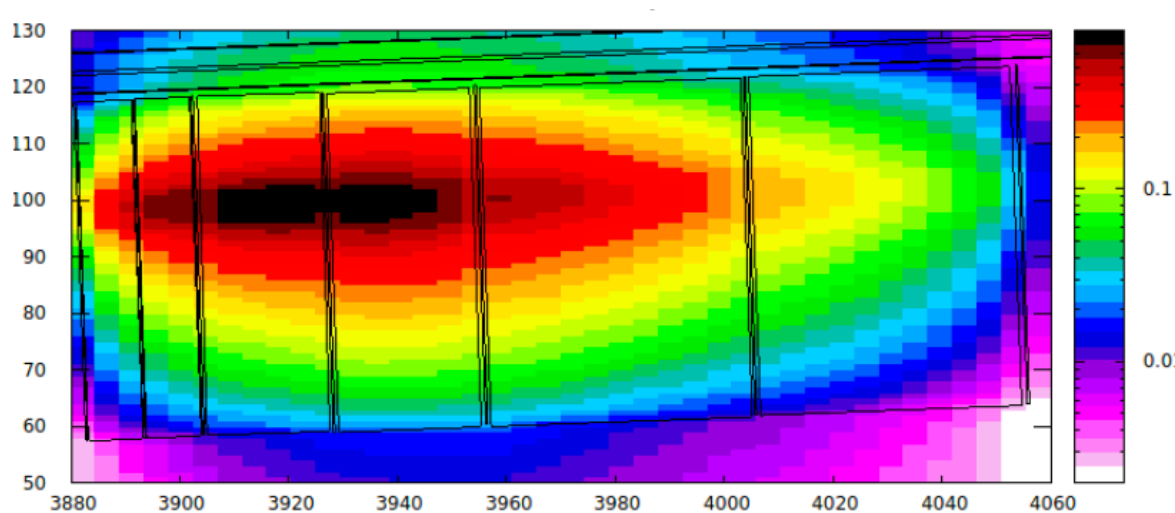
- ◆ 陽子・イオンビーム下流約38m
- ◆ 4種類のカロリメータの組み合わせ
- ◆ x方向のスペースは小さい。
- ◆ +z方向は若干のスペース

Radiation study by Vitaly

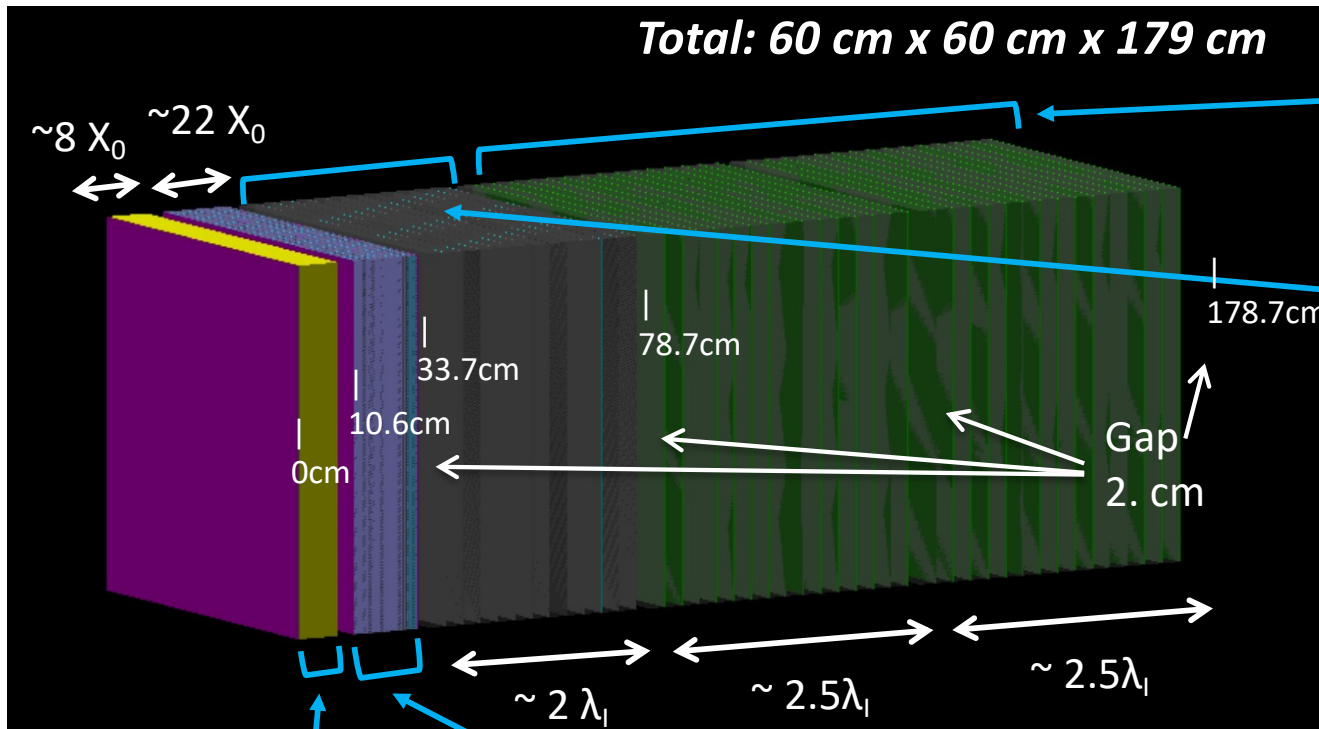
in ECCE ff/fb note (ecce-note-det-2021-06)

One MeV neutron equivalent fluxes F through the silicon material				
Detector.	Z <i>cm</i>	F_{p+rg} <i>neut./cm²s</i>	F_{e+p} <i>neut./cm²s</i>	F_{tot} <i>neut./cm²OY</i>
ZDC Si 1	3880	1.2E+3	8.0E+4	8.1E+11
ZDC Si 2	3890	5.4E+3	3.0E+5	3.1E+12
ZDC Si 3	3910	6.6E+3	4.0E+5	4.1E+12
ZDC Si 4	3930	4.6E+3	8.0E+5	8.0E+12
ZDC Si 5	3960	3.6E+3	4.0E+5	4.0E+12
Si in B0	650	1.2E+3	1.5E+5	1.6E+11

OY = 10^7 sec.
 \approx 1/3 of a year



ZDC design (Aug. 2022)



30 layers (15 layers x 2)

Pb 3cm Thickness
Scintillator
 10 cm x 10 cm x 2 mm
 Gap 0.0013 mm

12 layers

Pb 3cm Thickness
 PET (Glue) 0.11 mm
Silicon
 1 cm x 1 cm x 320 μm
 PET (Glue, FPC) 0.41 mm
 Gap 5. mm

1 layer

Silicon Pixel
 3 mm x 3mm x 300 μm
 PET (Glue+FPC) 0.11 + 0.28 mm
 Air Gap 5 mm
Crystal (PbWO4)
 3cm x 3cm x 7 cm
 PET (for readout) 2.5 mm
 Air Gap 27.5 mm

Si: 3 layers,
Si: 20 layers,
W: 22 layers

= **Si** + 2 x

10
 layers

1
 layer

Tungsten 3.5 mm Thickness
 PET (Glue) 0.11 mm
Silicon Pad 1 cm x 1 cm x 320 μm
 PET (Glue+FPC) 0.13+0.28 mm, Air Gap 5.mm

Tungsten 3.5 mm Thickness
 PET (Glue) 0.11 mm
Silicon Pixel 3 mm x 3mm x 300 μm
 PET (Glue+FPC) 0.11+0.28 mm, Air Gap 5.mm

W/Si カロリメータ

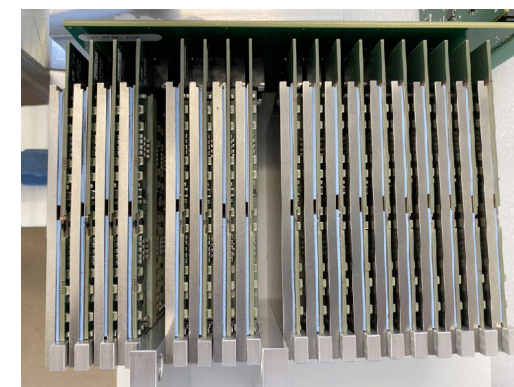
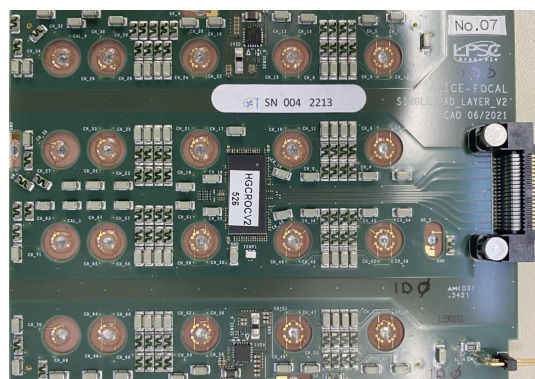
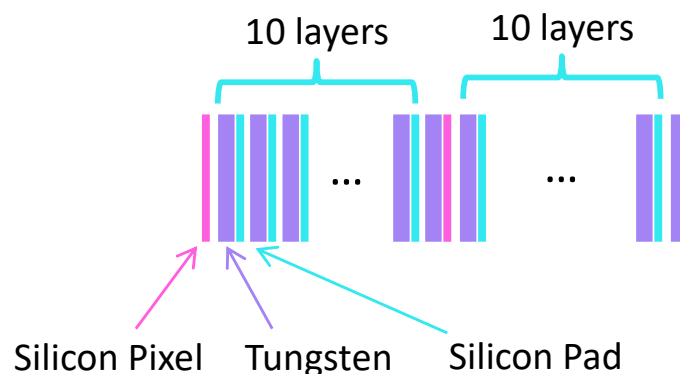
◆ 基本的にALICE FoCal-Eと同様の構造

- Tungsten: 3.5 mm thickness
- Silicon Pad: 1cm x 1cm
- Silicon Pixel: 3 mm x 3 mm

← FoCal pixelとは異なる。

◆ 読み出し

- Silicon Pad: HGCROC
- Silicon Pixel: 要検討



Geant4の
Simulationでは:

	stand alone in EIC		ALICE FoCal	
Tungsten	W alloy	3.5 mm	Pure W	3.5 mm
Glue 1	PET (C10H8O4)	0.11 mm	G10 (H,C,O,Si)	0.5 mm
Sensor	Si	(pad) 0.32mm	Si	(pad) 0.5 mm
Glue 2	PET (C10H8O4)	(pad) 0.13mm	G10 (H,C,O,Si)	0.5 mm
Readout?	PET (C10H8O4)	0.28mm	Cu	0.1 mm
Air Gap	Air	(pad) 5 mm	Air	(pad) 5 mm

? →