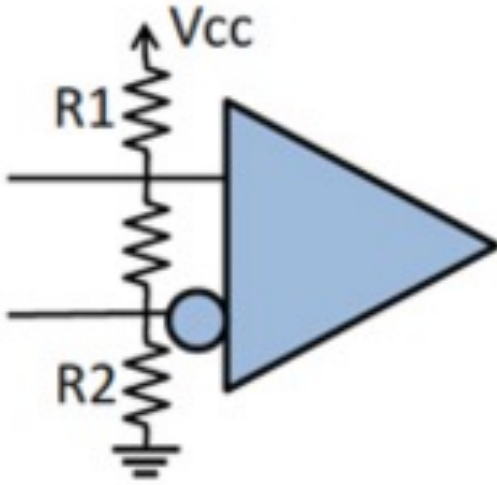


New Terminator試作

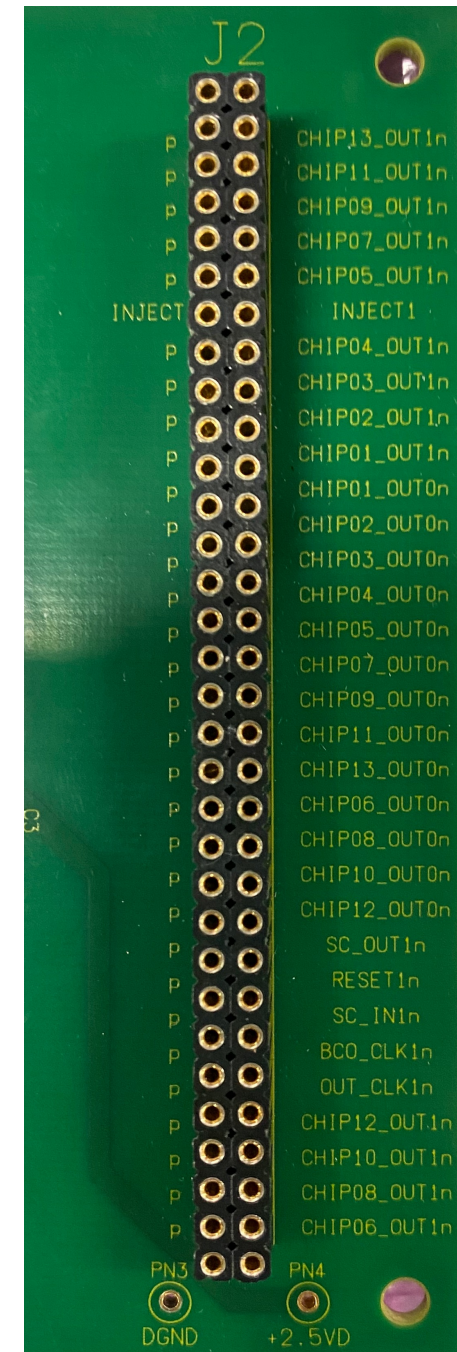
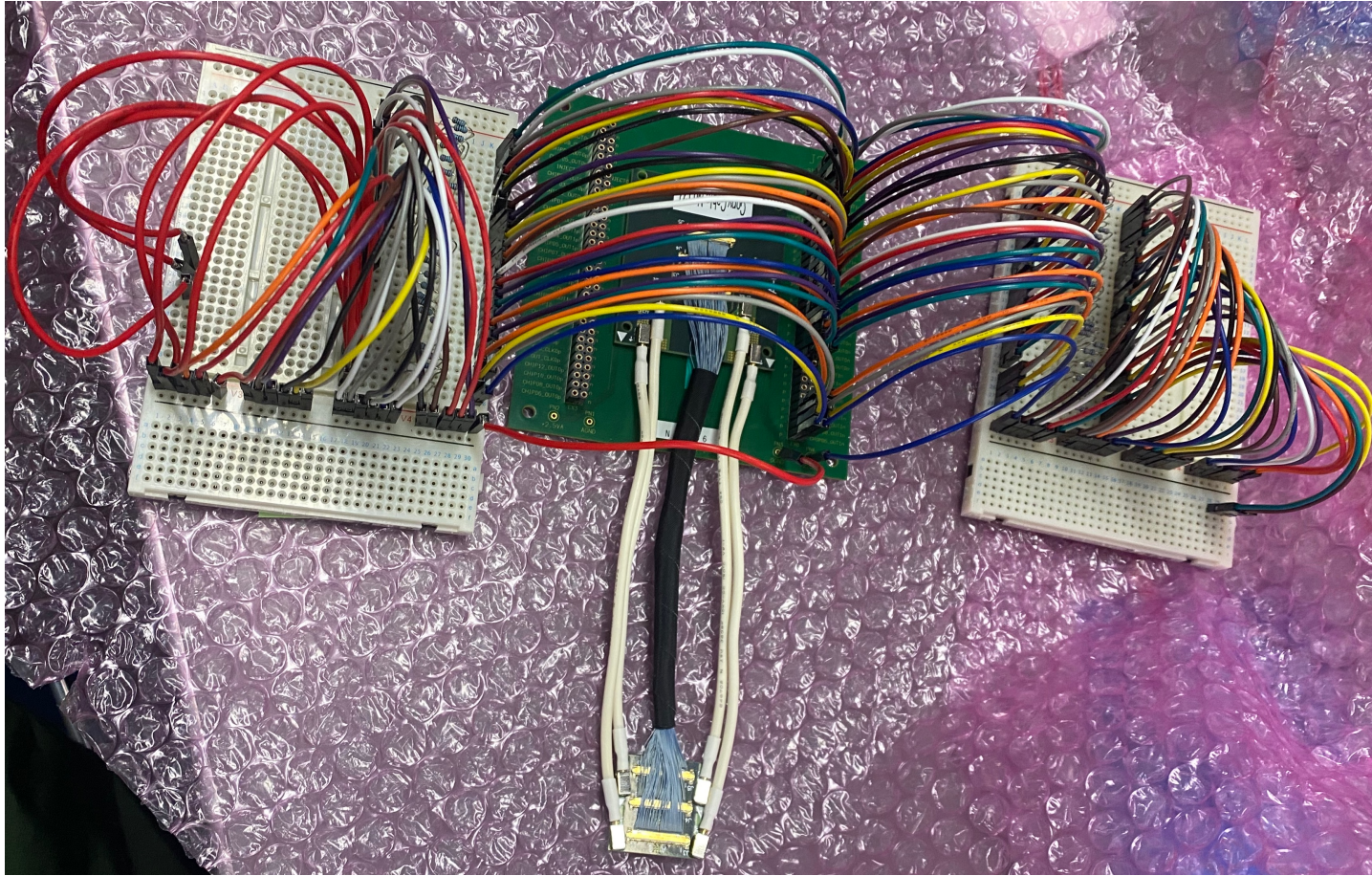
# Proposal



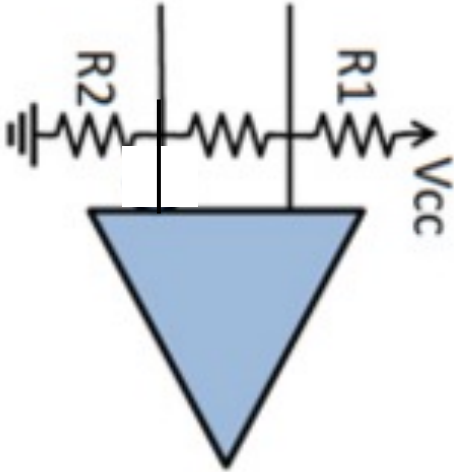
Connect the positive and negative lines to Vcc and GND via resistors

New terminator provides adequate voltage levels

prototype

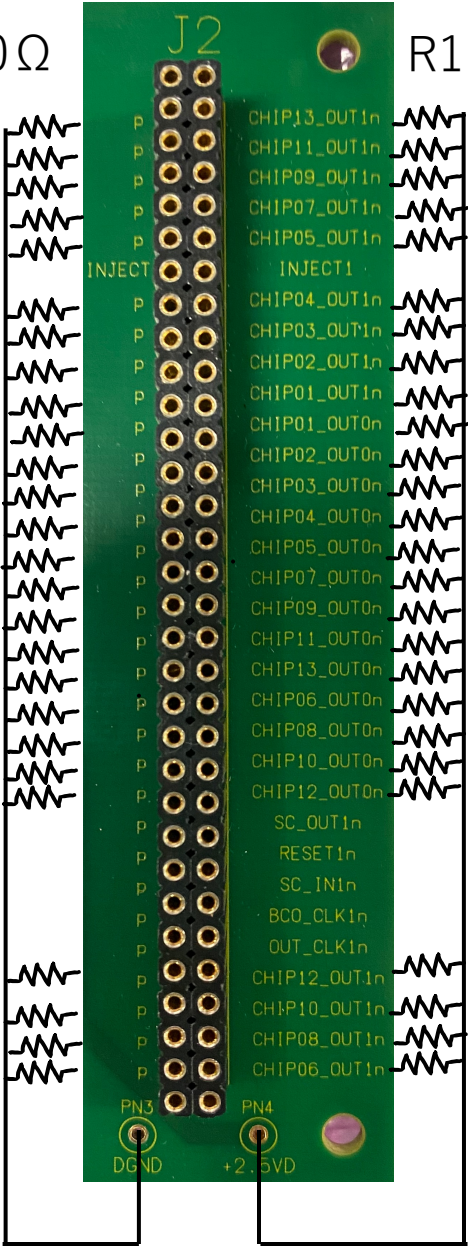


# structure

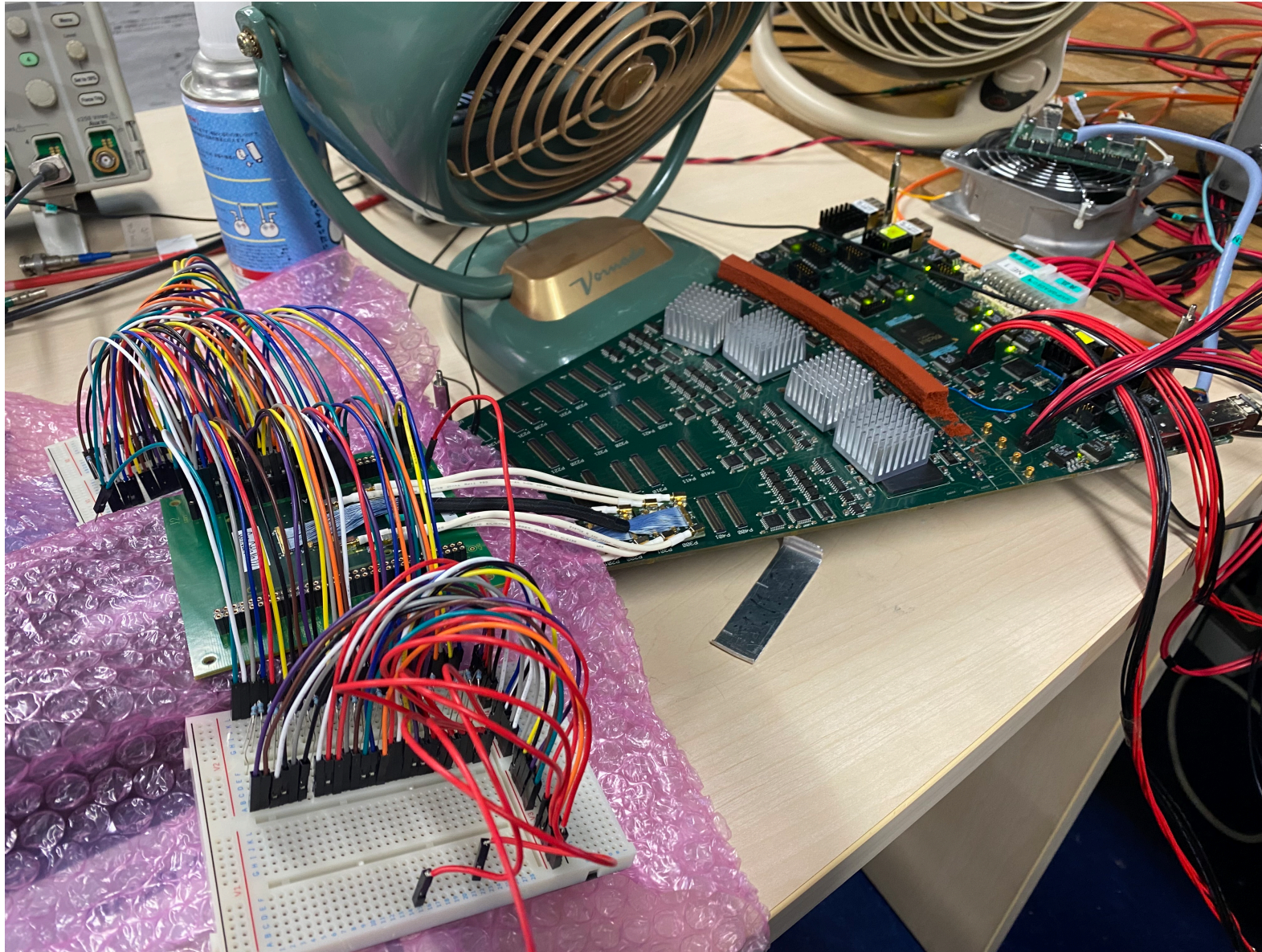


R2=180Ω

R1=330Ω

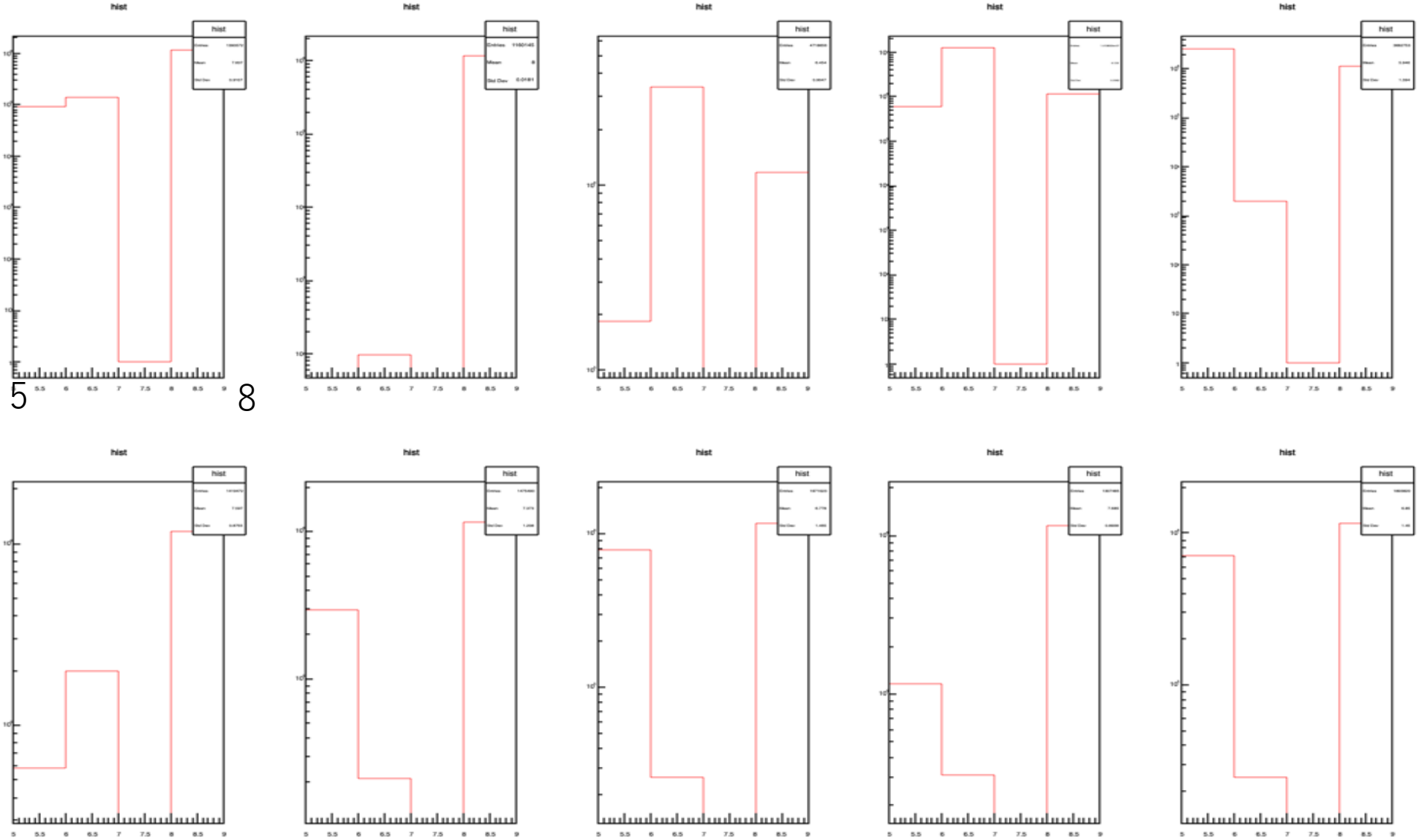


# Experiment



analysis

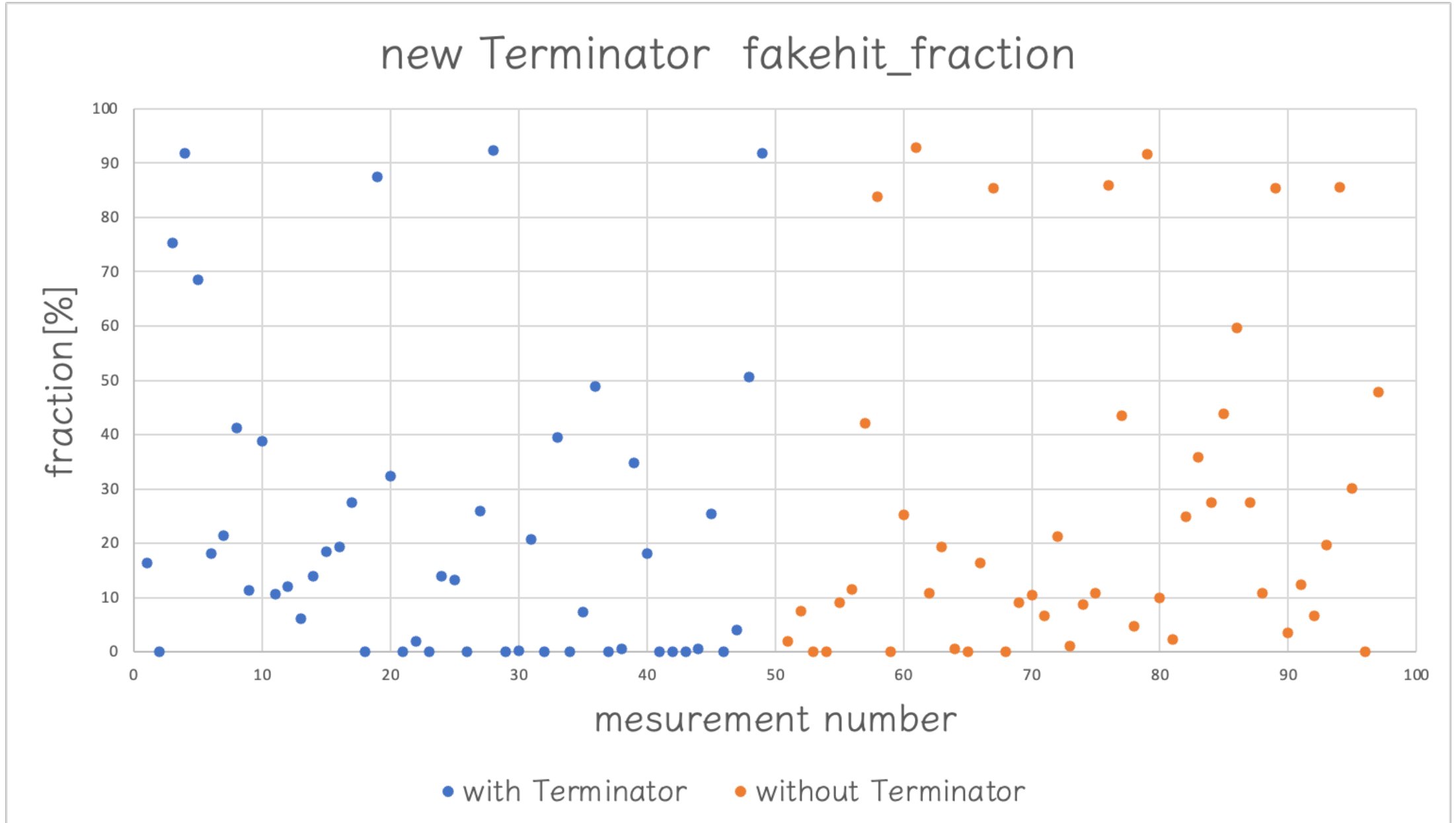
Entries



module

※module=8で測定

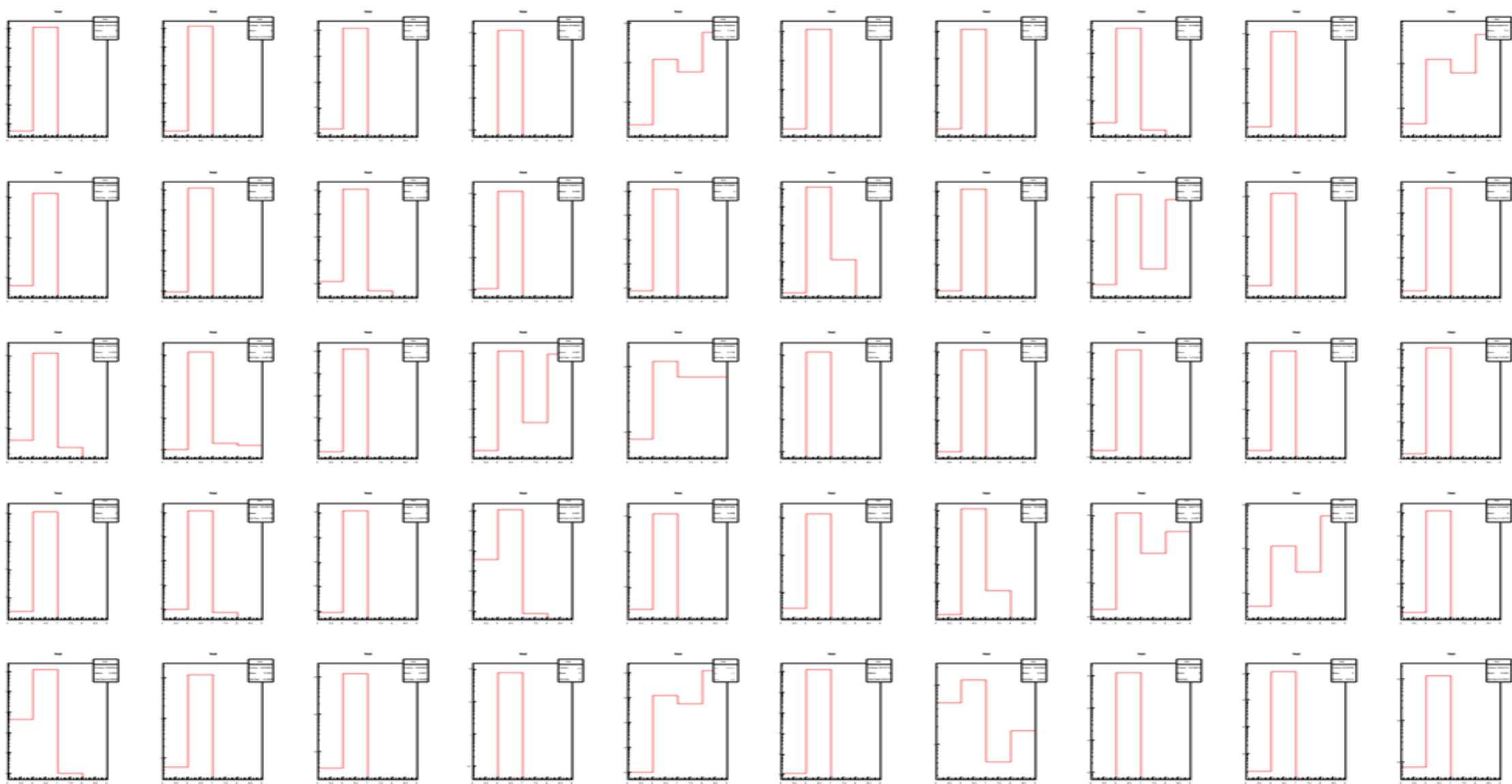
# analysis



Fakehit analysis



Entries



module

※module=6 にラダーを繋いでいる。

頻繁にFakehitが出るmodule=6にラダーを繋ぎ測定

Entries



adc

# 考察

原因が空きポートでない場合、ラダーを繋いでいるポートからもFakehitが確認できるはず。



しかし

ラダーを繋いだポートからは明らかなFakehitは確認できなかった。

キャリブレーションデータが送られてきたときは、Fakehitが入る余地がないため、キャリブテストでは確認できない？

セルフトリガーでの測定は現在苦戦中