

The background of the slide is a light gray gradient with several realistic water droplets of various sizes scattered across it. The droplets have highlights and shadows, giving them a three-dimensional appearance. The title text is centered in the upper half of the slide.

# SPHENIX-INTTシリコン検出器の データ収集における データ欠損の解決法

立教 4年生 藤野雄介

# 目次

1. 目的
2. 概要
3. 研究背景
4. FPHX chip の機能
5. ハーフエントリーの原因  
特定と結果
6. 今後の展望
7. 参考文献

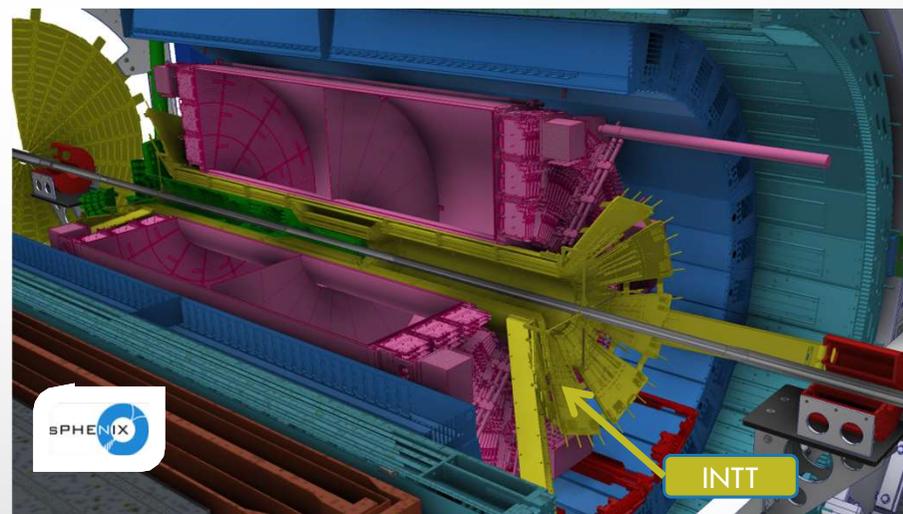
# 目的

sPHENIX実験INTTシリコン検出器における一部データ欠損の原因を究明し、その対策を検討することである。

一部データの欠損は、INTT検出器の検出効率の低下に直結する看過できない問題なので、原因を特定し適切な対策を講じることが重要である。

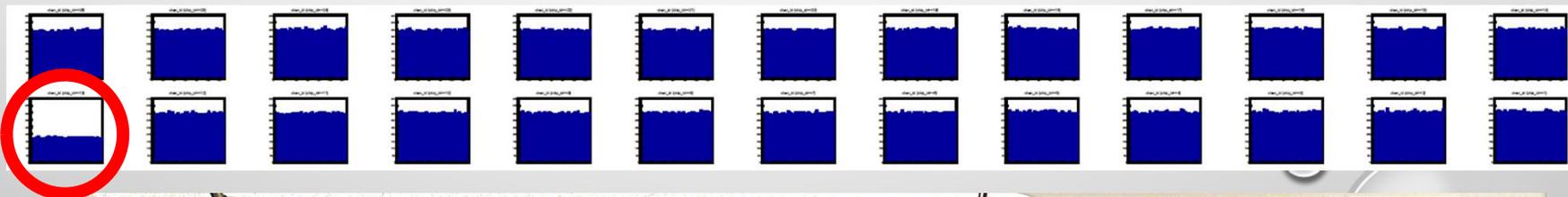
# 概要

米国ブルックヘブン研究所で稼働中のsPHENIX実験は、重イオン衝突でクォーク・グルーオン・プラズマを観測するものだ。理研や立教大学も参加し、ストリップ型シリコン検出器 (INTT) の開発・建設を担当した。本研究では、INTT検出器のデータ収集不具合について述べる。



# 研究背景

INTTシリコン検出器の基本構成は、26セルに分かれた2枚のセンサーと26個のFPHX chip である。ROCはキャリブレーションパルスを発生させ、FPHXに擬似アナログパルスを送信する。この機能でキャリブレーションを行うと、信号が半分しか検出されないFPHX chip が確認された。この現象を**ハーフエントリー**と呼び、検出効率に影響するため迅速な対処が求められる。本研究では、ハーフエントリーの原因と解決方法を探る。

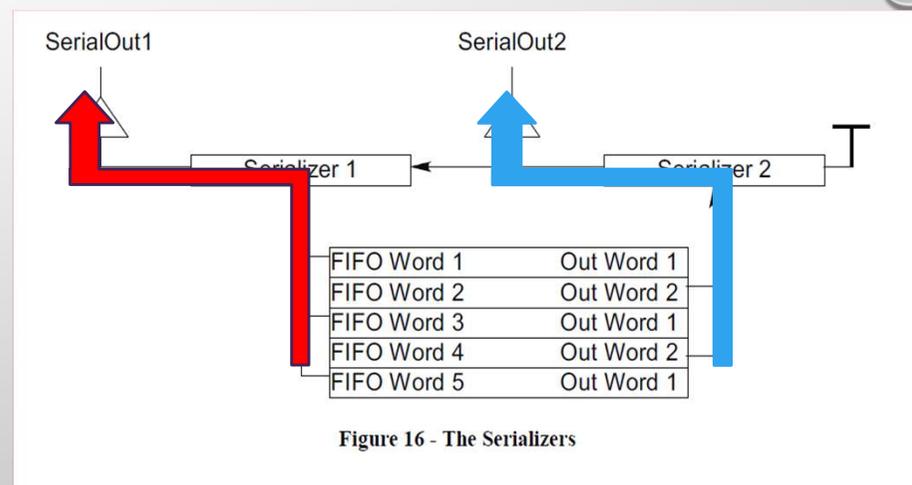


# FPHX CHIP の機能

FPHX chip には2セットのLVDS規格の出カライン(SerialOut1, SerialOut2)が実装されており、生成されたヒットは、2セットの出カラインを交互に使って後段のROCに転送される。ハーフエントリーの原因は、主にこの2セットの出カラインのうちどちらかに断線があることが原因と考えられる。

そこでFPHX Chipに実装されているDigital Control（以下DC）と呼ばれる機能を駆使し、修復を試みた。

DCは、ヒットデータを送り出す際に複製を生成し、従来の出カラインとは異なるラインにもデータを出カする機能である。



# ハーフエントリーの原因特定と結果

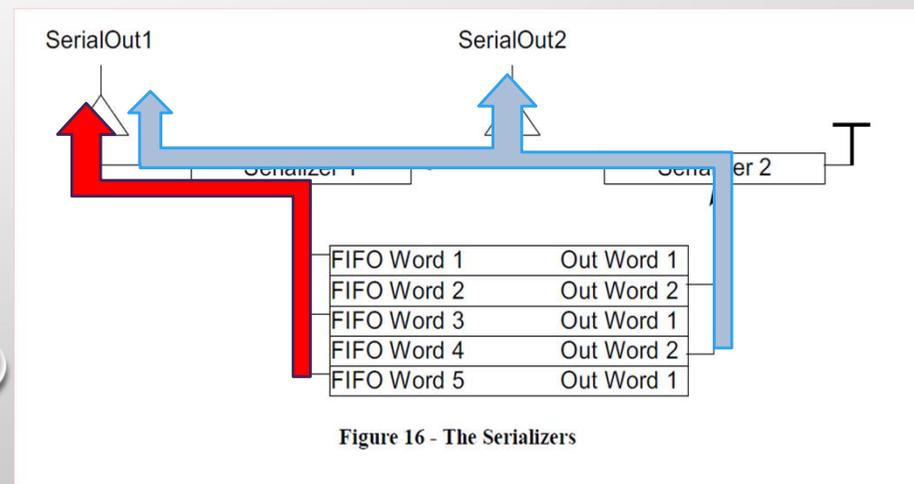
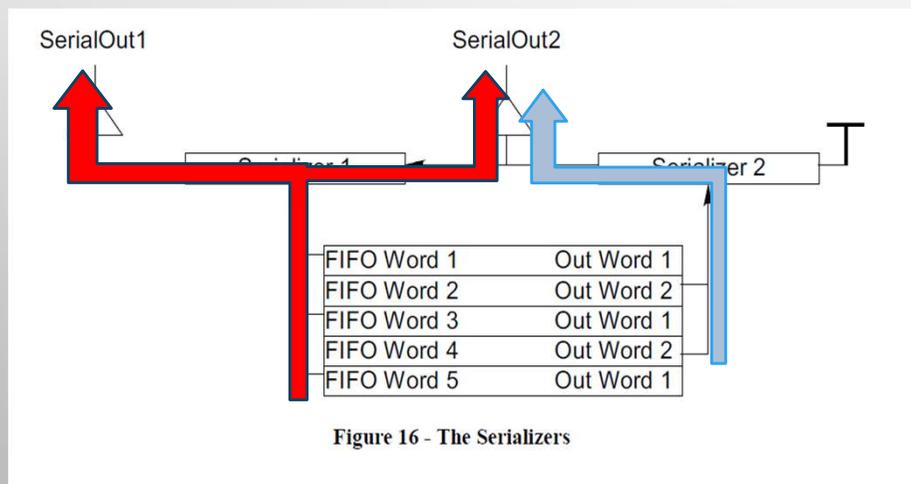
## 断線ラインの特定

INTTの各chipには128のチャンネルが含まれている。キャリブレーション測定では、チャンネルごとにそれぞれ340ヒット程度検出されるよう調整されているため、ハーフエントリーの症状があるチップはその半分の170ヒット程度が検出される。

まず、DCのパラメータを2パターン検証し、断線しているラインを判断する。

1. SerialOut1に入力されたデータを複製してSerialOut2に送信する。(左)

2. SerialOut2に入力されたデータを複製してSerialOut1に送信する。(右)



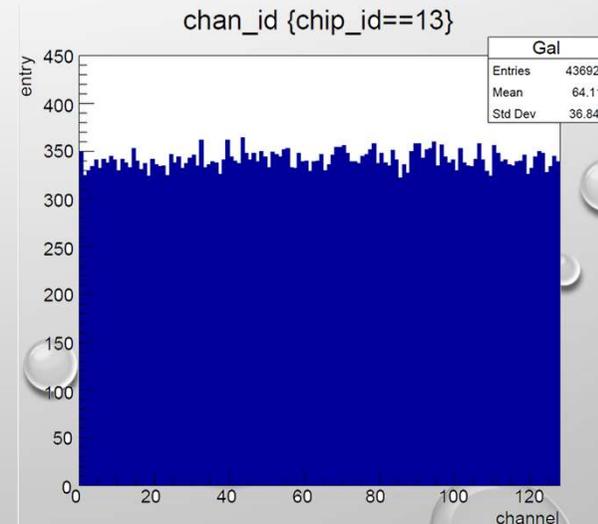
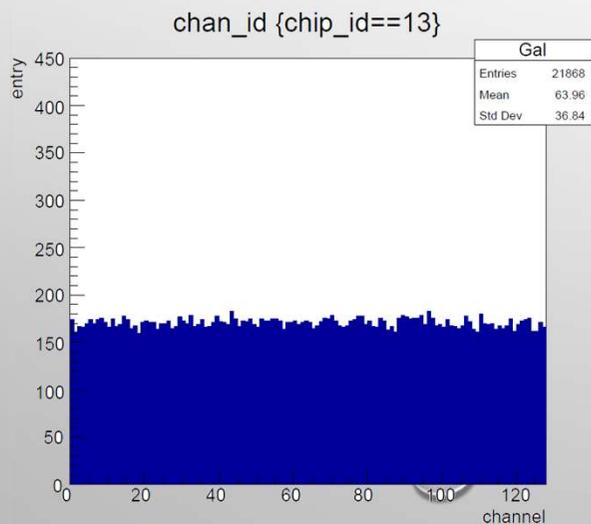
# ハーフエントリーの原因特定と結果

## 断線ラインの特定

INTTの各chipには128のチャンネルが含まれている。キャリブレーション測定では、チャンネルごとにそれぞれ340ヒット程度検出されるよう調整されているため、ハーフエントリーの症状があるチップはその半分の170ヒット程度が検出される。

まず、DCのパラメータを2パターン検証し、断線しているラインを判断する。

1. SerialOut1に入力されたデータを複製してSerialOut2に送信する。
2. SerialOut2に入力されたデータを複製してSerialOut1に送信する。

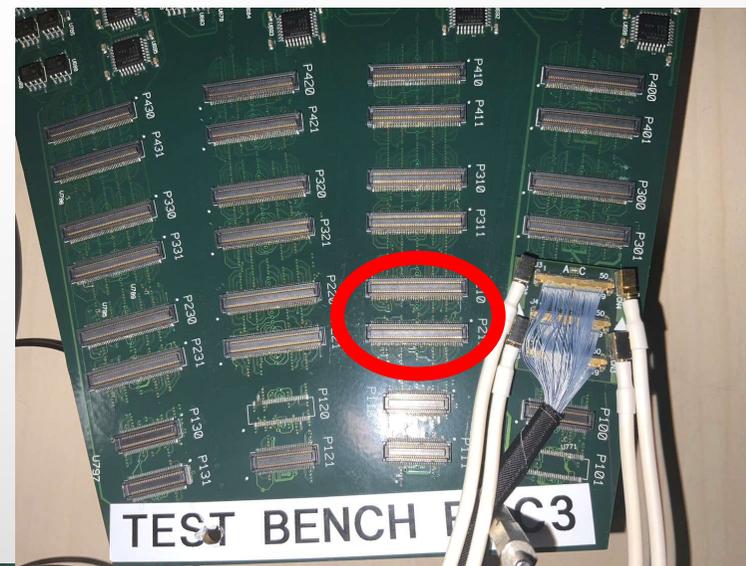


# ハーフエントリーの原因特定と結果

## 原因の特定

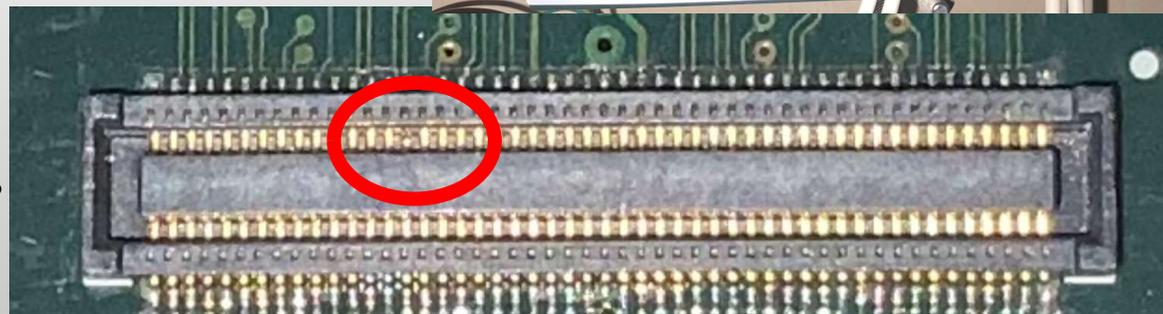
### 1. ケーブル間の接触不良による原因

ハーフエントリーが観測されたROCを目視検査した結果、コネクタのダメージが確認された。このダメージ箇所は、回路図から特定のチップの出カラインであることが判明し、“そのchip”と“ハーフエントリーが観測されたchip”が一致した。これにより接触不良が原因であると考えられる。



### 2. シリコンハーフラダー由来の原因

ハーフラダーを交換しても、常に同じChipでハーフエントリーが発生した。ROCの接続箇所やコンバージョンケーブルを変更しても症状は変わらず、DCの検証でSerialOut2の断線が確認された。ハーフラダーは一体物のため、これ以上の断線箇所の特定は難しい。



# 今後の展望

1. 現在DCのパラメータの変更対象が全26 chipのため、正常なchipに不要な変更を強いている。これを避けるため個々のchipに適用できるようにする。
2. 現時点では実機のキャリブレーションが機能していないので、ビームを使った実データで、このハーフエントリー修復手順が通用するか検証する。

## 参考文献

- [1] 糠塚元気.JPS\_sPHENIX\_Cold-QCD
- [2] 藤木一真.sPHENIX-IN TT用読み出し回路基板ROCの再利用に向けた検査